

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ імені ІГОРЯ СІКОРСЬКОГО»

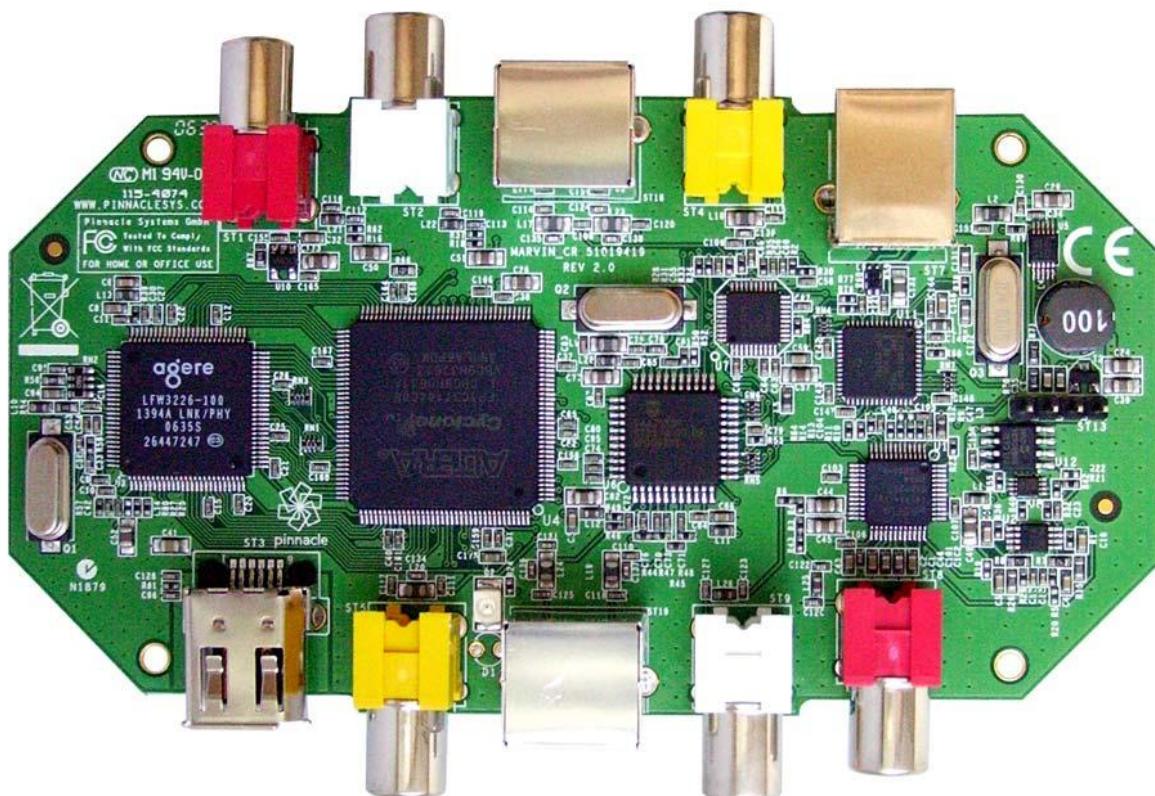
Победаш К.К.

КОМП'ЮТЕРНА ЕЛЕКТРОНІКА

Рекомендовано Методичною радою КПІ ім. Ігоря Сікорського

як навчальний посібник для студентів,

які навчаються за спеціальністю 151 "Автоматизація та комп'ютерно-інтегровані технології", спеціалізацією "Комп'ютерно-інтегровані оптико-електронні системи і технології"



Київ

КПІ ім. Ігоря Сікорського

2019

Рецензенти: *О.М. Юрченко*, д.т.н., завідувач відділу транзисторних перетворювачів ІЕД НАН України

В.Я. Гуцалюк, с.н.с., к.т.н. ІЕД НАН України

Відповідальний

редактор *Побєдаш К.К.*, к.т.н., доцент, доц., кафедра теоретичної електротехніки, факультет електроенерготехніки та автоматики

Гриф надано Методичною радою КПІ ім. Ігоря Сікорського (протокол № 8 від 25.04.2019 р.) за поданням Вченої ради факультету електроенерготехніки та автоматики (протокол № 9 від 22.04.2019 р.)

Електронне мережне навчальне видання

Побєдаш Костянтин Каленикович, доцент, к.т.н.

КОМП'ЮТЕРНА ЕЛЕКТРОНІКА

П42 Комп'ютерна електроніка [Електронний ресурс]: навч. посіб. для студ. спеціальності 151 "Автоматизація та комп'ютерно-інтегровані технології", спеціалізації "Комп'ютерно-інтегровані оптико-електронні системи та технології"/ К.К. Побєдаш; КПІ ім. Ігоря Сікорського. - Електронні текстові дані (1файл: 21,4 Мбайт). - Київ: КПІ ім. Ігоря Сікорського, 2019. - 364 с.

У навчальному посібнику розглянуті фізичні основи роботи напівпровідникових приладів, базові компоненти пристроїв комп'ютерної електроніки: аналогові і цифрові інтегральні мікросхеми, логічні елементи, оптоелектронні прилади, аналогові та імпульсні пристрої, джерела живлення, принципи побудови і проектування функціонування вузлів і пристроїв комп'ютерної електроніки і цифрової автоматики.

Посібник призначено для студентів, що навчаються за спеціальністю 151 "Автоматизація та комп'ютерно-інтегровані технології" за освітньою програмою "Комп'ютерно-інтегровані оптико-електронні системи та технології".

©К.К. Побєдаш, 2019

© КПІ ім. Ігоря Сікорського, 2019

Зміст

Передмова	9
Вступ	11
Розділ 1. Елементна база комп'ютерної електроніки	13
Тема 1.1. Фізичні основи роботи напівпровідникових приладів	13
1.1.1. Електропровідність напівпровідників	13
1.1.2. Домішкові напівпровідники	16
1.1.3. Електронно-дірковий перехід	18
1.1.4. Вольт-амперна характеристика <i>p-n</i> переходу	20
1.1.5. Пробої <i>p-n</i> переходу	23
1.1.6. Ємності <i>p-n</i> переходу	24
<i>Запитання для самоконтролю</i>	26
Тема 1.2. Напівпровідникові діоди	28
1.2.1. Випрямні діоди	28
1.2.2. Імпульсні діоди	30
1.2.3. Діоди Шотткі	31
1.2.4. Стабілітрони	34
1.2.5. Фотодіоди	35
1.2.6. Світлодіоди	36
1.2.7. Варикапи	36
1.2.8. Оптрони	37
<i>Запитання для самоконтролю</i>	37
Тема 1.3. Біполярні і польові транзистори	39
1.3.1. Біполярні транзистори (БТ)	39
1.3.1.1. Класифікація і принцип дії БТ	39
1.3.1.2. Схеми вмикання і основні параметри БТ	42
1.3.1.3. Статичні характеристики БТ	43
1.3.1.4. Еквівалентні схеми заміщення та частотні властивості БТ ..	45
1.3.2. Польові транзистори (ПТ)	50

1.3.2.1. Польові транзистори з $p-n$ переходами	50
1.3.2.2. Польові транзистори з ізольованим затвором	53
<i>Запитання для самоконтролю</i>	<i>57</i>
Тема 1.4. Тиристори і інтегральні мікросхеми	59
1.4.1. Тиристори. Класифікація, принцип дії, ВАХ і параметри тиристорів	59
1.4.2. Інтегральні мікросхеми (ІМС). Твердотільні і гібридні, аналогові і цифрові (логічні) ІМС.	63
<i>Запитання для самоконтролю</i>	<i>65</i>
Розділ 2. Аналогові пристрої комп'ютерної електроніки.	67
Тема 2.1. Електронні підсилювачі	67
2.1.1. Загальні відомості, структурна схема і класифікація підсилювачів	62
2.1.2. Основні параметри і характеристики підсилювачів	68
2.1.3. Принцип побудови і класи підсилення підсилювачів	74
2.1.4. Вибір режиму спокою транзистора в підсилювачах класу А і його термостабілізація	78
2.1.5. Каскад попереднього підсилення на БП транзисторі за схемою зі СЕ та його графоаналітичний метод аналізу	84
2.1.6. Еквівалентні схеми заміщення підсилювачів. Визначення основних параметрів підсилювачів. Амплітудно-частотна характеристика підсилювача	87
2.1.7. Зворотні зв'язки в підсилювачах	98
2.1.8. Емітерний повторювач	105
2.1.9. Каскади підсилення на польових транзисторах	108
2.1.10. Підсилювачі з трансформаторними зв'язками	111
2.1.11. Підсилювачі потужності	113
2.1.12. Вибірні (селективні) підсилювачі	121
2.1.13. Підсилювачі постійного струму (ППС). Поняття дрейфу	127

ППС і заходи по його зменшенню	
2.1.14. Диференційний підсилювач, принцип дії та основні параметри	131
2.1.15. Операційні підсилювачі (ОП). Структурна схема і основні параметри ОП	135
2.1.15.1. Інвертуючий підсилювачі на ОП	138
2.1.15.2. Неінвертуючий підсилювачі на ОП	139
2.1.15.3. Інвертуючий суматор	140
2.1.15.4. Неінвертуючий суматор	140
2.1.15.5. Диференційний підсилювач на ОП	141
2.1.15.6. Інтегратор на ОП	142
2.1.15.7. Компаратори на ОП	143
<i>Запитання для самоконтролю</i>	<i>145</i>
Тема 2.2. Генератори гармонійних коливань	152
2.2.1. Класифікація генераторів. Умови самозбудження автогенераторів	152
2.2.2. <i>LC</i> - і <i>RC</i> - автогенератори на операційних підсилювачах	154
2.2.3. Стабілізація частоти генераторів. Кварцові автогенератори	157
<i>Запитання для самоконтролю</i>	<i>161</i>
Розділ 3. Імпульсні пристрої	163
Тема 3.1. Ключові схеми на транзисторах	163
3.1.1. Класифікація і параметри імпульсних сигналів	164
3.1.2. Насичений транзисторний ключ	165
3.1.3. Способи підвищення швидкодії транзисторних ключів	174
3.1.3.1. Насичений транзисторний ключ з форсуючим конденсатором	174
3.1.3.2. Ненасичені транзисторні ключі	175
3.1.4. Ключі на польових транзисторах	179
<i>Запитання для самоконтролю</i>	<i>183</i>

Тема 3.2. Диференційні і інтегровальні ланки	185
3.2.1. Диференційні ланки	185
3.2.2. Інтегровальні ланки	187
<i>Запитання для самоконтролю</i>	190
Тема 3.3. Логічні елементи	191
3.3.1. Класифікація логічних елементів (ЛЕ)	191
3.3.2. Схемна реалізація логічних елементів	193
3.3.2.1. Транзисторно-транзисторні ЛЕ	194
3.3.2.2. Базовий елемент на польових транзисторах	198
<i>Запитання для самоконтролю</i>	204
Тема 3.4. Генератори і формувачі електричних імпульсів	206
3.4.1. Мультивібратори на операційних підсилювачах.	206
3.4.2. Мультивібратори на ЛЕ	209
3.4.3. Одновібратори на операційних підсилювачах	212
3.4.4. Одновібратори на ЛЕ.	214
3.4.5. Генератори лінійно змінюваної напруги	216
<i>Запитання для самоконтролю</i>	219
Розділ 4. Цифрові пристрої	220
Тема 4.1. Арифметичні та логічні основи цифрових пристроїв	220
4.1.1. Арифметичні і логічні основи цифрових пристроїв.	220
4.1.2. Логічні основи побудови цифрових пристроїв	224
4.1.3. Способи представлення логічних функцій	227
4.1.4. Побудова комбінаційних пристроїв за заданими функціями у відповідних базисах.	229
<i>Запитання для самоконтролю</i>	233
Тема 4.2. Мінімізація логічних функцій	235
4.2.1. Алгебраїчний метод мінімізації ЛФ	235
4.2.2. Мінімізація ЛФ методом карт Карно.	238
4.2.3. Мінімізація недовизначених ЛФ	243

<i>Запитання для самоконтролю</i>	246
Тема 4.3. Комбінаційні логічні пристрої	247
4.3.1. Мультиплексори	248
4.3.2. Демультиплексори	250
4.3.3. Шифратори	251
4.3.4. Дешифратори	253
4.3.5. Перетворювачі кодів	257
4.3.6. Цифрові компаратори	260
4.3.7. Суматори	263
<i>Запитання для самоконтролю</i>	268
Тема 4.4. Послідовні цифрові пристрої	270
4.4.1. Тригери.	272
4.4.2. Двійкові лічильники.	286
4.4.2.1. Підсумовуючі лічильники	287
4.4.2.2. Віднімальні лічильники	289
4.4.2.3. Реверсивні лічильники	290
4.4.3. Регістри.	296
4.4.3.1. Регістри пам'яті	296
4.4.3.2. Зсувні регістри	299
<i>Запитання для самоконтролю</i>	305
Розділ 5. Цифро-аналогові та аналого-цифрові перетворювачі	309
Тема 5.1. Цифро-аналогові перетворювачі (ЦАП)	309
5.1.1. Принцип перетворення цифрового коду в аналоговий сигнал. Області застосування ЦАП	309
5.1.2. ЦАП з матрицями двійково-зважених резисторів	310
5.1.3. ЦАП з матрицями типу $R-2R$	312
Тема 5.2. Аналого-цифрові перетворювачі (АЦП)	314
<i>Запитання для самоконтролю</i>	316

Розділ 6. Джерела електроживлення електронних пристроїв	317
Тема 6.1. Випрямлячі однофазного струму	318
6.1.1. Випрямлячі, їх класифікація, параметри і характеристики . .	318
6.1.2. Однофазний однонапівперіодний випрямляч	320
6.1.3. Однофазний випрямляч за схемою з нульовим виводом	322
6.1.4. Однофазний мостовий випрямляч. Робота випрямлячів на активне і індуктивне навантаження	327
6.1.5. Однофазні керовані випрямлячі. Робота випрямлячів на активне та індуктивне навантаження	332
<i>Запитання для самоконтролю</i>	<i>340</i>
Тема 6.2. Згладжувальні фільтри	342
6.2.1. Призначення, параметри і основні вимоги до згладжувальних фільтрів	342
6.2.2. Класифікація ЗФ	344
6.2.3. Фільтри на пасивних елементах	344
6.2.4. Індуктивний фільтр	345
6.2.5. Г- подібний LC- фільтр	346
6.2.6. Г- подібний RC- фільтр	348
<i>Запитання для самоконтролю</i>	<i>349</i>
Тема 6.3. Стабілізатори напруги	351
6.3.1. Призначення, класифікація і параметри стабілізаторів	351
6.3.2. Параметричні стабілізатори напруги	353
6.3.3. Компенсаційні стабілізатори напруги	356
<i>Запитання для самоконтролю</i>	<i>360</i>
Список літератури	362

Передмова

Посібник відповідає програмі дисципліни «Комп'ютерна електроніка», яку автор читає студентам ПБФ НТУУ «КПІ ім. Ігоря Сікорського» за напрямком підготовки "Автоматизація та комп'ютерно-інтегровані оптико-електронні системи і технології".

Метою вивчення курсу «Комп'ютерна електроніка» є опанування студентами знань в області електронної схемотехніки на базі напівпровідникових приладів, аналогових і цифрових інтегральних схем. Для цього студенти вивчають принципи дії основних типів напівпровідникових приладів, особливості аналогових, імпульсних і цифрових пристроїв для підсилення, генерування та обробки сигналів в електронних системах керування і відображення інформації, а також систем електроживлення електронної апаратури.

Основні завдання при вивченні дисципліни "Комп'ютерна електроніка" полягають у тому, щоб студенти засвоїли принцип дії основних типів напівпровідникових приладів, аналогових і цифрових інтегральних схем та принципи дії електронних пристроїв на їх основі; уміли грамотно їх експлуатувати, могли формувати завдання на розробку електронних пристроїв за напрямку фаху. Крім того, студенти повинні надбати практичних навичок дослідження, аналізу та синтезу електронних пристроїв на сучасній елементній базі, їх дослідження та оформлення результатів досліджень.

У результаті вивчення дисциплін «Комп'ютерна електроніка» студенти отримують знання:

- принципу дії основних типів напівпровідникових приладів;
- призначення, принципи побудови та функціонування схем аналогових, імпульсних і цифрових пристроїв;
- методів аналізу та синтезу електронних і мікроелектронних пристроїв;

- умовних графічних зображень імпульсних і цифрових мікроелектронних пристроїв у відповідності з державними стандартами;

уміння:

- аналізувати роботу електронних схем;
- виконувати розрахунки аналогових схем і синтезувати цифрові пристрої;
- користуватись довідковою літературою і креслити електронні схеми згідно з діючими державними стандартами.

В кінці кожної теми приведені запитання, відповіді на які дозволяють студентам здійснювати самоконтроль засвоєння матеріалу.

Для поглибленого вивчення окремих тем в кінці посібника наведений перелік літератури.

Вступ

Електроніка – це розділ науки і техніки, яка вивчає:

1. Фізичні явища в приладах, принцип дії яких основана на зміні концентрації та переміщені заряджених часток у вакуумі, газі і твердих кристалічних тілах;
2. Електричні властивості, характеристики і параметри названих видів приладів, а також режими роботи електричних кіл, які включають такі прилади;
3. Властивості комплексних електронних систем.

Перший напрямок називається **фізичною електронікою**, а другий і третій – **технічною**.

Технічна електроніка поділяється на:

- **Радіоелектроніку**, яка обслуговує усі види зв'язку (радіомовлення, телебачення, радіолокацію, радіоуправління та ін.).
- **Промислову електроніку**, яка обслуговує різні види техніки електронними пристроями вимірювання, контролю, керування, регулювання та захисту, а також електронні системи перетворення струму.
- **Ядерну електроніку**, яка пов'язана з процесами отримання, вивчення та використання елементарних часток.
- **Біологічну електроніку**, яка обслуговує електронними пристроями біологічні дослідження, в тому числі медичні (медична електроніка).
- **Оптоелектроніку** – новий напрямок в науці і техніці, який поєднує в собі можливості оптики і електроніки.
- **Комп'ютерну електроніку** і т. п.

У наш час прогрес майже в усіх галузях науки і техніки зумовлений досягненнями електроніки (особливо мікроелектроніки) і її використанням у цих галузях. Тому знання основ електроніки необхідні інженерові будь-якого фаху і особливо з фахів оптотехніка та електромеханіка.

Широке використання електроніки в різних галузях науки і техніки зумовлене такими властивостями електронних пристроїв:

1. **Висока чутливість** – поріг вхідних величин, при якому електронний пристрій починає працювати: 10^{-17} А, 10^{-13} В, 10^{-24} Вт.
2. **Велика швидкодія** електронних пристроїв (долі μC).
3. **Універсальність**. Її сутність полягає в тому, що в електричну енергію, на зміні якої основана дія всіх видів електронних приладів, відносно легко перетворюються інші види енергії: механічна, теплова, акустична, атомна та ін.
4. **Можливість мініатюризації** електронних пристроїв.

Розділ 1. Елементна база комп'ютерної електроніки

Тема 1.1. Фізичні основи роботи напівпровідникових приладів

1.1.1. Електропровідність напівпровідників

Усі речовини в залежності від їх питомого опору поділяються на провідник ($\rho < 10^{-4}$ Ом·м), напівпровідники ($\rho = 10^{-4} \div 10^{10}$ Ом·м) і діелектрики ($\rho > 10^{10}$ Ом·м).

Відомо, що всі речовини утворені атомами, які складаються із додатне заряджених ядер і від'ємно заряджених електронів, що обертаються навколо них. Ядра складаються з нейтронів і додатно заряджених протонів. Кількість протонів в ядрі визначає його заряд. Число електронів, що обертаються навколо ядра у нормальному стані, рівне числу протонів в ядрі. Вони утворюють електронну оболонку атома, в результаті чого атом є електронейтральним.

Електрони згруповані у відповідні шари і мають певну енергію. Найбільш віддалені від ядра електрони називають валентними. Під дією енергії тепла, світла, радіації та інших зовнішніх чинників валентні електрони можуть набути додаткову енергію і переходити на більш віддалену від ядра орбіту, тобто стати збудженими. У разі одержання електроном енергії, що перевищує роботу виходу, він стає вільним. В кристалах виникає взаємодія між сусідніми атомами, що приводить до розщеплення енергетичних рівнів електронів і утворення енергетичних зон. Сукупність енергетичних рівнів найбільш віддалених валентних електронів утворюють **валентну зону (ВЗ)**. Дозволені, але не зайняті електронами енергетичні рівні, називаються **зоною провідності (ЗП)**. Між валентною зоною і зоною провідності може знаходитись **заборонена зона (ЗЗ)**.

Якщо в зону провідності потрапляють збуджені електрони валентної зони, то це буде забезпечувати провідність речовини. Зонна структура речовин пояснює різницю між провідниками, напівпровідниками і діелектриками.

На рис. 1.1 показані енергетичні зони для цих речовин. Характерною особливістю провідників є те, що у них валентна зона і зона провідності перекриваються (рис. 1.1, а). Валентні електрони легко переходять у зону провідності, що і забезпечує їх хорошу провідність уже при температурі абсолютного нуля (-273^0 C). Діелектрики і напівпровідники відрізняються від провідників наявністю у них між ВЗ і ЗП ще забороненої зони (ЗЗ), в якій не

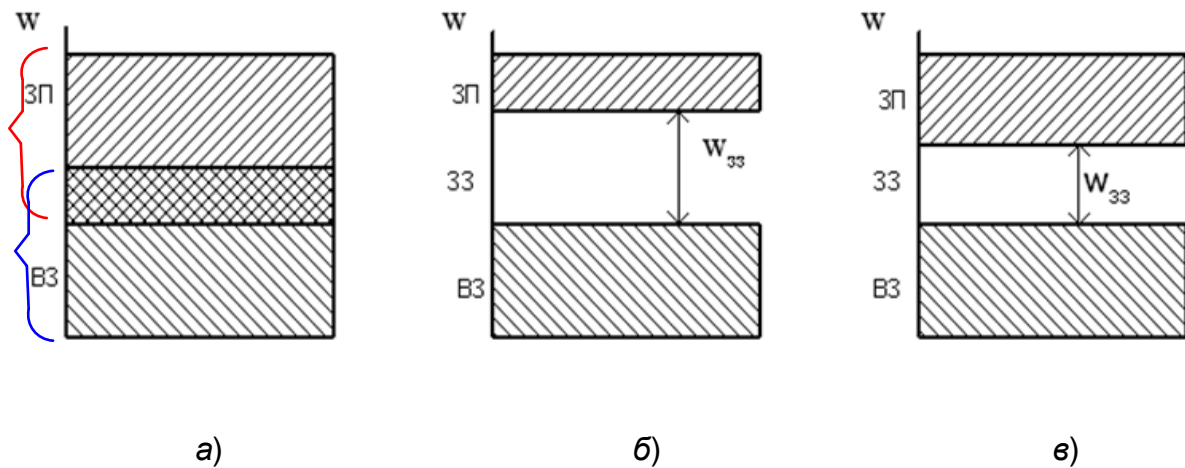


Рис. 1.1

можуть знаходитись електрони. З точки зору зонної теорії діелектрики і напівпровідники відрізняються між собою шириною ЗЗ (W_{33}). До діелектриків (рис. 1.1, б) відносять матеріали, в яких $W_{33} > 6\text{ eV}$ (електрон-вольт). Напівпровідникові матеріали, що знаходять технічне використання, мають ширину забороненої зони $W_{33} = (0,1 \div 3)\text{ eV}$ (рис. 1.1, в). Силіцій має $W_{33(\text{Si})}=1,12\text{ eV}$, германій – $W_{33(\text{Ge})}=0,72\text{ eV}$, арсенід галію – $W_{33(\text{AsGa})}=1,41\text{ eV}$.

При температурі абсолютного нуля енергія валентних електронів менша ширини ЗЗ і тому в зоні провідності відсутні електрони, а отже при таких умовах напівпровідники не проводять струм. З підвищенням температури провідність напівпровідників зростає через підвищення енергії валентних електронів до величини більшої W_{33} . Для виготовлення напівпровідникових приладів використовуються як прості (германій *Ge*, силіцій *Si*, селен *Se*), так і складні (арсенід галію *AsGa*, фосфід галію *GaP*) речовини.

Розглянемо структуру напівпровідників на прикладі силіцію, що є елементом IV групи таблиці Менделєєва. Кристалічні комірки силіцію представляють правильний тетраедр, у вузлах якого розміщені атоми на відстані $\approx 2,4 \cdot 10^{-10}$ см один від іншого. Зв'язок між атомами здійснюється за рахунок ковалентних (подвійних) зв'язків 4-х валентних електронів (рис. 1.2, а). При температурі абсолютного нуля і відсутності опромінення у

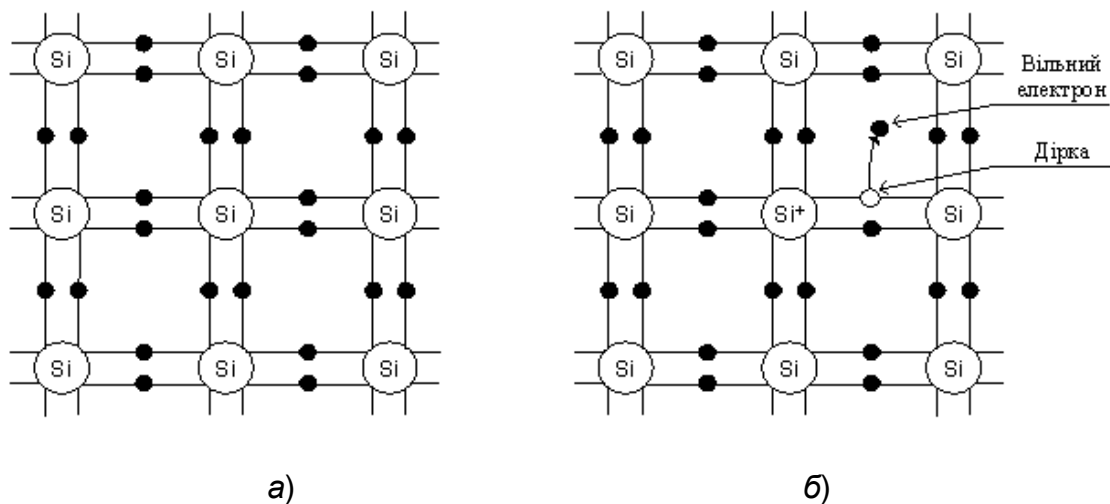


Рис. 1.2

напівпровідників відсутні вільні електрони. Внаслідок дії температури та інших чинників деякі валентні електрони розривають ковалентні зв'язки і стають вільними, а атоми, що втратили електрони, перетворюються в позитивно заряджені іони. Ці позитивні заряди умовно приписуються розірваним ковалентним зв'язкам, які називаються дірками і зображуються кружками (рис. 1.2, б).

Якщо помістити напівпровідник в електричне поле, то виникне направлений рух електронів і дірок – електричний струм. Провідність чистих напівпровідників називається власною. Вона забезпечується в однаковій мірі дірками та електронами.

1.1.2. Домішкові напівпровідники

Процес внесення домішок до вихідного напівпровідника називають легуванням. В якості домішок використовують елементи III групи (*In*–індій,

Ga–галій, *Al*–алюміній, *B*–бор) або V групи (*Sb* – стібій (сурма), *As*–арсен, *P*–фосфор) таблиці Менделєєва. Елементи III групи називають акцепторними, а V групи – донорними домішками.

Якщо деякі атоми силіцію замінити акцепторною домішкою (наприклад, 3-х валентним індієм), то з одним із атомів силіцію атом індію буде зв'язаний тільки за рахунок атому силіцію, через те що *In* має тільки три валентних електронів, а сусідів у кристалі у нього чотири (рис. 1.3, *a*). У цьому випадку енергетичні рівні валентних електронів індію будуть знаходитись у забороненій зоні силіцію поблизу його валентної зони (рис. 1.3, *б*).

Енергетичні рівні валентних електронів індію не будуть перетворюватись в енергетичну зону через значну віддаленість їх поміж собою (один атом індію припадає на $10^6 \div 10^7$ атомів кремнію). Між енергетичним рівнем валентних електронів індію (акцептора) і валентною зоною силіцію має місце заборонена зона $W_a \approx 0,01$ eВ.

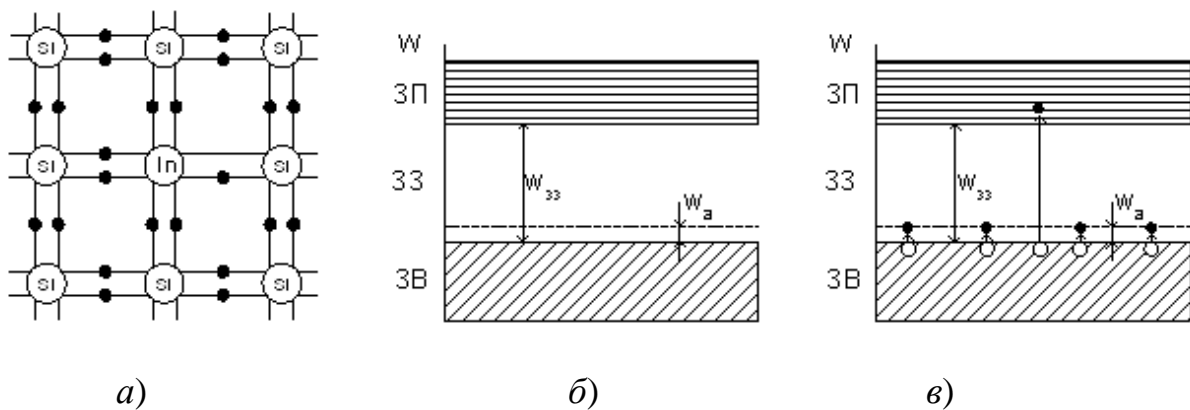


Рис. 1.3

При температурі абсолютного нуля енергетичні рівні індію будуть вільні від електронів. При підвищенні температури енергія валентних електронів силіцію зростає. При її величині більшої ніж W_a збуджені валентні електрони силіцію переходять на валентні рівні індію (рис. 1.3, *в*) а атоми силіцію перетворюються в позитивно заряджені іони, тобто у валентній зоні силіцію з'являється дірки. При більш високих температурах розриваються ковалентні

зв'язки силіцію, що спричиняє появу додатково однакової кількості дірок в його валентній зоні і електронів у зоні провідності.

Таким чином, у напівпровідника з акцепторною домішкою (рис. 1.3, в) кількість дірок (p_p) буде більшою ніж електронів (n_p), що забезпечує в основному його діркову провідність. Дірки при цьому **називаються основними носіями а електрони – неосновними**. Напівпровідник з дірковою провідністю називають напівпровідником *p*-типу.

Якщо до силіцію ввести атоми п'ятивалентного елемента (наприклад, As – арсену), то чотири його валентних електронів будуть взаємодіяти з сусідніми атомами силіцію, а п'ятий – буде обертатися тільки навколо атома арсену (рис. 1.4, а). Валентні електрони п'ятивалентної домішки (донора) утворюють у верхній частині забороненої зони силіцію енергетичний рівень, який утворює із зоною провідності силіцію заборонену зону $W_d \approx 0,01$ еВ (рис. 1.4, б). Через те, що одинарні зв'язки значно слабкіші ніж ковалентні, то уже при невеликих

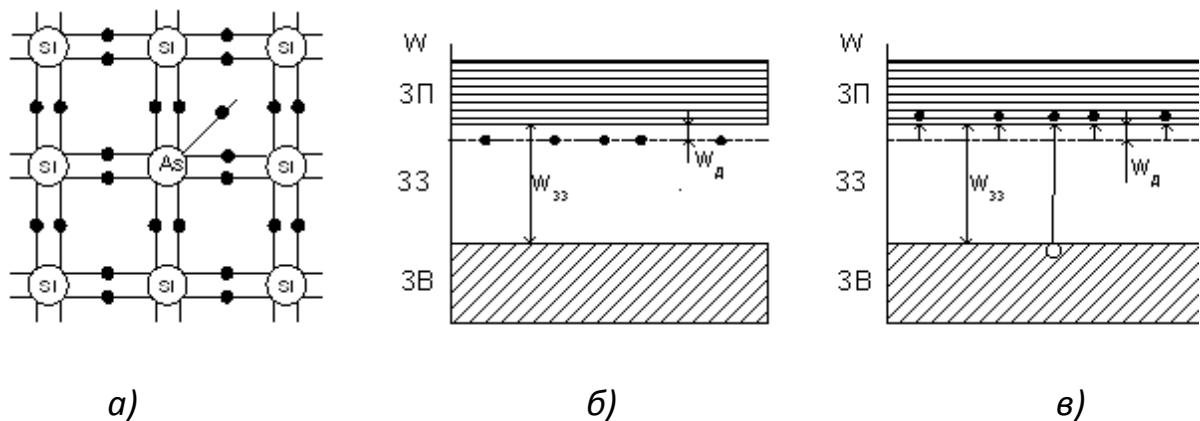


Рис. 1.4

температурах ці зв'язки розриваються і електрони донорної домішки (арсена) стають вільними, тобто переходять у зону провідності силіцію (рис. 1.4, в). При більш високих температурах валентні електрони силіцію, в разі збільшення їх енергії на величину більшу за W_{33} , також переходять у зону провідності, тобто у валентній зоні силіцію додатково з'являються дірки, а у зоні провідності – така ж кількість електронів (рис. 1.4, в). Таким чином, у напівпровідників з донорними домішками кількість вільних електронів (n_n) буде значно більшою

ніж дірок (p_n) ($n_n \gg p_n$), що зумовлює в основному їх електронну провідність. Електрони у напівпровідників з донорними домішками називаються **основними** носіями зарядів, а дірки – **неосновними**. Домішкові напівпровідники з переважно електронною провідністю називаються **напівпровідниками n -типу**.

1.1.3. Електронно-дірковий (p - n) перехід

Якщо два напівпровідники з різними типами провідності привести до контакту, то на межі їх поділу буде мати місце різниця (градієнт) концентрації вільних носіїв зарядів одного знаку (рис. 1.5, а), тобто $p_p \gg p_n$ і $n_n \gg n_p$.

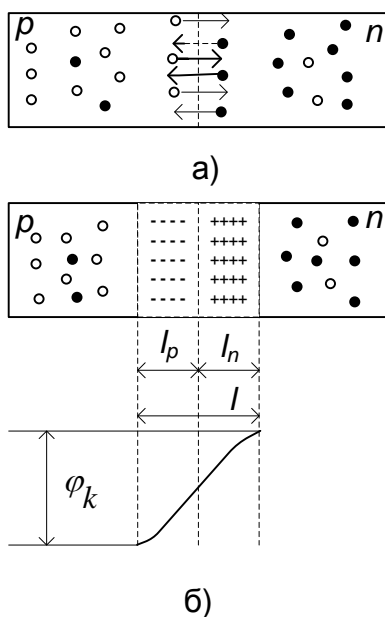


Рис. 1.5

За рахунок дифузії електрони з n області, де їх концентрація вища, будуть переміщуватись в область p , де їх концентрація нижча, рекомбінуючи там з дірками. Дірки p області, навпаки, будуть переходити в область n , рекомбінуючи там з електронами. В результаті таких переміщень на границі поділу напівпровідників в n області залишаються позитивно заряджені іони (атоми п'ятивалентних домішок, що втратили електрон), а в області p – негативно заряджені іони акцепторних домішок, які придбали електрони. Треба мати на увазі, що

іони є нерухомі. Таким чином, дифузія основних носіїв заряду приводить до створення приграничного шару l (електронно-діркового або p - n переходу), одна сторона якого заряджена негативно (p - область), а інша – позитивно (n - область). Різниця потенціалів, створена цими зарядами називається **контактною різницею потенціалів або потенціальним бар'єром φ_k** (рис. 1.5, б). Цей бар'єр спричиняє гальмівну дію для основних і пришвидшуючу – для неосновних носіїв зарядів. У разі відсутності зовнішнього електричного поля внутрішнє

поле переходу забезпечує рівність потоків носіїв (одного знаку) зарядів в обох напрямках, тобто рівність нулю сумарного струму через p - n перехід. Електрони, що приходять до p - n переходу з боку n області, відштовхуються від'ємними іонами, а дірки p області – позитивними іонами.

Таким чином, p - n перехід це область на межі поділу двох напівпровідників з різними типами провідності, яка має відповідної ширини область збіднену рухомими носіями зарядів, володіє потенціальним бар'єром і значним внутрішнім опором.

Якщо концентрація домішок в p і n областях різна, то **p - n перехід буде більш глибоко проникати в ту область, концентрація домішок в якій менше**, тобто $l_n \neq l_p$. Величина потенціального бар'єру φ_k залежить від співвідношення концентрації носіїв зарядів одного знаку з обох сторін переходу і визначається співвідношенням

$$\varphi_k = \varphi_T \ln(p_p/p_n) = \varphi_T \ln(n_n/n_p),$$

де $\varphi_T = KT / q$ – тепловий потенціал,

K – стала Больцмана ($1,380662 \cdot 10^{-23}$ Дж/К),

T – температура в градусах Кельвіна,

q – заряд електрона ($1,6021892 \cdot 10^{-19}$ Кл).

У випадку, коли $T = 293^0$ К (кімнатна температура), $\varphi_T = 0,026$ еВ.

Потенціальний бар'єр φ_k силіцієвих напівпровідників має величину $\varphi_{k(Si)} = 0,7 \div 0,8$ еВ, для германієвих – $\varphi_{k(Ge)} = 0,3 \div 0,4$ еВ, а їх ширина – долі мкм.

1.1.4. Вольт-амперна характеристика $p-n$ переходу

Розглянемо вплив на $p-n$ перехід зовнішньої напруги. Якщо до $p-n$ переходу підвести зовнішню напругу, полярність якої направлена назустріч контактній різниці потенціалів $p-n$ переходу (рис. 1.6, а), то дірки p області,

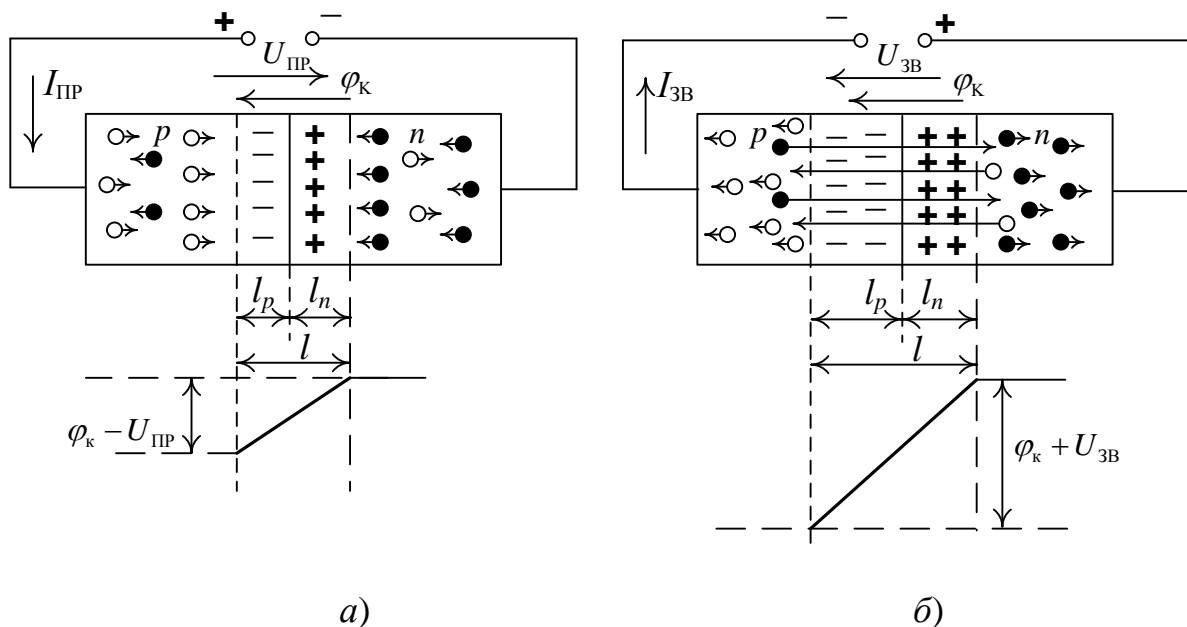


Рис. 1.6

відштовхуючись від додатного потенціалу зовнішнього джерела, зміщуються до $p-n$ переходу. Це приводить до часткової їх рекомбінації з негативними іонами акцепторного домішки і звуження $p-n$ переходу з боку p області. Аналогічно, електрони n області, зміщуючись під впливом негативного полюсу зовнішньої напруги до $p-n$ переходу, рекомбінують з додатними іонами донорного домішки, звужуючи $p-n$ перехід з боку n області. Це приводить до зниження потенціального бар'єру $p-n$ переходу і збільшення дифузійних переміщень через нього основних носіїв зарядів. У даному випадку через $p-n$ перехід та у зовнішньому колі протікає (електричний струм, який називається прямим струмом $I_{\text{пр}}$ $p-n$ переходу, а зовнішня напруга з розглянутою полярністю – прямою напругою $U_{\text{пр}}$. Величина потенціального бар'єру $p-n$ переходу зменшиться на величину прямої напруг $\varphi_{p-n} = \varphi_k - U_{\text{пр}}$.

Розглянутий процес називають *інжекцією* носіїв (зарядів).

Інжекція – це перенесення основних носіїв заряду крізь $p-n$ перехід у разі зниження його потенціального бар'єру.

Якщо змінити полярність зовнішнього джерела напруги на протилежну (у даному разі напругу будемо називати зворотною $U_{зв}$), то основні носії зарядів (дірки p області і електрони n області) будуть притягуватись до відповідних полюсів зовнішнього джерела напруги (рис. 1.6, б). Це приведе до розширення $p-n$ переходу і збільшення його потенціального бар'єру на величину зовнішньої напруги $\varphi_{p-n} = \varphi_K + U_{зв}$. Неосновні носії зарядів (електрони p області і дірки n області) будуть відштовхуватись від полюсів зовнішнього джерела напруги і зміщуватися до $p-n$ переходу. Поле $p-n$ переходу чинить на неосновні носії зарядів притягальну дію, а тому вони цим полем (дрейфовим способом) будуть переміщуватись через $p-n$ перехід і зумовлювати через нього і у зовнішньому колі струм, який називається зворотним струмом ($I_{зв}$) $p-n$ переходу.

Явище переміщення носіїв заряду через перехід під дією напруги (електричного поля) називається **екстракцією**.

Таким чином, зворотний струм є струмом неосновних носіїв, які, як відомо, в основному виникають під дією температури. Тому зворотний струм ще називають тепловим. Струм через $p-n$ перехід визначається залежністю

$$I_{p-n} = I_0 \left(e^{\frac{\pm U_{зоб}}{\varphi_T}} - 1 \right), \text{ де}$$

- I_0 – зворотній струм насичення,
- “+” – відповідає прямій зовнішній напрузі,
- “–” – відповідає зворотній зовнішній напрузі,
- φ_T – тепловий потенціал.

Зв'язок між струмом і напругою $I=f(U)$ називається вольт-амперною характеристикою (ВАХ) $p-n$ переходу.

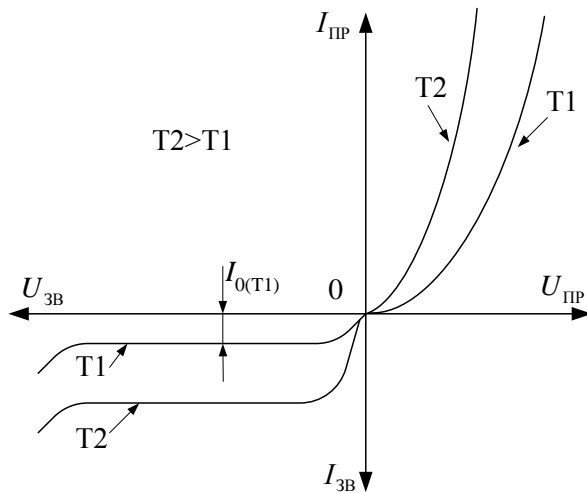


Рис. 1.7

На рис. 1.7 приведена вольт-амперна характеристика (ВАХ) $p-n$ переходу, побудована згідно вище поданого виразу.

Як було сказано, прямий струм $p-n$ переходу утворюється основними носіями зарядів, а зворотний – неосновними. Через те, що концентрація основних носіїв заряду на декілька порядків перевищує

концентрацію неосновних носіїв, прямий струм на декілька порядків більший ніж зворотній. Цим зумовлюється *вентильна властивість (одностороння провідність) $p-n$ переходу.*

Зворотний струм залежить від температури і може бути визначений залежністю

$$I_{зв(T2)} = I_{зв(T1)} 2^{(T2-T1)/10},$$

де $I_{зв(T2)}$ – струм при температурі $T2$,

$I_{зв(T1)}$ – струм при температурі $T1$.

З наведеного виразу слідує, що зворотний струм подвоюється у разі збільшення температури на кожні 10^0 С.

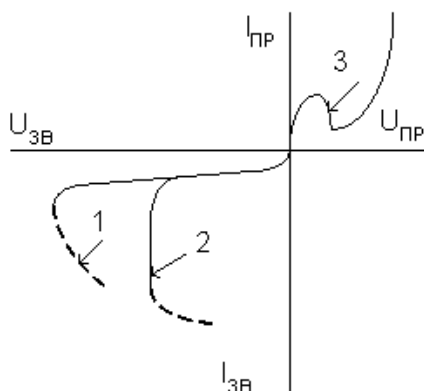


Рис. 1.8

1.1.5. Пробої $p-n$ переходу

Під пробом $p-n$ переходу розуміють явище різкого збільшення через нього струму. У залежності від причин, які спричиняють зростання струму через $p-n$ перехід розрізняють тепловий, електричний і поверхневий пробой.

Електричний пробій буває лавинним і тунельним.

Тепловий пробій зумовлюється збільшенням числа носіїв заряду в p - n переході за рахунок їх термогенерації, якщо відведення від переходу в навколишній простір в одиницю часу тепла буде меншим ніж його збільшення під дією струму (рис. 1.8, гілка 1). Це приводить до надмірного розігріву p - n переходу та його розплавлення. *Такий пробій є незворотним.*

Лавинний пробій зумовлений лавинним розмноженням носіїв заряду у разі ударної іонізації атомів швидкими носіями. Сутність його полягає у тому, що неосновні носії зарядів під дією зворотної напруги прискорюються полем p - n переходу і при русі у ньому зіштовхуються з атомами кристалічних ґраток напівпровідника. При відповідній напруженості електричного поля ці носії заряду набувають енергію достатню для вибивання валентних електронів з атомів силіцію або германію, тобто появі додаткових пар носіїв заряду – електронів і дірок. Останні, в свою чергу, прискорюються і у разі зіткнення з атомами також утворюють додаткові носії заряду. Цей процес може відбуватись у відносно широких p - n переходах і носить лавинний характер. Збільшення струму переходу (збільшення рухомих носіїв заряду в p - n переході) приводить до зменшення його опору, внаслідок чого напруга на p - n переході залишається практично незмінною (гілка 2 на рис. 1.8) при зростанні струму. Цей процес буде зворотнім, якщо зростання струму не спричинить накопиченню тепла в p - n переході. У разі порушення рівноваги між накопиченням тепла в p - n переході і його віддачею в навколишній простір настає тепловий пробій (пунктирна частина гілки 2).

В основі **тунельного пробою** лежить явище безпосереднього відриву валентних електронів від атомів кристалічних ґраток під впливом сильного електричного поля. Утворені таким чином додаткові дірки і електрони збільшують струм через p - n перехід. Тунельний пробій виникає у вузьких p - n переходах, в яких при порівняно невеликих напругах має місце висока напруженість електричного поля (рис. 1.8, гілка 3). У силіцієвих

напівпровідниках тунельний пробій настає при напруженості $U_k \geq 4 \cdot 10^5$ В/см, а у германієвих – при $U_k \geq 2 \cdot 10^5$ В/см. Тунельний пробій є зворотним.

Поверхневий пробій виникає там, де перехід виходить на поверхню напівпровідникового кристала і за наявності поверхневого поля, що збільшує напруженість у поверхневих шарах переходу. Розподіл напруженості електричного поля в *p-n* переході може суттєво змінити заряди, що є на поверхні напівпровідника. Поверхневий заряд приводить до збільшення чи зменшення товщини *p-n* переходу. Через це на поверхні переходу може наступити пробій при напруженості поля значно меншої тій, яка потрібна для виникнення пробою в об'ємі. Значну роль при виникненні поверхневого пробою відіграють діелектричні властивості середовища, що межує з поверхнею напівпровідника (захисне покриття, забрудненість та ін.). Для зменшення вірогідності поверхневого пробою необхідно використовувати захисне покриття з високою діелектричною сталою.

1.1.6. Ємності *p-n* переходу

Зазвичай виділяють дві ємності: *дифузійну і бар'єрну*. Дифузійна ємність – це ємність прямо зміщеного *p-n* переходу. Вона виникає у приконтатному шарі *p-n* переходу за рахунок зміни кількості дифундованих дірок і електронів, тобто за рахунок зміни заряду, визваного зміною прямої напруги. Як будь-яка ємність, вона може бути представлена як зміна заряду dQ , віднесеного до визваної його зміну напруги dU $C_d = dQ_3 / dU_{пр}$

$$C_d = dQ_3 / dU_{пр} = I_{пр} \cdot \tau / \phi_T,$$

де τ – час життя неосновних носіїв заряду,

$I_{пр}$ - величина прямого струму,

ϕ_T - тепловий потенціал.

Враховуючи, що
$$I_{пр} = I_0 \left(e^{\frac{U_{пр}}{\varphi_T}} - 1 \right) \approx I_0 e^{\frac{U_{пр}}{\varphi_T}},$$

величина дифузійної ємності дорівнює $C_d = I_0 e^{\frac{U_{пр}}{\varphi_T}} \cdot \tau / \varphi_T.$

Таким чином, дифузійна ємність залежить від прямого струму, часу життя неосновних носіїв, прямої напруги і температури.

Зворотно зміщений *p-n* перехід характеризується бар'єрною ємністю

$$C_b = dQ/dU_{зв} = (\xi_0 \cdot \xi_{нп} \cdot S_i / l) \sqrt{\varphi_k / U_{зв}},$$

де ξ_0 і $\xi_{нп}$ – відповідно діелектрична проникність вакууму і напівпровідника,

S_i – площа *p-n* переходу,

l – ширина *p-n* переходу,

φ_k – висота потенціального бар'єру,

$U_{зв}$ – величина зворотної напруги.

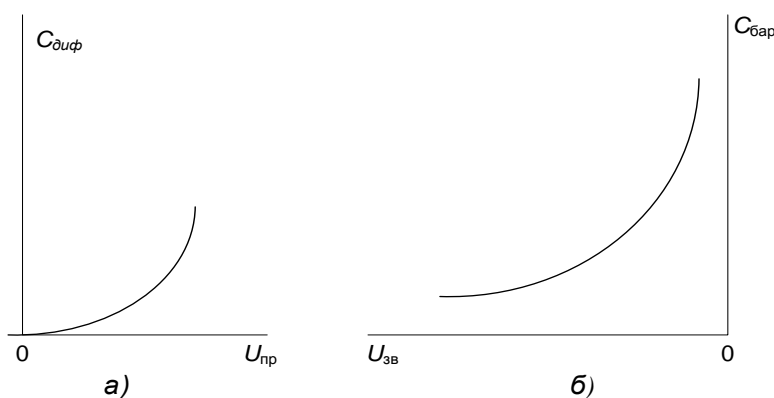


Рис. 1.9. Вольт-фарадні характеристики: дифузійної (а) і бар'єрної (б) ємностей

З наведеної формули виходить, що бар'єрна ємність з ростом напруги зменшується. Залежність ємності *p-n* переходу від прикладеної напруги називається *вольт-фарадною*

характеристикою (ВФХ). На рис.1.9 зображені ВФХ при прямій і зворотній напругах.

Запитання для самоконтролю

1. Поясніть, що вивчає наука електроніка.
2. Наведіть властивості електронних пристроїв, що зумовлюють їх широке використання в різних галузях науки і техніки.
3. Назвіть енергетичні зони в твердому тілі і дайте їм характеристику.
4. Чим відрізняються енергетичні зони у провідниках, діелектриках і напівпровідниках?
5. Поясніть, чому напівпровідники при температурі абсолютного нуля не проводять струм.
6. Назвіть напівпровідникові матеріали. До яких груп таблиці Менделєєва належать ці хімічні елементи?
7. Поясніть явище власної провідності напівпровідників.
8. Які носії заряду існують у напівпровідниках?
9. Охарактеризуйте явище провідності домішкових напівпровідників.
10. Поясніть, як утворюються напівпровідники n -типу і p -типу.
11. Поясніть властивості напівпровідників n -типу і p -типу. Які носії електричних зарядів у них є основними, а які – неосновними?
12. Що таке напівпровідники? Чим вони відрізняються від провідників і діелектриків?
13. Поясніть явища генерації і рекомбінації зарядів у напівпровідниках.
14. Чим визначається провідність домішкових напівпровідників p - і n -типу?
15. Поясніть, чому силіцій має більшу перевагу ніж германій.
16. Що називають електронно-дірковим ($p-n$) переходом? Поясніть структуру й основні властивості цього переходу.

17. Що таке пряме та зворотне включення електронно-діркового переходу?
18. Як змінюється потенціальний бар'єр і ширина електронно-діркового переходу залежно від прямого та зворотного включення?
19. Поясніть, що являє собою електричний та тепловий пробої p - n -переходу.
20. В яких p - n - переходах може виникати тунельний пробій?
21. Нарисуйте і поясніть вольт-амперну характеристику p - n - переходу.
22. Поясніть залежність прямої і зворотної гілок вольт-амперної характеристики p - n -переходу від температури.
23. Поясніть сутність лавинного пробою. В яких p - n - переходах він може виникати?
24. Поясніть сутність дифузійної і бар'єрної ємностей p - n - переходу.

Тема 1.2. Напівпровідникові діоди

Напівпровідниковим діодом називають напівпровідниковий прилад з одним $p-n$ переходом і двома виводами.

За функціональним призначенням, принципом створення $p-n$ переходу і використанню тих чи інших його властивостей діоди діляться на випрямні,



Рис.1.10

імпульсні, високочастотні, діоди Шоттки, стабілітрони, тунельні, варикапи, світлодіоди, фотодіоди та інші. Умовні позначення діодів на схемах приведені на рис. 1.10. Більшість діодів виконують на основі несиметричних $p-n$ переходів. Вивід від p області називають анодом, а від n області – катодом. Розглянемо особливості побудови, характеристики і параметри найбільш вживаних діодів.

1.2.1. Випрямні діоди

Випрямні діоди призначені для випрямлення змінного струму низької частоти. Електронно-діркові переходи випрямних діодів мають площинну конструкцію, щоб пропускати великі

струми і виконуються на високоомному матеріалі (для втримання великих зворотних напруг). Вони виготовляються на основі несиметричних $p-n$ переходів.

Область з малою концентрацією домішок називається базою і має опір $r_b = 1 \div 30$ Ом, а область з великою концентрацією домішок – емітером. Опір емітера r_e (рис.1.11, а) через велику концентрацію домішок дуже малий, а тому ним можна нехтувати. Струм через діод визначається виразом

$$I = I_0 \left(e^{\frac{\pm U_{зоб} - I_{пр} \cdot r_б}{\varphi_T}} - 1 \right).$$

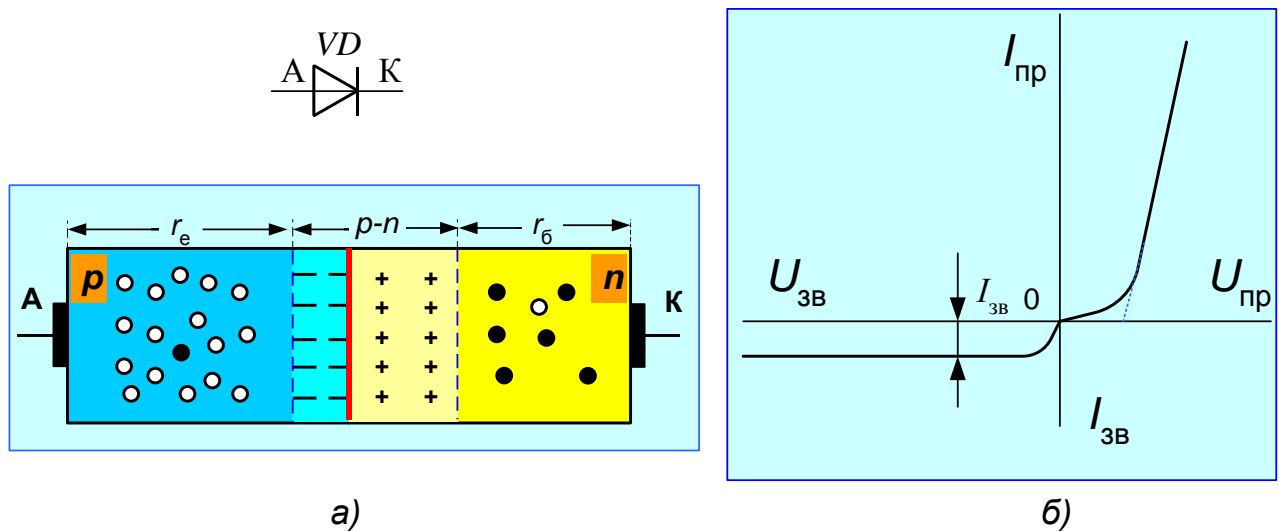


Рис. 1.11

Збільшення прямої напруги знижує висоту потенціального бар'єру і він перестає впливати на величину прямого струму. Прямий струм через діод буде визначатися лише величиною $r_б$ і лінійно залежати від прямої напруги $U_{пр}$, рис. 1.11, б. Збільшення прямої напруги знижує висоту потенціального бар'єру $p-n$ переходу (у силіцієвих діодах потенціальний бар'єр дорівнює приблизно 0,7 eV), у результаті він перестає впливати на величину прямого струму. Прямий струм через діод буде визначатися лише величиною $r_б$ і лінійно залежати від прямої напруги $U_{пр}$, рис. 1.11, б. Цей відрізок ВАХ називається омичним і є робочим. Значення прямої напруги ($U_{пр}$) відкритих силіцієвих діодів не перевищує 1,5 В, а германієвих 0,5 В.

Основними параметрами випрямних діодів є:

- $I_{пр\ ср\ max}$ – максимальне значення середнього прямого струму через діод;
- $I_{зв}$ – зворотній струм через діод при максимальній температурі;
- $U_{пр}$ – середнє значення спаду напруги на діоді при $I_{пр\ ср}$;

- $U_{зв\ max}$ – максимально допустима зворотна напруга;
- $C_{бар}$ – величина бар'єрної ємності при заданій напрузі і частоті;
- f_{max} – максимальна робоча частота;
- ΔT – інтервал робочих температур.

Випрямні діоди класифікуються за потужністю і частотою.

За потужністю:

- малопотужні ($I_{пр\ ср\ max} \leq 0,3\ A$);
- середньої потужності ($0,3\ A < I_{пр\ ср\ max} \leq 10\ A$);
- великої потужності ($I_{пр\ ср\ max} > 10\ A$).

За частотою:

- низькочастотні ($f_{max} < 10^3\ Гц$);
- високочастотні ($f_{max} > 10^3\ Гц$).

1.2.2. Імпульсні діоди

Імпульсні діоди мають малий час (велику швидкість) перехідних процесів і призначені для роботи в імпульсних колах.

Від випрямних діодів вони відрізняються малими ємностями $p-n$ переходу (долі пікофарад), що забезпечує їм малий час перехідних процесів і використання в імпульсних колах. Зменшення ємностей досягається за рахунок зменшення площі $p-n$ переходу, а тому допустимі потужності розсіяння у них невеликі (30-40 мВт).

Основні параметри імпульсних діодів

1. Ємність діода (долі пФ - одиниці пФ).
2. Максимальна імпульсна пряма напруга

$U_{пр\ i\ max}$.

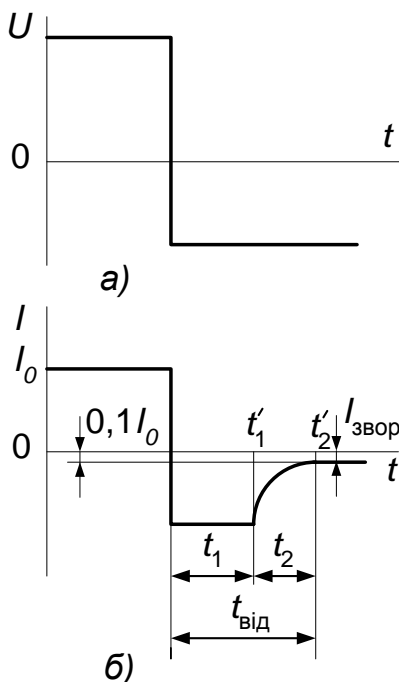


Рис.1.12

3. Максимально допустимий імпульсний струм $I_{\text{пр і max}}$.

4. Час встановлення прямої напруги діода $t_{\text{вст}}$ - відрізок часу від моменту подачі імпульсу прямого струму на діод до досягнення заданого значення прямої напруги на ньому. Він залежить від швидкості руху інжектованих у базу через p - n перехід неосновних носіїв заряду, в результаті чого зменшується її опір (долі нс ÷ долі мкс).

5. Час відновлення зворотного опору діода $t_{\text{від}}$ - відрізок часу з моменту проходження струму через нуль (після зміни полярності прикладеної напруги) до моменту, коли зворотний струм зменшиться до величини $0,1I_0$ (I_0 - струм при прямій напрузі) ($t_{\text{від}} =$ долі нс ÷ долі мкс).

Наявність часу відновлення зумовлене зарядом, накопиченому в базі діода при інжекції. Для запирання діода цей заряд потрібно вивести з бази. Це відбувається за рахунок рекомбінацій і зворотного переходу неосновних носіїв заряду з бази до емітера. Після зміни полярності напруги на діоді деякий час t_1 зворотний струм змінюється мало (рис. 1.12, *a*, *б*) і обмежений тільки зовнішнім опором кола. При цьому заряд неосновних носіїв, накопичених під час інжекції в базі діода, розсмоктується.

Для підвищення швидкодії (зменшення $t_{\text{від}}$) імпульсні діоди виготовляються у вигляді точкових структур, що забезпечує мінімальну площу p - n переходу і, відповідно, мінімальне значення бар'єрної ємності ($C_{\text{бар}}$). Одночасно для одержання мінімального часу відновлення ($t_{\text{від}}$) імпульсних діодів зменшують товщину їх бази.

1.2.3. Діоди Шоттки

В діодах Шоттки використовується перехід метал-напівпровідник, на відміну від звичайних діодів, де використовується перехід між напівпровідниками p - і n - типу.

Діоди Шоттки виготовляються на основі силіцію (Si) або арсеніду галію. ($GaAs$). Величина контактної різниці потенціалів (потенціального бар'єру) на межі метал-напівпровідник діода Шоттки залежать від вибору металу для контакту з напівпровідником і може мати величину 0,2 ... 0,4 еВ.

Структура метал - напівпровідник n -типу приведена на рис. 1.13, *a*. При контакті двох матеріалів з різною роботою виходу електронів електрони переходять з матеріалу з меншою роботою виходу в матеріал з більшою роботою виходу. Якщо робота виходу електронів у металу більша ніж у

напівпровідника, то переважним буде переміщення електронів з напівпровідника у метал.

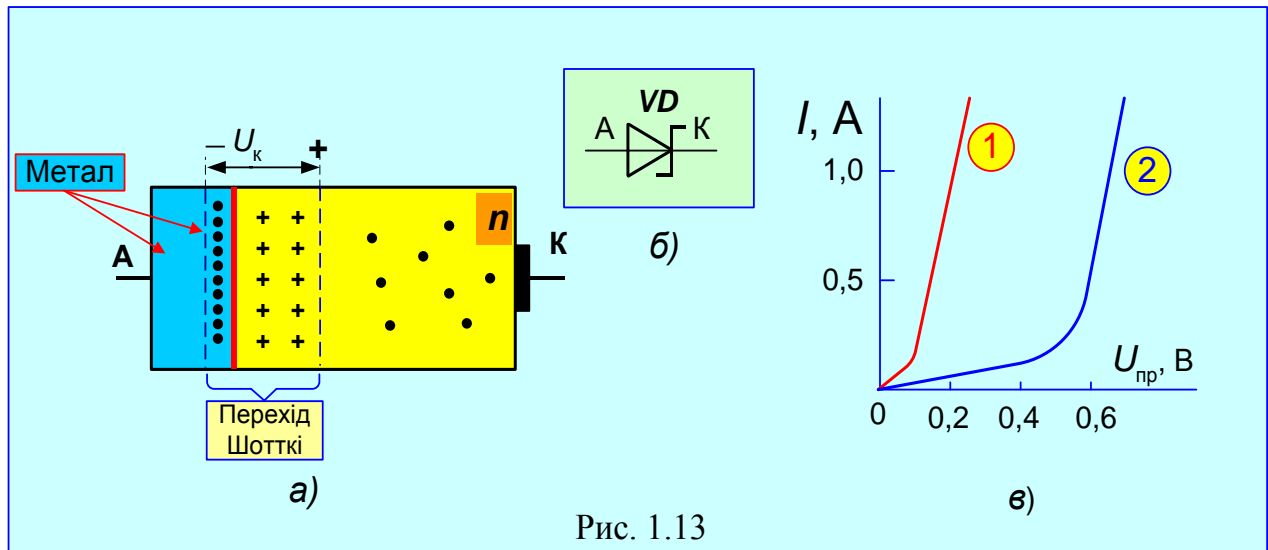


Рис. 1.13

У результаті метал заряджається негативно, а залишені в напівпровіднику додатні іони донорної домішки утворюють у його приграничному шарі додатний потенціал. Таке розмежування зарядів утворює контактну різницю потенціалів U_K (потенціальний бар'єр), який гальмує подальше переміщення електронів з напівпровідника в метал. Через різку різницю концентрації вільних електронів по обидві сторони від контакту практично все падіння напруги приходить на приконтактну область напівпровідника. Прикладена зовнішня напруга змінює висоту бар'єра тільки з боку напівпровідника.

У результаті тонкий приграничний шар напівпровідника збіднюється носіями зарядів і на межі контакту метала з напівпровідником утворюється перехід, аналогічний $p-n$ переходу. Між металом і напівпровідником виникає контактна різниця потенціалів $U_K = \phi_{0M} - \phi_{0n}$.

Якщо до такого переходу прикласти зворотну напругу, полярність якої співпадає з U_K , то ширина збідненого шару збільшиться, а його опір зросте. Величина зворотного струму діодів Шоттки складає одиниці мікроампер. Якщо прикласти пряму напругу, то вона буде зменшувати ширину і знижувати висоту потенціального бар'єра, в результаті чого через перехід потече струм.

Особливістю випрямляючих переходів метал-напівпровідник, відрізняючих їх від $p-n$ переходів, є відсутність інжекції неосновних носіїв у напівпровідник при прямих напругах.

Вольт-амперна характеристика переходу Шоттки (характеристика 1 на рис. 1.13, *в*) подібна до вольт-амперної характеристики $p-n$ переходу (характеристика 2 на рис. 1.13, *в*), але відрізняється значно меншим падінням напруги.

Перехід метал-напівпровідник має ряд властивостей відмінних від властивостей напівпровідникового $p-n$ переходу. До них відносяться:

- мале падіння напруги при прямому включенні (близько 0,2-0,4 В);
- бар'єр Шоттки також має меншу електричну ємність переходу, що дає можливість помітно підвищити робочу частоту діодів Шоттки;
- дуже маленький заряд зворотного встановлення, що пояснюється відсутністю дифузії пов'язаної з інжекцією неосновних носіїв, тому що у них використовуються тільки основні носії зарядів, і, відповідно, у них немає накопичення неосновних носіїв заряду в його областях при прямій напрузі і, відповідно, розсмоктування цього заряду при зміні знаку напруги. Це збільшує швидкодію діодів Шоттки. Час встановлення зворотного опору таких діодів при використанні силіцію і золота дорівнює не більше 10 нс.

Недоліком діодів Шоттки є те, що, у порівнянні зі звичайними сіліцієвими діодами, вони характеризуються більшими зворотними струмами, які зростають при підвищенні температури кристала.

Допустима зворотна напруга діодів Шоттки обмежена 1200 В. На практиці вони в основному використовуються в низьковольтних колах при зворотній напрузі одиниці - десятки вольт.

Умовне зображення діодів Шоттки показано на рис. 1.13, *б*.

1.2.4. Стабілітрони

Стабілітрон це напівпровідниковий діод, робота якого базується на використанні явища електричного пробію $p-n$ переходу. У низьковольтних стабілітронів (з малим опором бази) найбільш можливий тунельний пробій, а у стабілітронів з високоомною базою пробій має лавинний характер. На рис. 1.14 наведене умовне зображення стабілітрона та його вольт-амперна характеристика. Робочим участком є зворотна гілка вольт-амперної характеристики.

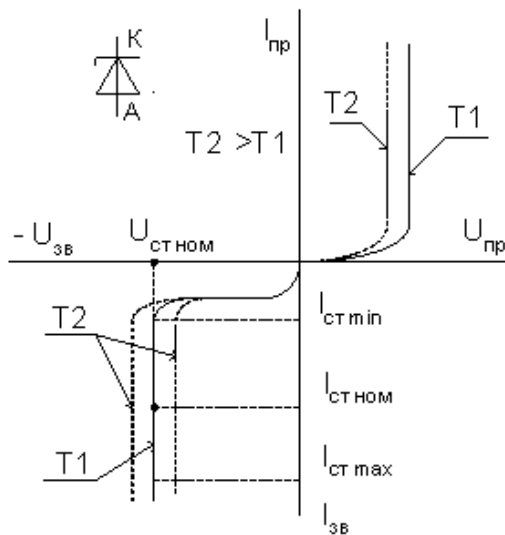


Рис. 1.14

$\alpha_{ст} = \pm (\Delta U_{ст} / U_{ст.ном} \cdot \Delta T) \cdot 100 [\%]$ - температурний коефіцієнт напруги (ТКН),

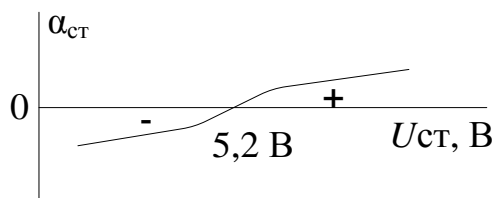


Рис. 1.15

від'ємний ТКН.

Основні параметри стабілітронів:

$U_{ст.ном}$ – номінальна напруга стабілізації,

$I_{ст.мін}$ – мінімальний струм стабілітрона,

$I_{ст.ном}$ – номінальний струм стабілітрона,

$I_{ст.макс}$ – максимальний струм стабілітрона,

$r_d = dU_{ст} / dI_{ст}$ – динамічний опір на ділянці стабілізації,

який визначається як відношення відносної зміни напруги при зміні температури на ΔT (зазвичай $\Delta T = 1^\circ \text{C}$).

Знак ТКН стабілітронів залежить від величини напруги (рис. 1.15). Пряма гілка ВАХ стабілітронів має завжди

1.2.5. Фотодіоди

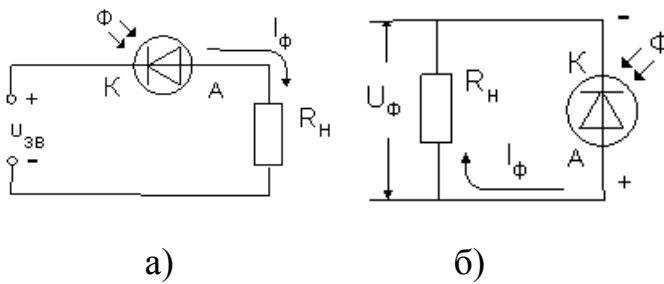


Рис. 1.16

Фотодіоди – це фотоелектричні прилади з одним *p-n* переходом, параметри яких змінюються під дією квантів променевої енергії. залежить від величини напруги (рис. 1.16).

Робота фотодіодів базується на явищі внутрішнього фотоелектричного ефекту, сутність якого полягає в іонізації атомів кристалічних ґраток напівпровідника чи домішок у ньому квантами променевої енергії. У разі іонізації атомів вихідного напівпровідника генеруються електронно-діркові пари, які підвищують провідність напівпровідника. Фотоелектричний ефект виникає у разі перевищення енергії квантів світла ширини забороненої зони.

Фотодіод може працювати як із зовнішнім джерелом живлення (фотодіодний режим, або режим фотоперетворювача, рис. 1.16, а) так і без нього (режим фотогенератора, рис. 1.16, б).

Фотодіодний режим. У разі відсутності освітлення і наявності на фотодіоді

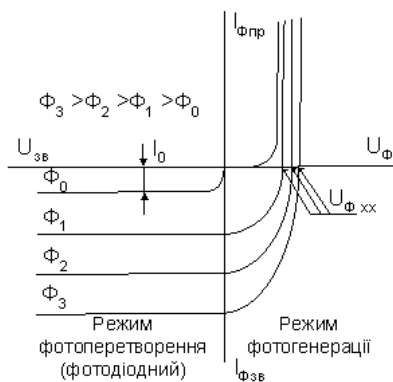


Рис.1.17

зовнішньої зворотної напруги буде мати місце темновий струм I_0 , що є зворотним струмом *p-n* переходу. За наявності освітлення електрони і дірки, визвані світловим збудженням, збільшать струм через *p-n* перехід. Чим більший світловий потік, тим більший фотострум через діод (рис. 1.17).

Режим фотогенератора

(рис. 1.16, б). У разі освітлення *p-n* переходу за рахунок іонізації з'являються дірки і електрони, які полем *p-n* переходу виштовхуються за його межі (дірки в

p область, а електрони в n область) і утворюють на його виводах фотоелектрорушійну силу $E_{\text{ф}}$, величина якої залежить від властивостей напівпровідника (ширини забороненої зони, часу життя і рухомості носіїв заряду), інтенсивності падаючого світла та інших параметрів. У разі приєднання навантаження в ньому виникає струм, величина якого залежить від величини світлового потоку Φ . Напруга на зовнішніх затискачах фотодіода дорівнює приблизно висоті потенціального бар'єру $U_{\text{к}}$ і для силіцієвих фотодіодів дорівнює приблизно 0,7 В. Режим фотогенератора широко використовується при виготовленні сонячних батарей.

1.2.6. Світлодіоди

Світлодіоди – це напівпровідникові прилади, які, за рахунок процесів що відбуваються в p - n переході при протіканні через нього прямого струму, генерують оптичне випромінювання. Випромінювання відбувається за рахунок рекомбінації носіїв заряду у високоомній області (базі).

Неосновні носії заряду, які інжектуються із емітера, рекомбінують у базі з основними носіями заряду (переходять із зони провідності у валентну зону). При цьому випромінюється вивільнена енергія у вигляді квантів світла. Довжина хвилі λ випромінювального світла однозначно визначається енергією кванта, яка приблизно дорівнює ширині забороненої зони напівпровідника. Колір випромінювального світла залежить від довжини хвилі λ , яка залежить від матеріалу напівпровідника. Світлодіоди із арсеніду галію ($\lambda=0,9\div 1,4$ мкм) випромінюють інфрачервоне випромінювання, з фосфіду галію ($\lambda=0,7$ мкм) – червоне, з карбіду кремнію ($\lambda=0,53$ мкм) – жовто-зелене випромінювання. Світлодіоди широко використовуються в якості індикаторних приладів та швидкодіючих джерел світла (їх перемикання відбувається за $10^{-7}\div 10^{-9}$ с).

1.2.7. Варикапи

Варикапи – це напівпровідникові прилади, що використовуються в якості керованої електричною напругою ємності. Варикапи працюють при зворотній напрузі на p - n переходах.

1.2.8. Оптрони

Оптрон представляє собою комбінацію світлодіода, який випромінює світло під дією електричного струму і фотоприймача (фотодіода, фототранзистора, фототиристора), що генерує чи змінює струм під дією випромінювання.

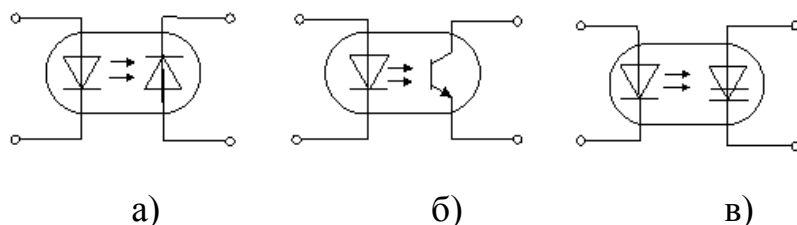


Рис. 1.18

На рис. 1.18 наведені схемні зображення оптоелектронних пар: діодної (а), транзисторної (б) і

тиристорної (в). Оптрони широко використовуються в електронній апаратурі для гальванічного розмежування електронних кіл. Використання оптронів дозволяє підвищити завадостійкість апаратури, забезпечує спільну роботу пристроїв, які знаходяться під різними потенціалами.

Запитання для самоконтролю

1. Що таке напівпровідниковий діод? Наведіть класифікацію та умовні позначення напівпровідникових діодів.
2. Що таке випрямний діод? Накресліть його умовне позначення і вольт-амперну характеристику. Де застосовуються випрямні діоди?
3. Поясніть принцип дії імпульсних діодів. Чим вони відрізняються від випрямних діодів?
4. Поясніть принцип дії і умовне зображення і основні параметри діода Шотткі.
5. Що таке напівпровідниковий стабілітрон? Накресліть його умовне позначення і вольт-амперну характеристику. Де застосовуються напівпровідникові стабілітрони?

6. Що таке напівпровідниковий варикап? Накресліть його умовне позначення і характеристику залежності ємності варикапа від зворотної напруги. Де використовують варикапи?

7. Що таке фото- і світлодіоди? Накресліть їх умовні позначення. Де використовують фото- і світлодіоди?

8. Поясніть сутність температурного коефіцієнта напруги (ТКН) стабілітрона. Від чого залежить його величина і знак (полярність)?

9. Поясніть, що таке оптрон, наведіть схемні зображення оптронів.

Тема 1.3. Біполярні і польові транзистори

1.3.1. Біполярні транзистори (БТ)

1.3.1.1. Класифікація і принцип дії БТ

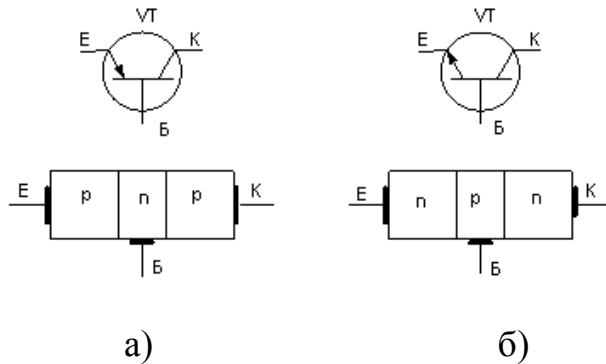


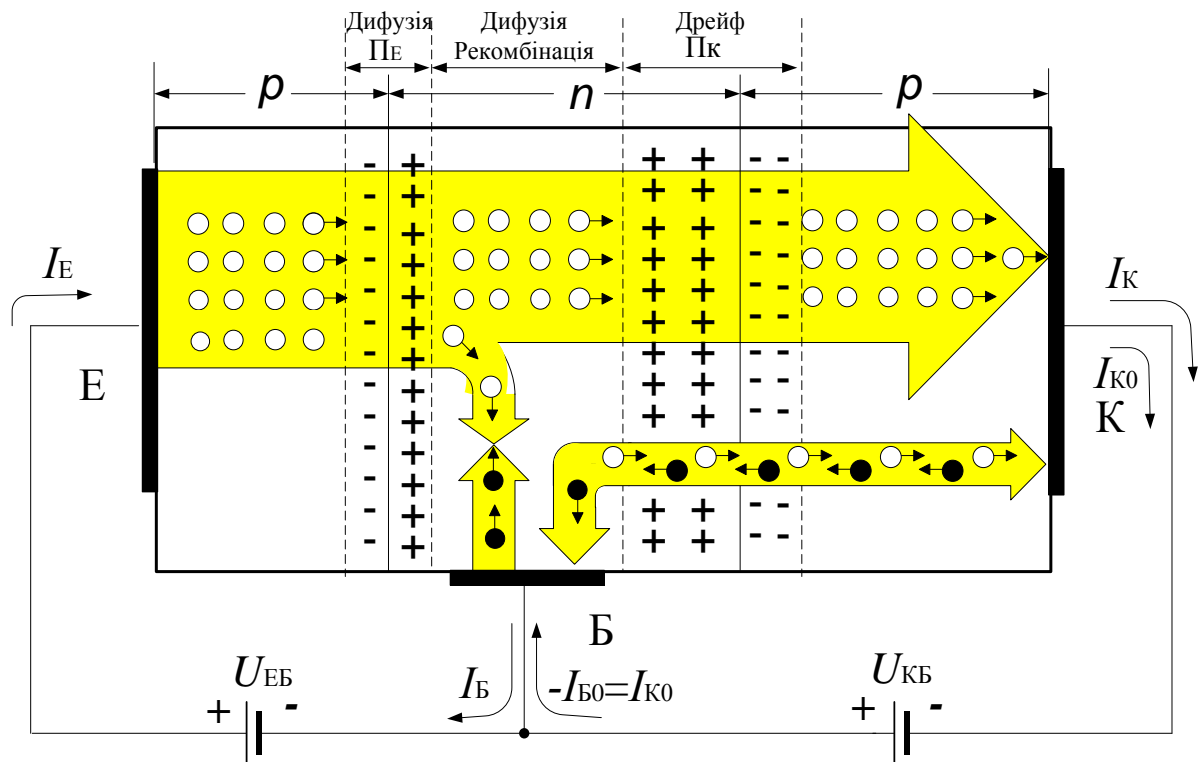
Рис. 1.19

Біполярний транзистор – це тришарова структура *n-p-n* або *p-n-p* типу, яка має два *p-n* переходи і виводи від кожного шару. За послідовністю чергування типу шарів біполярні транзистори поділяються на *p-n-p* (рис. 1.19, а) та *n-p-n* транзистори (рис. 1.19, б). На цьому ж

рисунку наведено умовні графічні зображення транзисторів на принципових електричних схемах та їх символічне позначення (*VT*). Шар, що є джерелом носіїв заряду (електронів або дірок), називається емітером (*E*), шар, який збирає заряди називається колектором (*K*), а центральний шар – базою (*Б*). Назву біполярний транзистор має тому, що струм у нього створюється двома типами носіїв заряду: дірками і електронами. Надалі слово біполярний будемо опускати. У будові емітера, бази і колектора є свої особливості. Виготовляючи транзистор, концентрацію основних носіїв в емітері (введенням домішки) роблять більшою ніж у колекторі, а концентрація основних носіїв у базі набагато менше ніж в колекторі, а тим більше ніж в емітері. Крім того, ширина бази не перевищує довжини вільного пробігу носіїв заряду.

Електронно-дірковий перехід між емітером і базою називається емітерним, а між базою і колектором - колекторним. На умовному зображенні транзисторів емітер позначається стрілкою, яка завжди направлена від *p* області до *n* області.

Робота біполярного транзистора. Розглянемо роботу транзистора на прикладі $p-n-p$ структури (рис. 1.20). Шари напівпровідників утворюють два $p-n$ переходи: емітерний (Π_E) і колекторний (Π_K). Полярність зовнішніх джерел U_{BE} і



Π_E - емітерний $p-n$ перехід

○→ - дірки

Π_K - колекторний $p-n$ перехід

←● - електрони

Рис.1.20

U_{KB} вибираються такими, щоб емітерний перехід був зміщений у прямому напрямку, а колекторний – у зворотному. Це приводить до зниження потенціального бар'єру емітерного переходу і збільшення потенціального бар'єру колекторного переходу. В результаті зниження бар'єру емітерного переходу відбувається дифузія дірок з емітера в базу і електронів із бази в емітер. Електронною складовою дифузійного струму через емітерний перехід можна нехтувати, тому що $p_p \gg n_n$. Таким чином, струм емітера I_E утворюється в основному за рахунок дифузійного переміщення дірок через емітерний перехід. Під дією сил дифузії дірки рухаються через базу в напрямку колектора, частково

рекомбінуючи з електронами бази. Електрони в базу поповнюються з джерела $U_{ЕБ}$, утворюючи базовий струм I_B . Оскільки база є тонкою і має малу концентрацію домішок, то основна частина дірок інжекттованих емітером досягає колекторного переходу. Поле колекторного переходу, зміщеного у зворотному напрямку джерелом $U_{КБ}$, дірки переміщуються (дрейфують) у колекторний шар, створюючи колекторний струм I_K , тобто емітерний струм дорівнює сумі колекторного і базового струмів і їх зв'язок підпорядкований першому закону Кірхгофа $I_E = I_K + I_B$.

Відношення колекторного струму I_K транзистора до емітерного струму I_E називається коефіцієнтом передачі струму емітера $\alpha = I_K / I_E$.

Коефіцієнт α менший одиниці і знаходиться в межах 0,9...0,999.

На основі наведених виразів можна визначити зв'язки між колекторним і базовим, а також емітерним і базовим струмами:

$$I_K = [\alpha / (1 - \alpha)] I_B = \beta \cdot I_B ; \quad I_E = [1 / (1 - \alpha)] \cdot I_B = (1 + \beta) \cdot I_B,$$

де $\beta = \alpha / (1 - \alpha)$ – коефіцієнт підсилення транзистора за струмом.

Коефіцієнт підсилення струму бази транзисторів більшості транзисторів знаходиться у межах 50...200.

Присутність у базовій та колекторній областях власних неосновних носіїв заряду, для яких зворотно зміщений перехід є пришвидшуючим, приводить до появи додаткової некерованої складової струму колектора I_{K0} (рис. 1.20). Оскільки основною причиною появи неосновних носіїв заряду є температура, то цей струм ще називають тепловим. У базовому колі тепловий струм направлений назустріч базовому струму, що зменшує його величину. Таким чином, загальний струм колектора складається з керованої (βI_B) і некерованої (теплової I_{K0}) складових $I_K = \beta \cdot I_B + I_{K0}$. Базовий струм з урахуванням теплової складової буде дорівнювати

$$I_B = I_E / (1 + \beta) - I_{K0} = I_K / \beta - I_{K0}.$$

У транзисторах *n-p-n* типу назви і функції усіх трьох шарів аналогічні розглянутого *p-n-p* транзистора, змінюється тільки тип носіїв заряду і полярність зовнішніх джерел живлення.

1.3.1.2. Схеми вмикання і основні параметри БТ

У залежності від того, який електрод транзистора є спільним для вхідного і вихідного кіл, транзистори у схемах можуть вмикатись трьома способами: за схемою зі спільною базою (СБ), за схемою зі спільним емітером (СЕ) та за схемою зі спільним колектором (СК), рис.1.21. Схеми вмикання наведені для

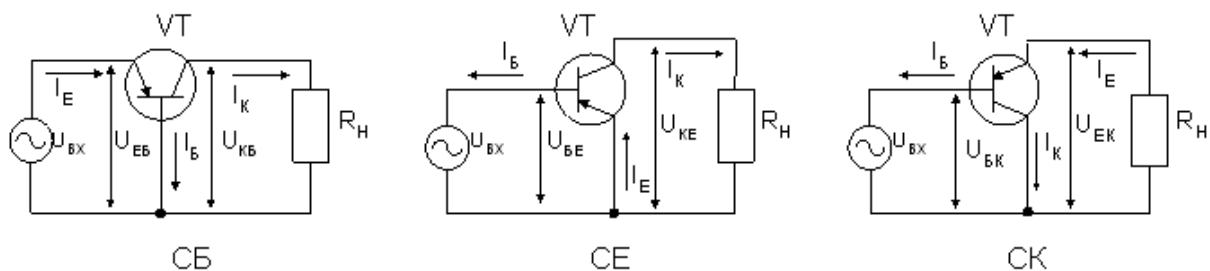


Рис. 1.21

сигналу напруги змінного струму. Основні параметри транзисторів у залежності від схеми вмикання наведені в таблиці.

Схема Параметри	СБ	СЕ	СК
$K_I = I_{\text{вих}} / I_{\text{вх}}$	$\alpha = \beta / (1 + \beta) < 1$	$\beta > 1$	$1 + \beta$
$K_U = U_{\text{вих}} / U_{\text{вх}}$	$\gg 1$	> 1	< 1
$K_P = K_I \cdot K_U$	> 1	$\gg 1$	> 1
$R_{\text{вх}} = U_{\text{вх}} / I_{\text{вх}}$	$(10^{-1} \div 10^1) \text{ Ом}$	$(10^1 \div 10^3) \text{ Ом}$	$(10^3 \div 10^5) \text{ Ом}$
$R_{\text{вих}}$	$(10^3 \div 10^6) \text{ Ом}$	$(10^2 \div 10^3) \text{ Ом}$	$(10^{-1} \div 10^3) \text{ Ом}$
$K_\Gamma = \sqrt{U_2^2 + U_3^2 + \dots + U_n^2} \cdot 100 / U_1$	$(3 \div 4) \%$	$(5 \div 20) \%$	до 1%

На практиці найбільш широко використовується схема вмикання транзистора зі СЕ, тому що коефіцієнти підсилення за струмом, напругою і потужністю більші за одиницю. До недоліку схеми слід віднести відносно великий коефіцієнт гармонік K_r . В подальшому будемо розглядати в основному схему зі СЕ, для чого розглянемо її статичні характеристики.

1.3.1.3. Статичні характеристики БТ

Транзистор, ввімкнений за будь-якою схемою (СК, СБ, СЕ) характеризується такими фізичними величинами: вхідна і вихідна напруга та вхідний і вихідний струм. Взаємозв'язок між цими величинами визначають сімейство вхідних і вихідних статичних вольт-амперних характеристик транзистора.

Вхідною характеристикою транзистора називається залежність вхідного струму від вхідної напруги за умови незмінності вихідної напруги

$$I_{ВХ} = f(U_{ВХ})|_{U_{ВІХ}=const}$$

Для схеми ввімкнення зі спільним емітером вхідна характеристика транзистора – це залежність струму бази I_B від напруги база-емітер U_{BE} , за умови що напруга між колектором і емітером незмінна ($U_{KE} = const$), тобто

$$I_B = f(U_{BE})|_{U_{KE}=const}$$

Вихідною характеристикою транзистора називається залежність вихідного струму від вихідної напруги за умови незмінності вхідного струму

$$I_{ВІХ} = \varphi(U_{ВІХ})|_{I_{ВХ}=const}$$

Для схеми увімкнення з СЕ сімейство вихідних характеристик транзистора – це $I_K = \varphi(U_K)|_{I_B=const}$

Сімейства вхідних і вихідних статичних характеристик наведені на рис. 1.22. У разі, якщо $U_{KE} = 0$, вхідна характеристика (рис. 1.22, а) відповідає прямій гілці вольт-амперної характеристики двох паралельно з'єднаних

p-n переходів (емітерного і колекторного).

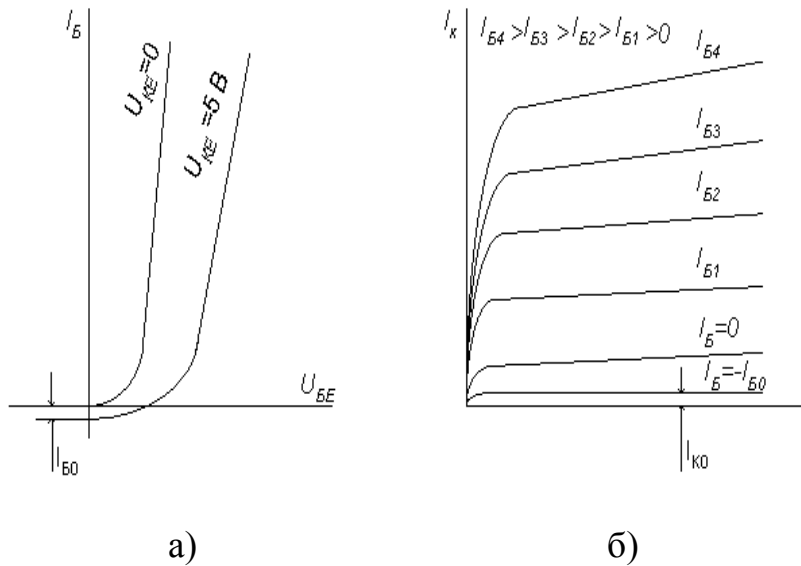


Рис. 1.22

Якщо $U_{KE} \neq 0$, то струм бази зменшується (характеристика зміщується вниз), що пояснюється зменшенням ширини бази внаслідок розширення колекторного переходу (ефект модуляції бази – ефект Ерлі), а також за

рахунок струму $I_{B0} = -I_{K0}$ (див. рис. 1.20). Струм I_{B0} є також причиною того, що при $U_{BE} = 0$ і $U_{KE} \neq 0$ у колі бази тече струм $I_B = -I_{B0}$.

Вихідні характеристики транзистора у схемі зі СЕ (рис. 1.22, б) починаються з початку координат. При $U_{KE} = 0$ на колекторному переході є напруга U_{BE} , яка зміщує його в прямому напрямку. З області колектора інжектуються основні заряди у базу, що компенсує потік основних носіїв заряду з емітера в колектор, тобто взаємно врівноважується потік носіїв через колекторний перехід і $I_K = 0$. При підвищенні напруги U_{KE} пряма напруга на колекторному переході спочатку знижується, зменшується інжекція основних носіїв заряду через колекторний перехід і відповідно збільшується колекторний струм. При збільшенні U_{KE} до величини $0,5 \div 1,5$ В колекторний перехід зміщується у зворотному напрямку і подальше збільшення колекторного струму відбувається за рахунок модуляції бази зворотно зміщеним колекторним переходом. При збільшенні базового струму характеристики будуть зміщуватись у бік збільшення колекторного струму, тому що $I_K = \beta I_B + I_{K0}$.

1.3.1.4. Еквівалентні схеми заміщення та частотні властивості БТ

1.3.1.4.1. h - параметри транзисторів

Як випливає з аналізу вольт-амперних характеристик, транзистор – це нелінійний елемент електричного кола.

У будь якій схемі вмикання транзистор характеризується вхідними і вихідними струмами і напругами, а тому його можна представити активним чотирьохполюсником. З названих величин незалежними є тільки дві. Для схеми вмикання транзистора за схемою зі СЕ незалежними змінними слушно взяти вхідний струм I_B і вихідну напругу U_{KE} . В такому разі вхідна напруга і вихідний струм є деякими функціями двох незалежних змінних:

$$U_{BE} = f(I_B \cdot U_{KE});$$

$$I_K = f(I_B \cdot U_{KE}).$$

Для малих сигналів можна записати ці залежності за допомогою лінійних рівнянь, використовуючи h – параметри:

$$\Delta U_{BE} = h_{11E} \Delta I_B + h_{12E} \Delta U_{KE}$$

$$\Delta I_K = h_{21E} \Delta I_B + h_{22E} \Delta U_{KE}.$$

Фізичне тлумачення h – параметрів транзистора наступне:

h_{11E} – вхідний опір транзистора в режимі короткого замикання на виході

$$h_{11E} = \Delta U_{BE} / \Delta I_B \text{ за умови } \Delta U_{KE} = 0;$$

h_{12E} – коефіцієнт зворотного зв'язку транзистора за напругою в режимі холостого ходу на вході;

$$h_{12E} = \Delta U_{BE} / \Delta U_{KE} \text{ за умови } \Delta I_B = 0;$$

h_{21E} – коефіцієнт передачі струму в режимі короткого замикання по виходу;

$$h_{21E} = \Delta I_K / \Delta I_B \text{ за умови } \Delta U_{KE} = 0;$$

h_{22E} – вихідна провідність транзистора в режимі короткого замикання на вході;

$h_{22E} = \Delta I_K / \Delta U_{KE}$ за умови $\Delta I_B = 0$.

h – параметри визначаються за вхідними і вихідними статичними вольт-амперними характеристиками транзистора.

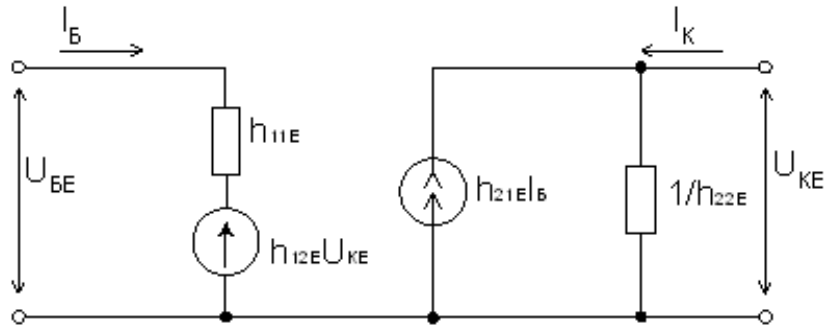


Рис. 1.23

Системі лінійних рівнянь з h – параметрами транзистора, увімкненого за схемою зі СЕ, відповідає схема заміщення зображена на рис. 1.23.

1.3.1.4.2.Схема заміщення транзистора за його фізичними параметрами

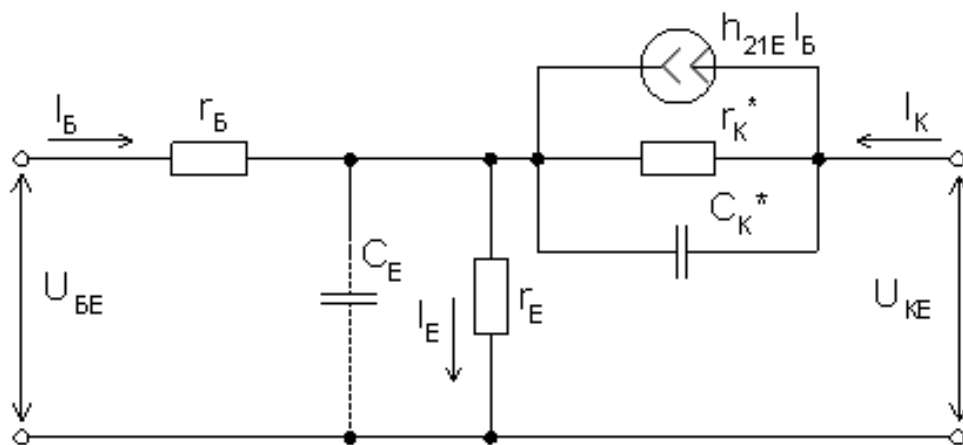


Рис. 1.24

На рис. 1.24 зображена фізична Т-подібна модель транзистора. Параметри фізичної моделі транзистора і h - параметри пов'язані між собою такими залежностями: $h_{11E} = r_B + (\beta + 1)r_E$,

$$h_{21E} = \beta,$$

$$h_{22E} = g_K.$$

Фізичний зміст елементів, що входять у схему наступні:

- r_B – об'ємний опір бази, який визначається в напрямку проходження базового струму в шарі бази від границі з емітерним переходом (поперечний опір бази). Базовий шар є відносно високоомним і дорівнює $100 \div 400$ Ом у залежності від типу транзистора.

- r_E – прямиий диференційний опір емітерного переходу. Величина r_E залежить від постійної складової струму емітера і зв'язана з ним співвідношенням сталої $r_E = \varphi_T / I_E \approx 0,025 / I_E$. Числове значення r_E лежить у межах від одиниць до десятків Ом і є менше r_B .

- r_K^* - диференційний опір між колектором і емітером, який пов'язаний з диференційним опором зворотно зміщеного колекторного переходу r_K співвідношенням $r_K^* = r_K / (1 + h_{21E})$. r_K знаходиться у межах $0,5 \div 1$ МОм.

- $h_{21E} I_B$ – залежне джерело струму, що враховує зв'язок колекторного і базового струмів.

- C_E – ємність емітерного переходу.

- $C_K^* = C_K (1 + h_{21E})$ – ємність між колектором і емітером транзистора, де C_K – ємність колекторного переходу.

Слід відзначити, що ємність C_E визначається в основному дифузійною складовою ємності переходу, а C_K - бар'єрною. C_E має величину порядку сотень пікофарад, а C_K – десятки пікофарад. Враховуючи те, що ємність C_E зашунтована малим опором r_E , а ємність C_K – великим опором r_K , на високих частотах вплив ємності C_K^* на роботу транзистора більш значний ніж ємності C_E . За цієї причини ємністю C_E у схемі заміщення транзистора включеного за схемою зі C_E зазвичай нехтують.

1.3.1.5. Динамічний режим біполярного транзистора

У динамічному режимі роботи транзистора одночасно змінюються вхідна і вихідна напруги та його вхідний і вихідний струми. Так, для схеми зі СЕ, вхідний (базовий) струм залежить від вхідної і вихідної напруг одночасно,

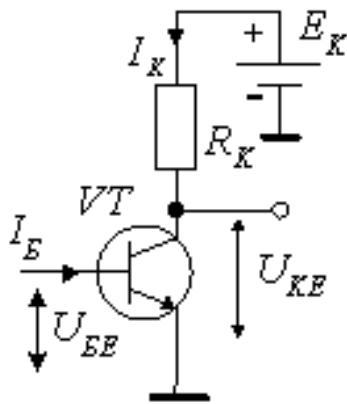


Рис. 1.25

тобто динамічна вхідна характеристика описується рівнянням $I_B = f(U_{BE})|_{U_{KE}=var}$. Аналогічно вихідна динамічна характеристика описується рівнянням $I_K = \varphi(U_{KE})|_{I_B=var}$.

Динамічний режим має місце при вмиканні в колекторне коло резистора R_K (рис.1.25). Відповідно до другого закону Кірхгофа, маємо: $E_K = U_{KE} + I_K R_K$. Пряма лінія, що описується цим рівнянням, називається навантажувальною прямою або

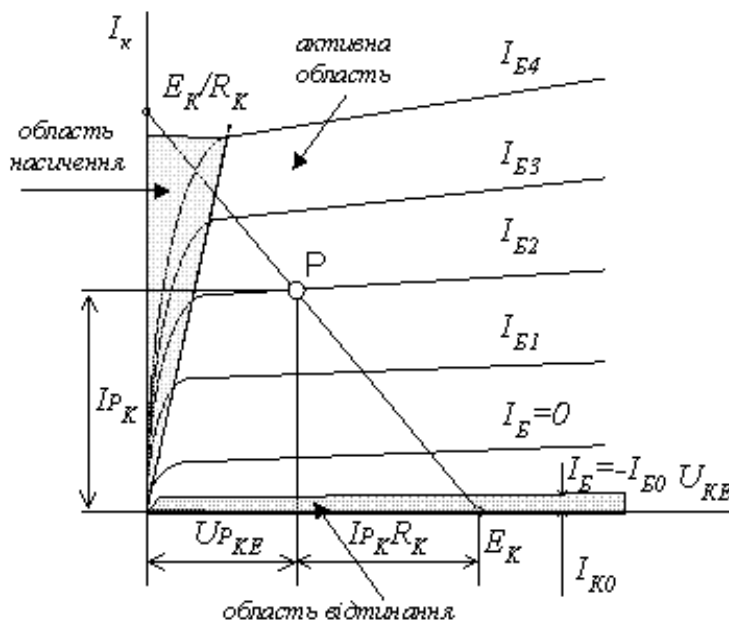


Рис. 1.26

вихідною динамічною характеристикою. На сімействі вихідних статичних характеристик транзистора навантажувальна пряма будується за двома точками (рис. 1.26): $U_{KE} = E_K$ (якщо $I_K = 0$) і $I_K = E_K / R_K$ (якщо $U_{KE} = 0$).

Навантажувальна лінія

і сім'я статичних

характеристик транзистора визначають залежність колекторного струму від струму бази і напруги на колекторі за постійною величиною ЕРС джерела живлення і незмінному опорі R_K . У будь який момент часу режим роботи транзистора визначається точкою перетину навантажувальної лінії і статичних

характеристик з відповідним базовим струмом. Ця точка називається *робочою точкою (P)* і завжди зміщується по навантажувальній прямій. У залежності від положення робочої точки розрізняють три характерні області на динамічній характеристиці і три режими роботи транзистора.

Активний режим (робоча точка знаходиться в активній області), у якому емітерний *p-n* перехід транзистора зміщений у прямому напрямі, а колекторний *p-n* перехід - у зворотному. В такому режимі транзистор працює в схемах підсилювачів.

Режим насичення (робоча точка знаходиться в області насичення), в якому обидва *p-n* переходи транзистора зміщені у прямому напрямі.

Режим відтинання (робоча точка знаходиться в області відтинання), в якому обидва *p-n* переходи зміщені у зворотному напрямі. У режимах насичення і відтинання транзистор немає підсилення. Ці режими використовуються при роботі транзисторів в імпульсних схемах.

1.3.2. Польові транзистори

Польовими (уніполярними) називаються транзистори (ПТ), в яких керування струмом здійснюється під впливом поперечного електричного поля. Їх принцип дії базується на дрейфі заряду одного знаку в повздовжньому електричному полі через керований канал n або p типу. Розрізняють ПТ із затвором у вигляді p - n переходу та ПТ з ізольованим затвором (МДН- або МОН-транзистори), які в свою чергу поділяються на транзистори з вбудованим і транзистори з індукованим каналом.

1.3.2.1. Польові транзистори з p - n переходами

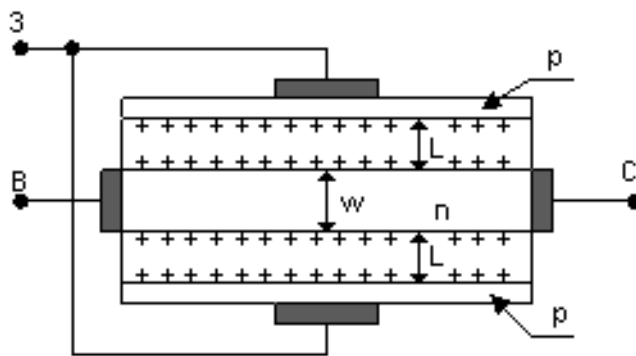


Рис. 1.27

На рис. 1.27 наведений розріз ПТ з ідеалізованим каналом n типу, що представляє собою слабо леговану пластину напівпровідника n типу, до якої з двох (або однієї) сторін примикають з'єднані між собою сильно леговані області напівпровідників p типу.

Таким чином, на границях поділу таких напівпровідників мають місце p - n переходи шириною L . Ці p - n переходи практично знаходяться в області n напівпровідника, тому що $p_p \gg n_n$. Між ними знаходиться провідний канал шириною W . Канал має контакти із зовнішніми електродами, які мають назву виток (В) – електрод від якого починають рух носії заряду) і сток (С) – електрод до якого рухаються носії заряду. В нашому випадку це будуть електрони. Області напівпровідників p типу мають зовнішній електрод, який називається затвором (З) – електрод до якого приєднується джерело керуючої (вхідної) напруги.

Джерело живлення приєднується між стоком і витком $U_{св}$, а керуюча (вхідна) напруга – між затвором і витком. Напруга між затвором і витком зміщує p - n перехід у зворотному напрямі.

- Принцип дії ПТ з $p-n$ переходами базується на зміні опору провідникового каналу W за рахунок розширення $p-n$ переходів у разі подачі на них зворотної напруги. Оскільки p область має значно більшу концентрацію ніж n область, то зміна ширини $p-n$ переходів відбувається головним чином за рахунок менш легованої n області. При цьому змінюється ширина провідного каналу W та його опір, що приводить до зміни струму стоку транзистора I_C . Таким чином, змінюючи напругу $U_{ЗВ}$, можна керувати струмом I_C .

З появою струму I_C в каналі виникає розподілена по каналу напруга, яка зростає у напрямку до стоку і є зворотною до $p-n$ переходів. Через це потенціали точок вздовж каналу зростають у напрямку стоку від нуля до $U_{СВ}$, що спричиняє розширення переходів від витоку до стоку і відповідно зменшенню ширини провідного каналу та збільшенню його опору.

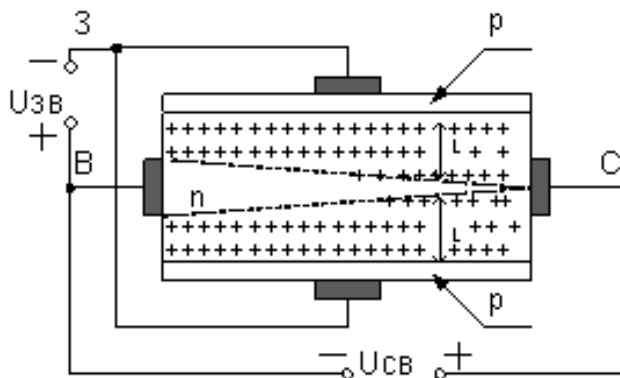


Рис. 1.28

Канал приймає вигляд показаний на рис. 1.28.

При певній величині напруги $U_{СВ}$ за рахунок розширення $p-n$ переходів провідний канал W зникає, а його опір стає надто великим. Це приводить до зменшення струму I_C і, як наслідок, розширення каналу (за рахунок зменшення ширини $p-n$

переходів), а це в свою чергу – до збільшення струму. Таким чином, струм I_C практично залишається незмінним.

При одночасній дії $U_{СВ}$ та $U_{ЗВ}$ змикання $p-n$ переходів відбудеться при менших струмах.

На рис. 1.29, а наведено сімейство статичних стокових характеристик ПТ з $p-n$ переходами $I_C = f(U_{СВ})|_{U_{ЗВ}=const}$.

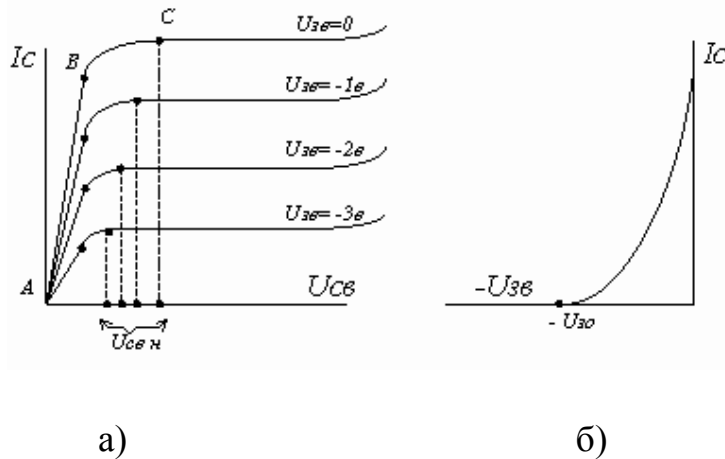


Рис. 1.29

На ділянках АВ характеристики мають практично лінійні залежності струму I_C від напруги U_{CB} . Подальше збільшення U_{CB} спричиняє ріст I_C , що приводить до звуження провідного каналу W .

Таким чином, поява струму I_C породжує умови, які обмежують його подальше зростання (ділянка BC). Починаючи з деякого значення напруги між стоком і витком U_{CBH} (крапка C) відбувається змикання $p-n$ переходів, що приводить до стабілізації струму I_C . Якщо збільшувати зворотну напругу на $p-n$ переходах, то ширина каналу W буде зменшуватись, а його опір буде збільшуватись. В цьому разі режим насичення настане при меншій нарузі U_{CBH} , а нахил початкового відрізка характеристики зменшиться, що відповідає більшому значенню опору каналу. Подальше збільшення стокової напруги, тобто при $U_{CB} > U_{CBH}$, практично не приводить до зростанню I_C . На ділянках AC стокових характеристик ПТ можна використовувати як керований резистор. В режимі підсилення використовують похилі ділянки стокових характеристик ($U_{CB} > U_{CBH}$).

Залежність струму стоку від напруги між затвором і витком при сталій нарузі стік-витік відображається стік-затворною характеристикою, рис. 1.27, б:

$$I_C = f(U_{зв})|_{U_{CB} = const.}$$

Напруга на затворі, при якій струм зменшується до нуля називається напругою відтинання (або запирання) $U_{з0}$.

Основні параметри ПТ з $p-n$ переходами:

- максимальне значення струму стоку I_{Cmax} ;

- максимальне значення напруги стік - витік $U_{CB \text{ макс}}$;
- напруга відтинання U_{30} ;
- крутизна стік-затворної характеристики $S = \left. \frac{dl_c}{dU_{3B}} \right|_{U_{CB} = \text{const}}$;
- диференціальний опір стоку $r_c = \left. \frac{dU_{CB}}{dl_c} \right|_{U_{3B} = \text{const}}$;
- – вхідний опір $r_{BX} = \frac{dU_{3B}}{dl_c}$.

Диференціальний опір стоку ПТ з p - n переходами має величину порядку



Рис. 1.30

одиниць кОм, а вхідний опір – десятки МОм.

Умовні позначення на схемах ПТ з p - n переходами відповідно з n і p каналами приведені на рис. 1.30, а, б.

1.3.2.2. Польові транзистори з ізольованим затвором

У польових транзисторах з ізольованим каналом відсутній електричний контакт між затвором і каналом. В таких транзисторах затвор виконаний з тонкої плівки металу (Al) ізольованої від напівпровідника діелектриком чи оксидом кремнію (SiO_2). В залежності від виду ізоляції розрізняють МДН- і МОН- транзистори. Абревіатура «МДП» розшифровується як «метал – діелектрик - напівпровідник», а «МОН» - як «метал – оксид – напівпровідник». Витік і стік формують із сильнолегованих напівпровідників, за рахунок чого області витоку і стоку мають високу концентрацію носіїв і помічаються на рисунку знаком «+». Транзистори з ізольованим каналом можуть виконуватись як n - так і p - канальними. Провідний канал у МДН- і МОН- транзисторах може

бути утворений при виготовленні транзисторів або утворюватись під впливом напруги, прикладеної до затвору.

В залежності від цього розрізняють польові транзистори з **вбудованим** і транзистори з **індукованим** каналами.

1.3.2.2.1. Польовий транзистор із вбудованим каналом

На рис. 1. 31, *а* зображений МОН- транзистор із вбудованим каналом *n*-

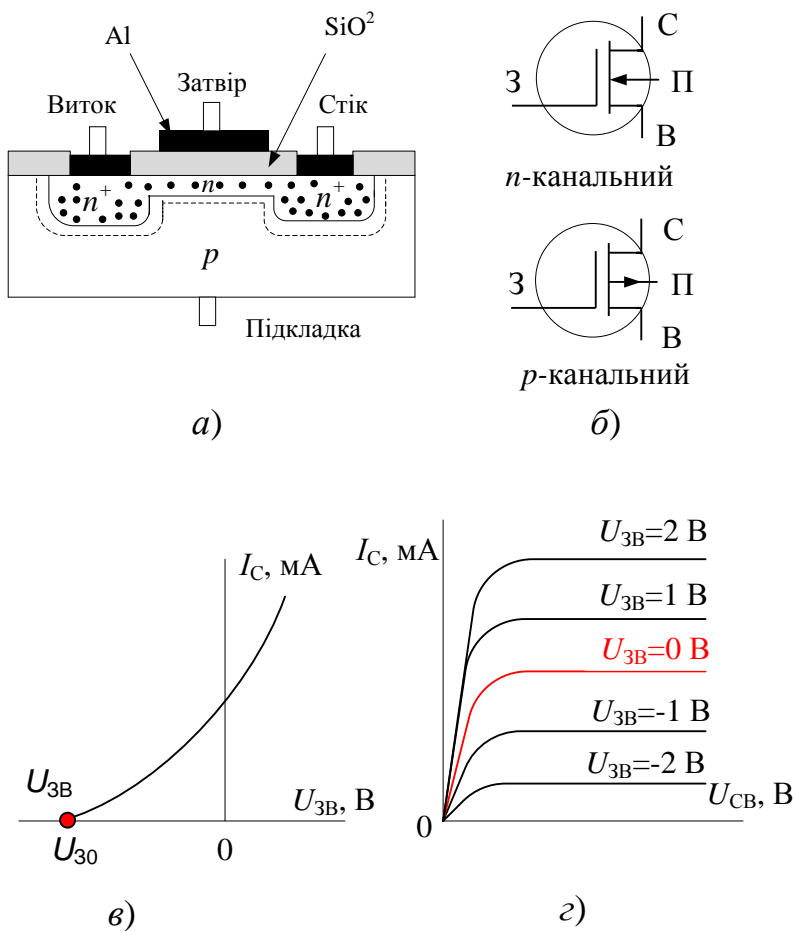


Рис. 1.31

типу. Провідний канал являє собою слабо леговану смугу *n*-типу, яка з'єднує між собою більш леговані області (*n*⁺) витоку і стоку, які утворені в підкладці – напівпровіднику *p*-типу. МДН- і МОН- транзистори мають чотири електрода: витік, стік, затвір і підкладку. Підкладку часто електрично з'єднують з витоком (або зі стоком), утворюючи три виводи.

У залежності від

полярності напруги між затвором і витоком $U_{ЗВ}$, у каналі змінюється концентрація основних носіїв. При від'ємній нарузі на затворі електрони виштовхуються з області каналу в області n^+ і підкладку (режим збіднення), через що канал збіднюється носіями і струм I_C зменшується. При збільшенні від'ємної напруги на затворі до величини U_{30} провідний канал зникає і струм

стоку практично стає рівним нулю. У разі додатної напруги на затворі область каналу буде збагачуватись електронами (режим збагачення), його опір буде зменшуватись а струм I_C - збільшуватись. Таким чином, МДН- транзистор з вбудованим каналом може працювати як у режимі збагачення, так і в режимі збіднення.

Стік-затворна і стокова характеристики такого транзистора приведені відповідно на рис. 1.31, в, г.

1.3.2.2.2. Польовий транзистор з індукованим каналом

У транзисторі з індукованим каналом у разі відсутності напруги на затворі канал відсутній (рис. 1.32, б), тому що n^+ області витоку і стоку утворюють з p - підкладкою два p - n переходи, включені назустріч один одному. При будь-якій полярності напруги між стоком і витоком U_{CB} один із p - n - переходів буде зміщений у зворотному напрямі і струм між витоком і стоком буде відсутній.

Якщо до затвору підвести напругу більшу за порогову $U_{ЗВ} > U_{ЗВпор}$, то створене нею електричне поле притягує електрони з n^+ областей і з підкладки, утворюючи тонкий шар n типу в приповерхневій області p підкладки (рис.1.32, а). Цей шар з'єднає витік і стік і буде індукованим каналом n - типу. Від підкладки канал ізольований створеним збідненим шаром. Таким чином, польові транзистори з індукованим n - каналом керуються тільки додатною напругою $U_{ЗВ}$ (рис. 1.32, г). Значення порогової напруги n - каналного транзистора складає $0,2 \dots 0,1$ В.

Польові транзистори можна включати за схемами із спільним затвором (СЗ), спільним витоком (СВ) і спільним стоком (СС).

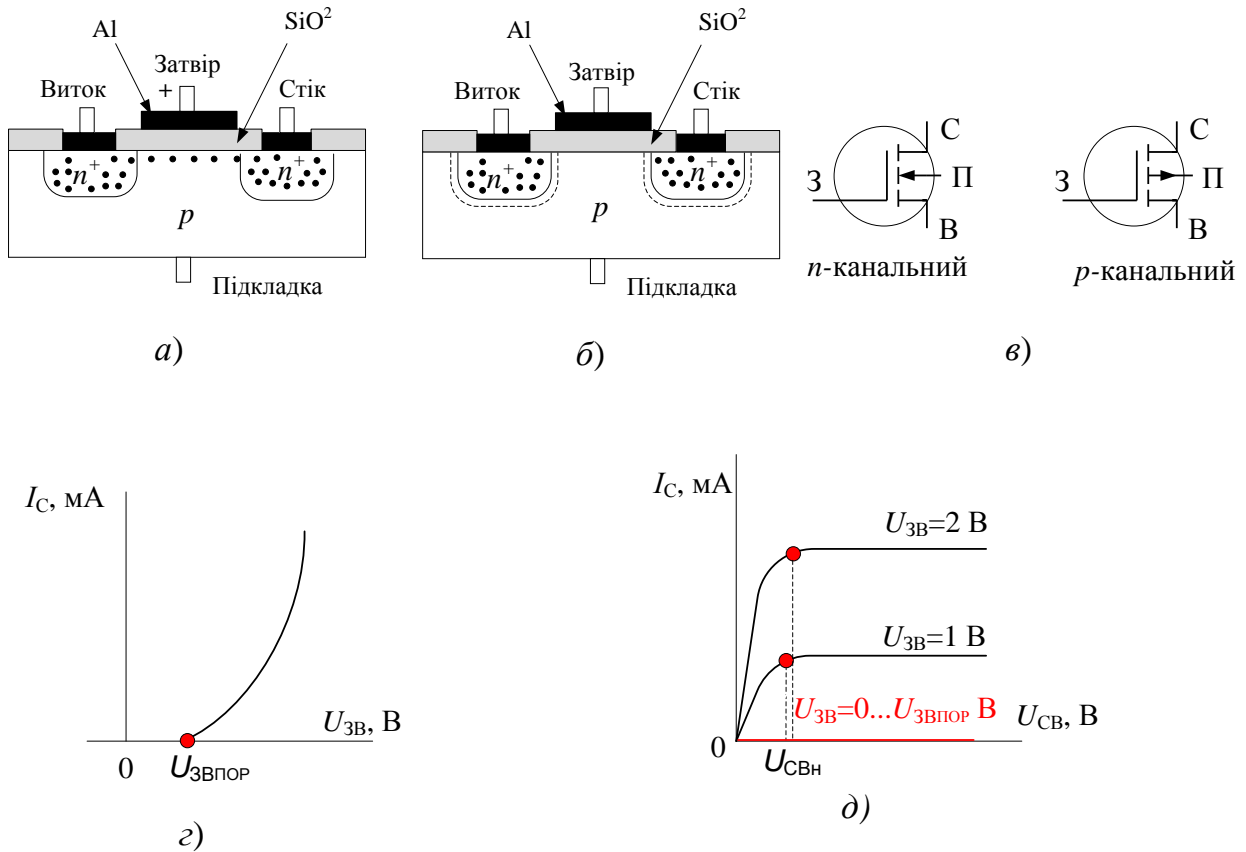


Рис. 1.32

Найбільш поширеною на практиці є схема зі СВ, тому що вона дозволяє одержати одночасно підсилення за струмом, за напругою і за потужністю.

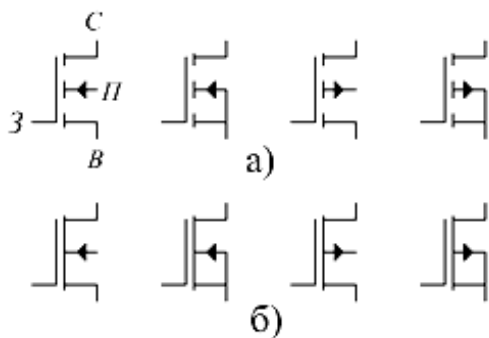


Рис. 1.33

Вхідний опір МДН-транзисторів становить $10^{12} \div 10^{14}$ Ом.

На рис. 1.33, а і б показані схемні зображення МДН транзисторів відповідно з *n* і *p* індукованими і вбудованими каналами в двох варіантах: з окремим виводом підкладки і загальним виводом підкладки і витоку.

Переваги польових транзисторів:

1. великий вхідний опір у схемі з СВ;
2. малий рівень власних шумів, через те що струм створюють тільки основні для каналу носії, а відтак немає рекомбінаційного шуму;
3. висока стійкість до температурних та радіаційних впливів;
4. висока щільність розташування елементів при виготовленні інтегральних схем.

Запитання для самоконтролю

1. Що таке біполярний транзистор? Наведіть класифікацію та умовні зображення БП транзисторів.
2. Наведіть зв'язки між емітерним, колекторним і базовим струмами транзистора.
3. Поясніть природу некерованої складової колекторного струму транзистора (I_{k0}).
4. Поясніть будову і принцип дії біполярного транзистора.
5. Наведіть схеми включення біполярного транзистора.
6. Поясніть, чому коефіцієнт підсилення за струмом залежить від способу включення транзистора.
7. Поясніть, чому коефіцієнт підсилення за напругою транзистора залежить від способу його включення.
8. Поясніть, при якій схемі включення транзистор буде мати найбільший коефіцієнт підсилення за потужністю.
9. Зобразіть вхідну і вихідну вольт-амперні статичні характеристики біполярного транзистора, включеного за схемою зі спільним емітером.
10. Що являють собою h -параметри біполярного транзистора? Дайте фізичне тлумачення h -параметрів.
11. Наведіть фізичну Т-подібну модель транзистора. Дайте тлумачення фізичного змісту елементів схеми.

12. Поясніть сутність динамічного режиму транзистора. В яких режимах може працювати транзистор?
13. Поясніть будову та принцип роботи польового транзистора з керуючими *p-n*- переходами.
14. Наведіть умовні позначення *n*- канальних і *p*- канальних польових транзисторів з *p-n*- переходами та їх статичні характеристики.
15. Якими параметрами характеризуються польові транзистори з *p-n*- переходами?
16. Наведіть класифікацію польових транзисторів з ізольованим затвором.
17. Поясніть принцип роботи польового транзистора з ізольованим затвором і вбудованим каналом.
18. Накресліть графіки вольт-амперних характеристик ПТ з вбудованим каналом.
19. Поясніть принцип роботи і статичні характеристики польового транзистора з ізольованим затвором і індукованим каналом.
20. Накресліть графіки вольт-амперних характеристик ПТ з індукованим каналом.
21. Поясніть, чому в разі збільшення напруги $U_{\text{св}}$ провідний канал ПТ не перекривається.
22. Наведіть переваги польових транзисторів.

Тема 1.4. Тиристори і інтегральні схеми

1.4.1. Класифікація, принцип дії, ВАХ і параметри тиристорів

Тиристор – це напівпровідниковий прилад з трьома і більше $p-n$ переходами, який має два усталені стани і ВАХ якого має ділянку з негативним опором. Тиристор має три виводи анод (А), катод (К) і керуючий електрод (КЕ). На рис. 1.34 зображена структура тиристора та умовні зображення двохелектродних і трьохелектродних тиристорів. Двохелектродні тиристори називаються діодними або динисторами, а трьохелектродні – тріодними або тринисторами.

Спільним для усіх багат шарових приладів є регенеративний процес, що відбувається при переході приладу із закритого стану у відкритий. Цей процес появляється внаслідок внутрішнього позитивного зворотного зв'язку.

Чотиришарова структура має такі параметри:

- p_1 і p_2 мають однакову ширину (50 мкм) і концентрацію домішок ($10^{15}/\text{см}^3$);
- n_1 має ширину 120-150 мкм і кількість домішок $10^{17}/\text{см}^3$;
- n_2 має ширину 10-20 мкм і кількість домішок $10^{19}/\text{см}^3$.

Таким чином між сусідніми шарами мають місце такі нерівності концентрацій основних носіїв заряду: $n_{n2} \gg p_{p1} = p_{p2} \gg n_{n1}$.

Таким чином, в утворених трьох $p-n$ переходах області n_1 і p_2 є базами, а p_1 і n_2 – емітерами.

Робота тиристора. Розглянемо режим коли $I_{КЕ} = 0$, $U_{АК} \neq 0$, тобто режим динистора. При вказаній полярності джерела живлення E_A переходи П1 і П3 зміщуються у прямому напрямку, а перехід П2 – у зворотному. Через прямо зміщені переходи П1 і П3 відбувається інжекція основних носі заряду з емітерів в бази, тобто, дірки з області p_1 переміщуються в область n_1 , а електрони з області n_2 переміщуються в область p_2 . В базових областях вони частково рекомбінують, а більша їх частина доходить до зворотно зміщеного переходу П2 і його полем (дрейфовим способом) переміщуються через нього у сусідні

області. Таким чином, через перехід П2 протікають дві складові струму:

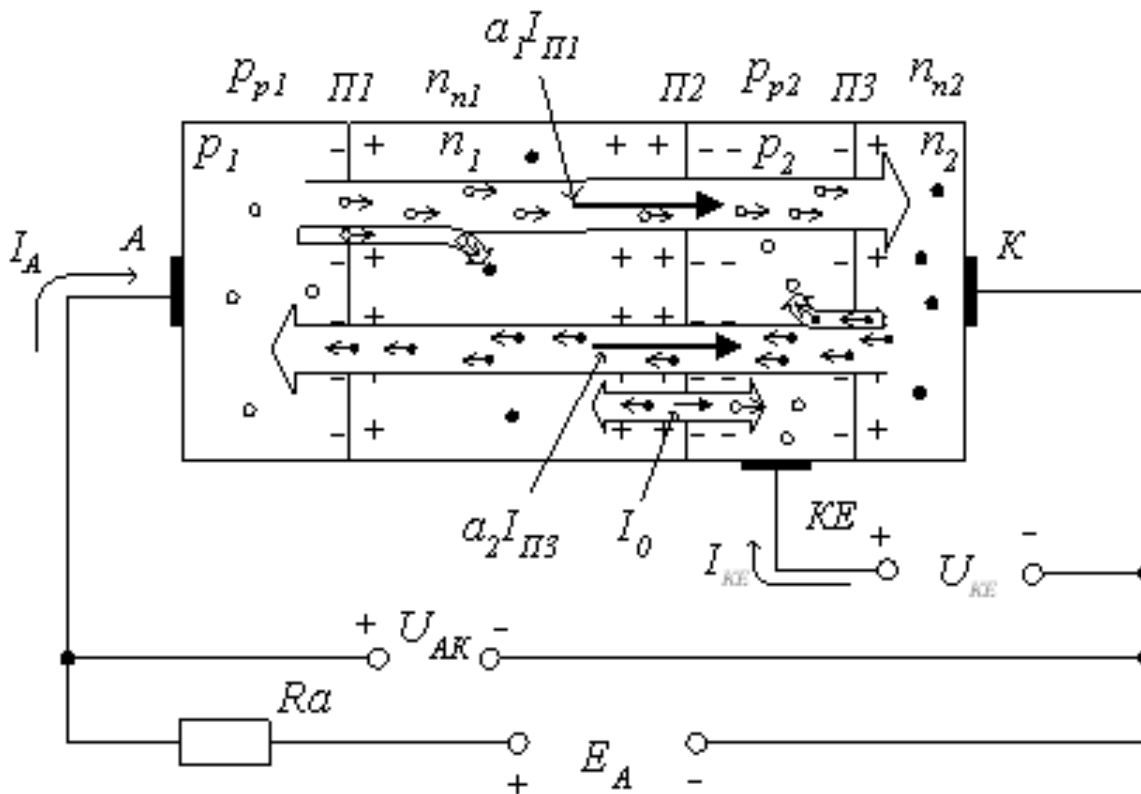


Рис. 1.34

діркова складова $I_{П2p} = \alpha_1 I_{П1}$ і електронна складова $I_{П2n} = \alpha_2 I_{П3}$, де α_1 і α_2 – відповідно коефіцієнти передачі струму з області p_1 в область p_2 і з області n_2 в область n_1 (рис. 1.34). Крім розглянутих струмів через перехід П2 протікає струм неосновних носіїв базових областей (тепловий струм) I_0 .

Загальний струм переходу П2 буде дорівнювати

$$I_{П2} = \alpha_1 I_{П1} + \alpha_2 I_{П3} + I_0.$$

Якщо врахувати, що перехід П2 зворотно зміщений (тобто є широкий) і у ньому виникає лавинний ефект, то струм $I_{П2}$ буде збільшений в M разів

$$I_{П2} = M\alpha_1 I_{П1} + M\alpha_2 I_{П3} + MI_0,$$

де M – коефіцієнт лавинного помноження.

Враховуючи те, що структура не розгалужена, струм через кожен перехід і в анодному колі будуть однакові, тобто, $I_A = I_{П1} = I_{П2} = I_{П3}$.

Замінив струми переходів струмом I_A одержимо

$$I_A = M\alpha_1 I_A + M\alpha_2 I_A + MI_0, \text{ або}$$

$$I_A = MI_0/[1-M(\alpha_1+\alpha_2)].$$

При малих струмах через структуру $M(\alpha_1+\alpha_2) < 1$ і струм $I_A = MI_0$. По мірі збільшення напруги U_{AK} зростає пряме зміщення переходів П1 і П3, що приводить до збільшення струму через перехід П2. Це в свою чергу спричиняє збільшенню коефіцієнтів α_1 і α_2 , а отже додаткове збільшення струму через перехід П2 і так далі. Таким чином, у чотиришарові структурі за рахунок внутрішнього додатного зворотного зв'язку розвивається регенеративний процес. Збільшення щільності струму через перехід П2 спричиняє рекомбінацію носіїв струму (дірок і електронів) з іонами переходу, в результаті чого перехід П2 зміщується у прямому напрямку. В даному разі струм через прилад різко зростає і для його обмеження в зовнішнє коло вмикають резистор

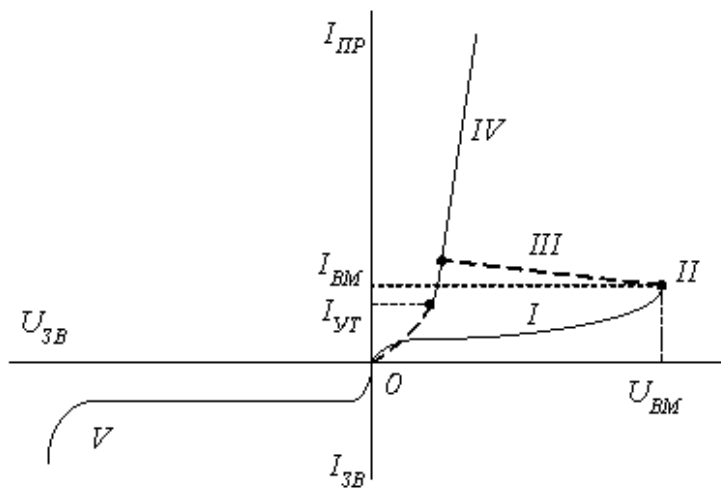


Рис. 1.35

R_A . Падіння напруги на тиристорі визначається в основному опором найбільш високоомної бази n_1 .

Вольт-амперна характеристика диністора (або тиристора в разі $I_{KE} = 0$) приведена на рис. 1.35. На ній можна виділити п'ять характерних ділянок.

I. Збільшення напруги U_{AK} викликає збільшення струму I_A , залишаючись сумірним із зворотним струмом закритого переходу П2.

II. З досягненням напруги $U_{AK} = U_{VM}$, якій відповідає струм вмикання I_{VM} , вираз $M(\alpha_1+\alpha_2) = 1$, що відповідає початку зміщення переходу П2 у прямому напрямку.

III. Струм через перехід П2 (і через прилад в цілому) різко зростає, настає насичення переходу П2 і зменшення його опору (ділянка від'ємного опору).

IV. Струм через структуру обмежується тільки зовнішнім опором R_A , а падіння напруги на тиристорі залежить від опору бази n_1 і величини анодного струму I_A .

V. У разі зворотної напруги переходи П1 і П3 зміщуються у зворотному напрямку, а перехід П2 – у прямому. При відповідній величині $U_{ЗВ}$ настає тепловий пробій структури.

У разі зменшення струму, що проходить через перехід П2, до величини, при якій компенсація потенціального бар'єру виявляється недостатньою, процес розвивається у зворотному напрямку – перехід П2 зміщується у зворотному напрямку і його струм спадає до нуля, тобто, тиристор закривається. Струм, при якому починається процес відновлення замикаючої дії переходу П2 називається струмом утримання $I_{УТ}$.

Режим роботи тиристора за умови $I_{КЕ} \neq 0$. Напруга прикладена у коло керування збільшує пряме зміщення переходу П3 (збільшує коефіцієнт α_2) і відповідно збільшує струм з емітера n_2 в базу p_2 і через перехід П2. Притік додаткової кількості електронів через перехід П2 у базу n_1 спричиняє пониженню потенційного бар'єру П1 і збільшенню коефіцієнту α_1 .

У результаті цього в тиристорі настає регенеративний процес і він переходить у відкритий стан. Величина напруги перемикавання (рис. 1.36) зменшується по мірі збільшення струму керуючого електроду $I_{КЕ}$. При відповідній величині струму $I_{КЕ}$, який називається струмом спрямління $I_{КЕСП}$, пряма гілка ВАХ вироджується у криву аналогічну прямій гілці ВАХ звичайного діоду.

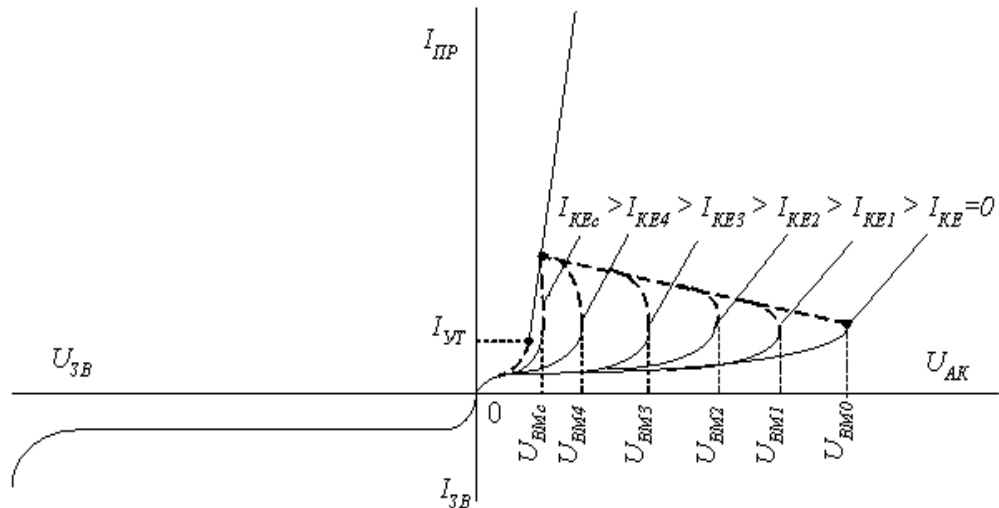


Рис. 1.36

Після відпирання тиристора керуючий електрод втрачає свої керуючі властивості. В наслідок цього відпирання тиристорів здійснюється короткими імпульсами, що забезпечує їм великий коефіцієнт підсилення за потужністю ($K_p = 10^4 \div 10^5$).

В разі зменшення струму, що проходить через перехід П2, до величини, при якій компенсація потенціального бар'єру виявляється недостатньою, процес розвивається у зворотному напрямку – перехід П2 зміщується у зворотному напрямку і його струм спадає до нуля, тобто, тиристор закривається. Струм, при якому починається процес відновлення замикаючої дії переходу П2 називається струмом утримання $I_{УТ}$.

1.4.2. Інтегральні мікросхеми (ІМС). Твердотільні і гібридні, аналогові і цифрові (логічні) ІМС

Інтегральна мікросхема (ІМС) – це виріб, що виконує відповідну функцію перетворення чи обробки сигналу, має високу щільність розташування, виконаних в одному технологічному процесі електрично з'єднаних елементів і розміщених в герметичному корпусі.

За способом виготовлення інтегральні мікросхеми поділяються на напівпровідникові і плівкові. Напівпровідникові мікросхеми – це мікросхеми, у яких інтегральні елементи (транзистори, діоди, резистори, конденсатори)

виготовляються у поверхневому шарі напівпровідникової пластини. Плівкові мікросхеми – це мікросхеми, елементи якої виготовлені у вигляді різноманітних плівок, нанесених на діелектричну основу. На практиці застосовуються також гібридні мікросхеми, які поєднують у собі обидва зазначені вище методи виготовлення. Вслід зазначити, що переважна більшість мікросхем виготовляються за напівпровідниковими інтегральними технологіями.

За призначенням інтегральні мікросхеми поділяються на аналогові і цифрові.

За кількістю елементів на кристалі напівпровідникового матеріалу (за ступенем інтеграції) цифрові інтегральні мікросхеми поділяються на:

інтегральна мікросхема малої ступені інтеграції, або просто інтегральна мікросхема (Integrated Circuit (IC)), в якій кількість інтегральних елементів не перевищує 10;

інтегральна мікросхема середнього ступеня інтеграції (Medium Scale Integration (MSI)), в якій кількість елементів не перевищує 100;

велика інтегральна мікросхема (Large Scale Integration (LSI)), яка містить до 1000 елементів;

надвелика інтегральна мікросхема (Very Large Scale Integration (VLSI)), яка містить понад (1000) елементів.

Інтегральна мікросхема, як і транзистор, резистор, конденсатор тощо, виготовляється як окремий виріб і також є елементом електронного пристрою. За масою і геометричними розмірами інтегральна мікросхема мало відрізняється від дискретних транзисторів і резисторів.

З іншого боку інтегральна мікросхема якісно новий вид електронних елементів. Якщо дискретні елементи можуть виконувати окремі елементарні операції обробки інформації тільки у сукупності з іншими елементами, у складі якогось пристрою, то інтегральні мікросхеми обробляють величезні потоки інформації за складними алгоритмами самостійно.

Незважаючи на те, що функціональна складність інтегральних мікросхем незмірно більша ніж у дискретних елементів, інші показники якості – маса, геометричні розміри, надійність, вартість тощо не тільки не гірші, а у деяких випадках навіть кращі за аналогічні показники дискретних елементів.

Під час проектування і виготовлення мікросхем віддається перевага активним елементам, у першу чергу транзисторам, над пасивними елементами – резисторами і конденсаторами. Це пояснюється тим, що транзистори займають на кристалі значно меншу площу, ніж пасивні елементи, особливо зі значними номінальними значеннями, тому пасивні елементи замінюються активними скрізь, де для цього є найменша можливість. Цей принцип діаметрально протилежний принципу добору елементів у пристроях, побудованих на дискретних елементах, де намагаються мінімізувати кількість транзисторів, оскільки вартість дискретних транзисторів набагато більша вартості пасивних елементів.

Інтегральні елементи, розміщені поряд на кристалі напівпровідникового матеріалу, мають високу ступінь ідентичності характеристик, оскільки розміри інтегральних елементів становлять мікрометри і частки мікрометра, тому на таких відстанях електрофізичні властивості напівпровідникового матеріалу майже не змінюються. Крім того, параметри таких сусідніх елементів ідентично залежать від температури. Такі властивості інтегральних елементів дають змогу зменшити вплив розкиду параметрів елементів і зміни температури.

Характерною особливістю напівпровідникових інтегральних технологій є їх нездатність створювати індуктивні елементи і, особливо, трансформатори, тому під час розробки інтегральних мікросхем намагаються уникати використовувати індуктивності і реалізують потрібні функції без них. У більшості випадків це вдається.

Запитання для самоконтролю

1. Наведіть структуру і поясніть принцип роботи тиристора.

2. Приведіть вольт-амперну характеристику тиристора і пояснить її характерні ділянки. На якій з ділянок тиристор має від'ємний опір?
3. Поясніть, чому відпирання тиристора при подачі струму керування відбувається лавиноподібно.
4. Що таке струм вмикання $I_{ВМ}$ і струм утримання $I_{УТ}$ тиристора?
5. Назвіть основні параметри тиристора.
6. Чому після включення тиристора відпадає необхідність в струмі керуючого електрода?
7. Що називається інтегральною мікросхемою?
8. Як класифікуються інтегральні мікросхеми за способом виготовлення?
9. Як поділяються інтегральні мікросхеми за ступенем інтеграції?
10. Назвіть переваги інтегральних мікросхем.

Розділ 2. Аналогові пристрої комп'ютерної електроніки

Тема 2.1. Електронні підсилювачі

2.1.1. Загальні відомості, структурна схема і класифікація підсилювачів

Підсилювачем називається електронний пристрій, в якого малі зміни вхідної величини приводять до значно більшої зміни вихідної величини. Під вхідною і вихідною величинами розуміють напругу, струм і потужність. Перебільшення вихідної величини над вхідною відбувається за рахунок енергії джерела живлення.

Структура підсилювача наведена на рис.2.1.

З точки зору теорії електричних кіл підсилювач — це активний чотирьополіусник, що має два вхідних і два вихідних зажимів (поліуса) і характеризується вхідним $R_{вх}$ і вихідним $R_{вих}$ опорами (імпедансами). До

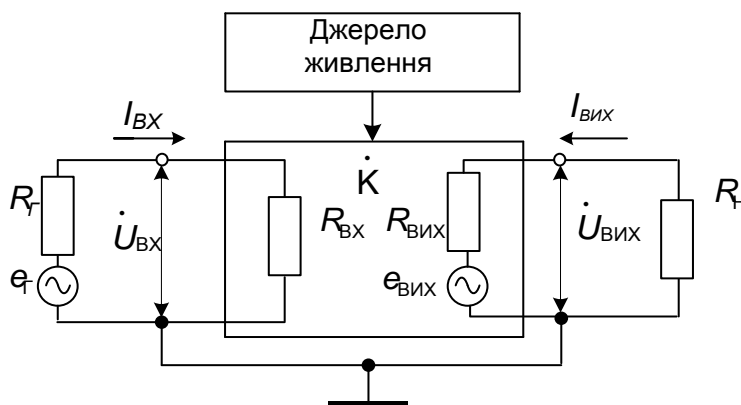


Рис. 2.1

вхідних зажимів приєднується джерело вхідного сигналу, а до вихідних навантаження з опором $R_н$. Принцип підсилення полягає у перетворенні енергії джерела постійної

напруги в енергію змінного вихідного сигналу за законом, зумовленим формою вхідного сигналу.

Класифікація підсилювачів

Підсилювачі класифікують за такими ознаками:

1. За видом підсилювального сигналу підсилювачі поділяють на:
 - підсилювачі напруги, якщо $R_{вх} \gg R_г$, $R_н \gg R_{вих}$,

- підсилювачі струму, якщо $R_{ВХ} \ll R_{Г}$, $R_{Н} \ll R_{ВИХ}$,
 - підсилювачі потужності, якщо $R_{ВХ} = R_{Г}$, $R_{Н} = R_{ВИХ}$.
2. За формою сигналу, що підсилюється, розрізняють:
- підсилювачі гармонічних сигналів,
 - підсилювачі імпульсних сигналів,
 - підсилювачі постійного струму.
3. За шириною смуги частот пропускання розрізняють:
- вибірні (вузькосмугові) підсилювачі $f_{В}/f_{Н} < 1,1$;
 - широкосмугові підсилювачі $f_{В}/f_{Н} > 1000$.
4. За способом зв'язку між джерелом вхідного сигналу, каскадами і навантаженням підсилювачі поділяються на:
- підсилювачі з резистивними зв'язками,
 - підсилювачі з резистивно-ємнісними (RC) зв'язками,
 - з трансформаторними зв'язками,
 - з оптронним зв'язками.
5. За кількістю каскадів:
- однокаскадні підсилювачі,
 - багатокаскадні підсилювачі.

2.1.2. Основні параметри і характеристики підсилювачів

Підсилювачі характеризуються наступними параметрами:

Коефіцієнт підсилення. У загальному випадку коефіцієнт підсилення є комплексною величиною і визначається відношенням вихідної величини до

$$\overset{\text{вхідної}}{K} = \frac{\dot{A}_{ВИХ}}{\dot{A}_{ВХ}} = \frac{A_{ВИХ} e^{j\varphi_{ВИХ}}}{A_{ВХ} e^{j\varphi_{ВХ}}} = K e^{j(\varphi_{ВИХ} - \varphi_{ВХ})} = K e^{j\varphi},$$

де K – модуль коефіцієнта підсилення;

$\varphi_{\text{вих}}, \varphi_{\text{вх}}$ – фази вихідного та вхідного сигналів;

φ – зсув фаз між вихідним і вхідним сигналами.

Вхідною і вихідною величинами можуть бути напруга, струм або потужність. В залежності від цього виділяють коефіцієнти підсилення:

- за напругою $K_U = U_{\text{вих}} / U_{\text{вх}}$;
- за струмом $K_I = I_{\text{вих}} / I_{\text{вх}}$;
- за потужністю $K_P = P_{\text{вих}} / P_{\text{вх}} = U_{\text{вих}} I_{\text{вих}} / U_{\text{вх}} I_{\text{вх}} = K_U K_I$.

Коефіцієнт підсилення за потужністю завжди дійсне число.

Коефіцієнти підсилення представляють ще у логарифмічних одиницях – децибелах (дБ).

$$K_U(\text{ дБ}) = 20 \lg K_U; \quad K_I(\text{ дБ}) = 20 \lg K_I; \quad K_P(\text{ дБ}) = 10 \lg K_P.$$

Вхідний опір. Вхідний опір - це опір між вхідними затискачами підсилювача і визначається відношенням діючого значення напруги на вході підсилювача до діючого значення вхідного струму $R_{\text{вх}} = U_{\text{вх}} / I_{\text{вх}}$.

Вихідний опір. $R_{\text{вих}}$ - опір між вихідними клемми підсилювача при відімкненому опорі навантаження.

Вихідна потужність. Вихідна потужність – це активна (часто називають корисною) потужність навантаження. За активним характером опору навантаження $R_{\text{н}}$, вихідну потужність підсилювача можна визначити за

виразом:
$$P_{\text{вих}} = U_{\text{вих}}^2 / R_{\text{н}} = I_{\text{вих}}^2 R_{\text{н}},$$

де $U_{\text{вих}}, I_{\text{вих}}$ – діючі значення вихідної напруги і вихідного струму підсилювача.

Збільшення вихідної потужності підсилювачів обмежено спотвореннями форми вхідного сигналу через нелінійність елементів підсилювача. Через це підсилювач характеризують максимальною потужністю за умови, що спотворення сигналу не перевищують допустиму величину. Цю потужність називають номінальною.

Коефіцієнт корисної дії (к.к.д.).

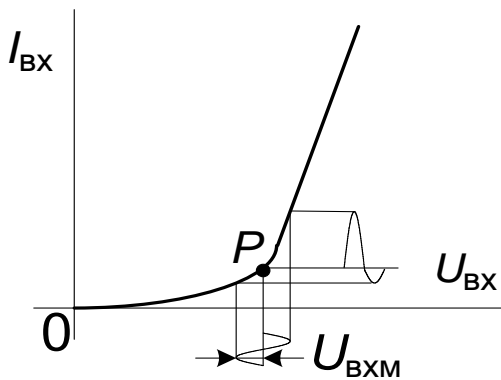


Рис. 2.2

$$\eta = P_{\text{вих}} / P_0, \text{ де } P_0 - \text{загальна}$$

потужність, що відбирається від джерела живлення.

Коефіцієнт частотних

спотворень. $M_f = K_{\text{max}} / K_f$, де K_{max}

– максимальний коефіцієнт підсилення, K_f – коефіцієнт підсилення на частоті f .

Коефіцієнт нелінійних

спотворень (коефіцієнт гармонік). Причиною нелінійних спотворень підсилюючих сигналів є нелінійний характер вхідних і вихідних характеристик транзисторів. Наприклад, якщо вхідний синусоїдальний сигнал викликає зміну вхідного струму транзистора такою, що відрізняється від синусоїдальної (рис. 2.2), то форма вихідного струму, а також і напруги будуть також відрізнятися від синусоїдальної.

Відомо, що будь-яку несинусоїдальну періодичну функцію можна подати сумою гармонічних коливань основної частоти і вищих гармонік (теорема Фур'є). Міру нелінійних спотворень оцінюють коефіцієнтом гармонік (коефіцієнтом нелінійних спотворень)

$$K_{\Gamma} = \frac{\sqrt{U_2^2 + U_3^2 + \dots + U_i^2 + \dots + U_n^2}}{U_1} \cdot 100, [\%]$$

де U_i – діючі (або амплітудні) значення окремих гармонік, що мають місце у навантаженні підсилювача;

U_1 – діюче значення напруги першої гармоніки.

Амплітудна характеристика. Амплітудна характеристика підсилювача відображає залежність амплітуди вихідної напруги від амплітудного значення вхідної напруги на деякій постійній частоті (рис. 2.3, а)

$U_{m\text{ВИХ}} = \varphi(U_{m\text{ВХ}})|_{f=\text{const}}$. Амплітудна характеристика ідеального підсилювача є пряма лінія, яка проходить через початок координат, а амплітудна характеристика реального підсилювача співпадає з ідеальною тільки на відрізку *аб* (рис. 2.3, а). При більших вхідних напругах $U_{m\text{ВХ}} > U_{m\text{ВХМАКС}}$ вихідна

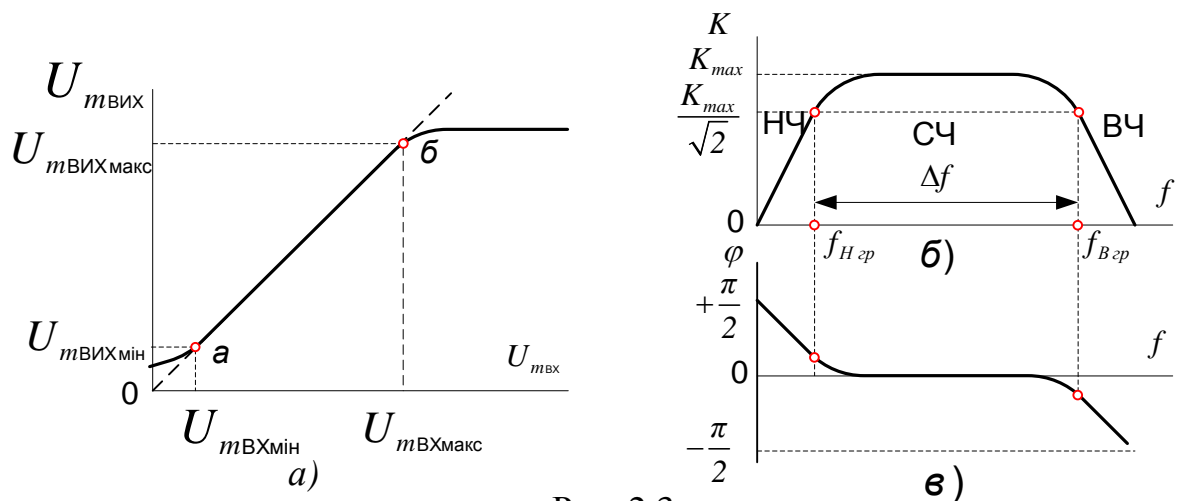


Рис. 2.3

напруга підсилювача перестає зростати. Це пов'язано з тим, що робоча точка транзистора попадає в область насичення або відтинання, де транзистор не володіє підсиленням.

При малих вхідних напругах $U_{m\text{ВХ}} < U_{m\text{ВХМІН}}$ вихідна напруга підсилювача залишається практично незмінною і рівною $U_{m\text{ВИХМІН}}$, яка є напругою власних шумів та завад підсилювача. Власні шуми підсилювача зумовлені різними спотвореннями і наведеннями, а також несталістю електричних процесів у часі в компонентах схеми. За допомогою підсилювача

неможливо підсилювати сигнали з амплітудою $U_{mВХ} < U_{mВХ\text{мін}}$, оскільки підсилений сигнал неможливо виділити на фоні власних шумів підсилювача.

Відношення $U_{mВХ\text{мін}}/K_{U\text{max}}$ визначає чутливість підсилювача - рівень мінімальних вхідних напруг, які може підсилювати підсилювач. Відношення

$D = \frac{U_{ВХm\text{МАКС}}}{U_{ВХm\text{МІН}}}$ називається динамічним діапазоном підсилювача. Таким

чином, реальний підсилювач без спотворень може підсилювати сигнали напругою не менше ніж $U_{ВХ\text{мін}}$ і не більше ніж $U_{ВХ\text{макс}}$. Динамічний діапазон амплітуд виражають ще у децибелах:

$$D[\text{дБ}] = 20 \lg \frac{U_{ВХ\text{макс}}}{U_{ВХ\text{мін}}}$$

Амплітудно-частотна (АЧХ) і фазочастотна (ФЧХ) характеристики.

АЧХ – це залежність коефіцієнта підсилення підсилювача від частоти при сталій величині амплітуди вхідної напруги $K = \varphi(f)|_{U_{ВХm}=\text{const}}$ (рис. 2.3, б).

Через присутність у схемі підсилювача реактивних елементів і залежності властивостей транзистора від частоти коефіцієнт підсилення підсилювача має різні значення на різних частотах. Це явище називається частотними спотвореннями підсилювача. Частотні спотворення характеризуються

коефіцієнтом частотних спотворень $M_f = \frac{K_{\text{max}}}{K_f}$. Частоти, на яких

максимальний коефіцієнт підсилення зменшується в $\sqrt{2}$ разів

$K(f)_{\text{ГР}} = \frac{K_m}{\sqrt{2}} = 0,707K_m$, називаються нижньою $f_{Н\text{гр}}$ і верхньою $f_{В\text{гр}}$

граничними частотами, а їх різниця $\Delta f = f_{В\text{гр}} - f_{Н\text{гр}}$ – смугою пропускання підсилювача (рис. 2.3, б).

ФЧХ показує залежність фазових зсувів вихідної напруги підсилювача відносно вхідної від частоти. Причиною фазових зсувів, як і частотних спотворень, є наявність у схемі реактивних елементів.

Для багатокаскадних підсилювачів загальний коефіцієнт підсилення за напругою дорівнює добутку коефіцієнтів підсилення окремих каскадів:

$$K_u = K_{u1} \cdot K_{u2} \cdot \dots \cdot K_{un}.$$

Якщо коефіцієнт підсилення кожного каскаду виражається в децибелах, то загальний коефіцієнт підсилення багатокаскадного підсилювача дорівнює сумі коефіцієнтів підсилення окремих каскадів

$$K_u(\text{дБ}) = K_{u1}(\text{дБ}) + K_{u2}(\text{дБ}) + \dots + K_{un}(\text{дБ}).$$

Номінальна вхідна напруга (чутливість). Це таке значення напруги вхідного сигналу, яке потрібно підвести до входу підсилювача, щоб одержати потрібну вихідну потужність в його навантаженні. Чим менше буде це значення напруги, тим більша чутливість підсилювача.

Для якісної роботи підсилювача необхідно, щоб коефіцієнт нелінійних спотворень M не перевищував допустимого значення. Часто допустиме значення коефіцієнта частотних спотворень приймають рівним $M = K_f / K_{\text{сп}} = 1/\sqrt{2} = 0,707$, або в логарифмічних одиницях – 3 дБ. Частоти f_n та f_b , на яких коефіцієнт частотних спотворень дорівнює допустимому, називаються нижньою і верхньою граничними частотами, а діапазон частот, у якому коефіцієнт частотних спотворень не перевищує допустимих значень, тобто $\Delta f = f_b - f_n$ називають **смугою пропускання підсилювача**.

Фазочастотна характеристика підсилювача (ФЧХ) – це залежність кута зсуву фази вихідного сигналу по відношенню до вхідного від частоти $\varphi = \psi(f)$ (рис. 2.3, в). Додатні значення фазочастотної характеристики відповідають випередженню, а від'ємні - відставанню вихідного сигналу відносно вхідного. В граничних випадках $f \rightarrow 0$ і $f \rightarrow \infty$ кут зсуву прагне відповідно від $\pi/2$ до $-\pi/2$.

2.1.3. Принцип побудови і класи підсилення підсилювачів

У загальному випадку підсилювачі можуть складатися з декількох каскадів, число яких залежить від потрібного коефіцієнту підсилення K_U , K_I чи K_P . В залежності від призначення підсилювальні каскади поділяються на

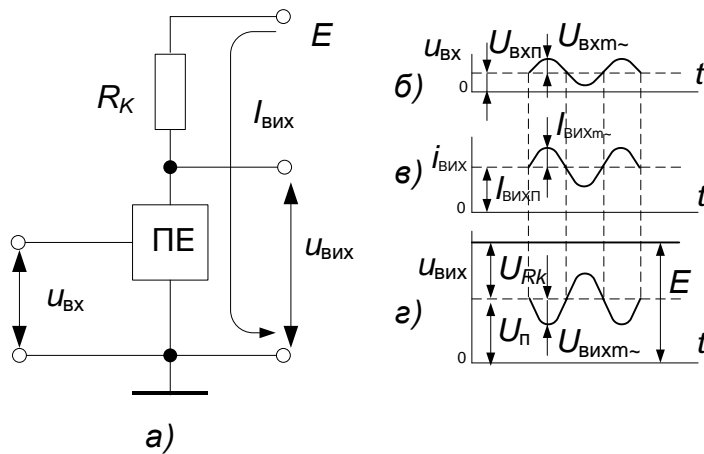


Рис.2.4

каскади попереднього підсилення і вихідні каскади. Каскади попереднього підсилення, як правило, виконують підсилення входних сигналів за напругою, а вихідні каскади – за струмом чи потужністю. Незалежно від призначення, принцип побудови основних кіл

підсилювальних каскадів однаковий.

Основними елементами каскаду є підсилювальний елемент (ПЕ), функцію якого виконує біполярний або польовий транзистор, і резистор R (рис. 2.4, а). Спільно з джерелом напруги E ці елементи утворюють вихідне коло каскаду.

Принцип підсилення зводиться до того, що у колі, до якого входить активний елемент (транзистор), встановлюються відповідні постійні (вхідний і вихідний) струми. Такий режим роботи називають *статичним*. Він характеризується постійним падінням напруги на елементах, що входять до складу підсилювача. При подачі до входу сигналу змінного струму $u_{вх}$ струм у колах підсилювача починає змінюватись у відповідності з поданим сигналом. Цей змінний струм визиває на елементах схеми (ПЕ і R_k) падіння змінної напруги.

Принцип підсилення полягає в перетворенні енергії джерела постійної напруги E у вихідну енергію за рахунок зміни опору підсилювального елемента за законом, який задається формою вхідного сигналу. Оскільки ПЕ

(транзистор) проводить струм тільки в одному напрямі, то через вихідне коло буде протікати струм лише однієї полярності. Для підсилення змінного струму необхідно спочатку задати постійний сигнал зміщення $U_{\text{вхп}}$ (рис. 2.4, б), який забезпечить протікання у вихідному колі постійного струму $I_{\text{вхп}}$ (рис. 2.4, в) і, відповідно, постійну напругу на виході ПЕ (рис. 2.4, г). Постійні складові струму і напруги визначають **режим спокою** підсилювального каскаду.

Для підсилення змінних струму і напруги їх амплітудні величини повинні бути меншими постійних величин, тобто $I_{\text{вихп}} \leq I_{\text{вхп}}$ і $U_{\text{вихп}} \leq U_{\text{п}}$. Якщо ці умови не будуть виконуватись, то струм у вихідному колі $I_{\text{вихп}}$ на окремих інтервалах буде дорівнювати нулю, що приведе до спотворення форми вихідного сигналу.

Режими (класи) роботи підсилювальних каскадів

У залежності від постійного струму і падіння напруги транзисторі, а також від величини змінного вхідного сигналу розрізняють наступні основні режими роботи (класи) підсилювачів: *A*, *B*, і *C*.

Основними характеристиками цих режимів являються нелінійні спотворення та коефіцієнт корисної дії (ККД).

Клас А – це режим роботи транзистора, при якому струм у вихідному колі $I_{\text{вих}}$ протікає на протязі всього періоду вхідного сигналу. На рис. 2.5 приведена вихідна динамічна характеристика транзистора, на якій робоча точка ***P***, що визначає стан спокою транзистора в класі А і схеми підсилювача в цілому за відсутністю вхідного сигналу, вибирається на середині динамічної характеристики. У даному режимі амплітуда змінної складової вихідного струму $I_{\text{вихп}}$ не може перевищувати струм спокою $I_{\text{р}}$. Струм через транзистор протікає на протязі всього періоду зміни вхідного сигналу, тобто 2π .

Довжина відкритого стану транзистора позначається 2Θ , де Θ називається кутом відтинання. Кут Θ означає півперіод протікання змінної складової вихідного струму підсилювача. В класі А кут $\Theta = \pi$. Значення вхідної напруги у класі А повинна бути такою, щоб робоча точка не виходила за межі лінійного відрізка характеристики.

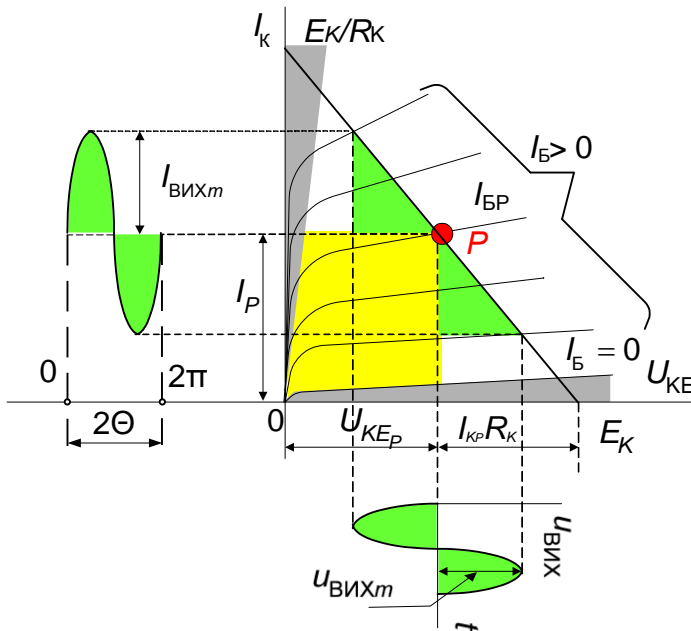


Рис. 2.5

Це забезпечить мінімальні нелінійні спотворення підсилювального сигналу, що є перевагою даного класу підсилення. Однак у режимі класу А буде низький коефіцієнт корисної дії.

Корисною потужністю є лише потужність у навантаженні від змінної складової вихідного сигналу, а споживана потужність підсилювача визначається як

змінною, так і значно більшою постійною складовою. ККД підсилювача визначається відношенням вихідної потужності до потужності, що споживає підсилювач від джерела живлення. Вихідна потужність в навантаженні визначається добутком діючих значень змінних складових струму і напруги:

$$P_{вих} = \frac{U_{вихm}}{\sqrt{2}} \cdot \frac{I_{вихm}}{\sqrt{2}} = \frac{U_{вихm} \cdot I_{вихm}}{2}, \text{ де } U_{вихm} \text{ і } I_{вихm} - \text{відповідно амплітуди вихідних}$$

напруги і струму.

Споживана підсилювачем від джерела живлення потужність частково перетворюється у вихідну потужність, а частково перетворюється в теплоту, яка виділяється на транзисторі і резисторах схеми. Потужність, що виділяється на транзисторі дорівнює добутку постійних складових колекторної напруги і колекторного струму транзистора в режимі спокою:

$$P_0 = U_{KEP} I_{kp}$$

ККД, без врахування втрат на резисторах, буде визначатись

$$\eta = \frac{P_{вих}}{P_0} = \frac{U_{вихm} \cdot I_{вихm}}{2U_{KEP} I_{kp}}$$

З рис. 2.5 видно, що амплітуди змінних складових вихідних напруги і струму в режимі класу А менше відповідних постійних складових, тобто $U_{ВИХm} < U_{КЕР}$ і $I_{ВИХm} < I_{КР}$.

Таким чином, ККД підсилювального каскаду в режимі класу А завжди менше 0,5, а з урахуванням втрат на резисторах схеми він складає 20 ÷ 30%. За цієї причини режим класу А використовується в малопотужних каскадах попереднього підсилення.

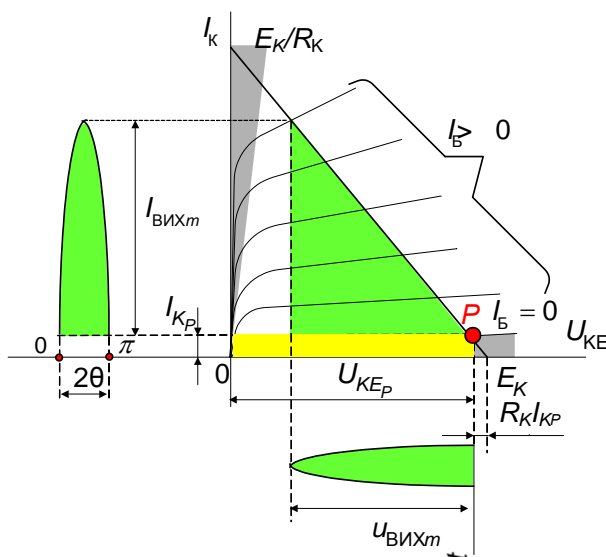


Рис. 2.6

Рис. 2.7

Клас В - це режим роботи транзистора, при якому струм через нього протікає на протязі половини періоду вхідного сигналу. В класі В робоча точка **P** вибирається таким чином, щоб базовий струм спокою практично дорівнював нулеві, рис. 2.6. У такому режимі змінні складові струму і напруги виникають лише в один із півперіодів вхідного сигналу з кутом відтинання $\theta = \pi/2$. Режим підсилювача в класі В характеризується високим коефіцієнт

корисної дії (60 ÷ 65 %). Однак, оскільки відбувається підсилення тільки одного із півперіодів вхідного сигналу, виникають його значні нелінійні спотворення.

Такий режим роботи використовується в роботі двотактних підсилювачів потужності.

Іноді використовують режим роботи підсилюючого каскаду проміжний між режимами класів А і В. Його називають режимом класу АВ. Робоча точка в цьому випадку повинна знаходитись в інтервалі між її станами в режимах класів А і В.

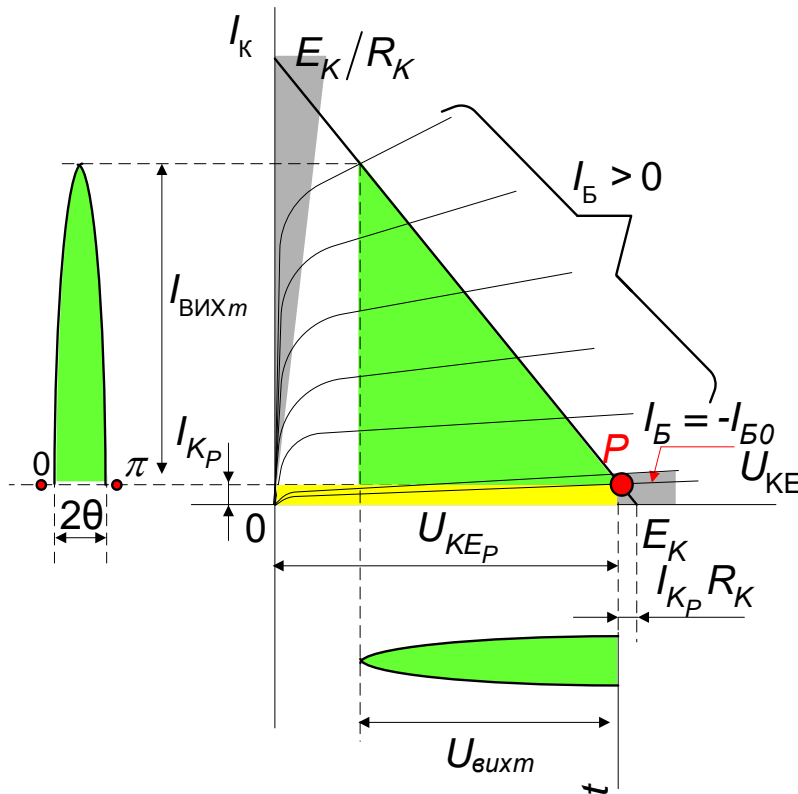


Рис. 2.7

Клас С - робоча точка спокою транзистора вибрана таким чином, що підсилення відбувається тільки частини одного із півперіодів вхідного сигналу, тобто кут відтинання $\theta < \pi/2$ (рис. 2.7). Через значні спотворення вхідного сигналу такий режим роботи каскадів підсилення використовують в

особливих випадках (наприклад, у схемах генераторів, потужних резонансних підсилювачах). Коефіцієнт корисної дії підсилювачів класу С досягає 90 %.

2.1.4. Вибір режиму спокою транзистора в підсилювачах класу А і його термостабілізація

Клас А є найбільш поширеним класом підсилювачів.

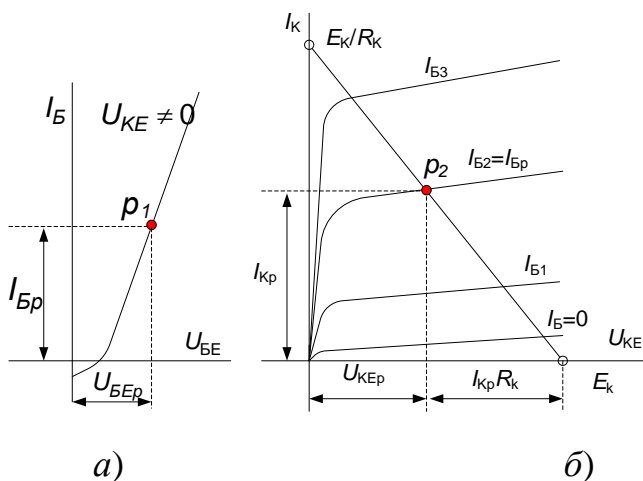


Рис. 2.8

В підсилювачах на біполярних транзисторах використовують в основному схему включення зі СЕ, яка забезпечує підсилення за напругою, за струмом і має найбільший коефіцієнт підсилення за потужністю. Оскільки підсилювач живиться постійною напругою і транзистор

має односторонню провідність, то через нього може протікати струм тільки однієї полярності. Для отримання підсиленого сигналу змінного струму необхідно попередньо (при відсутності вхідного сигналу) задати режим підсилувача за постійним струмом (режим спокою), з таким розрахунком, щоб амплітудні значення вихідних напруги і струму були меншими ніж постійні величини напруги і струму в режимі спокою, тобто $U_{вихл} < U_p, I_{вихл} > I_p$. На рис. 2.8 приведені вхідна (а) і вихідна (б) динамічні характеристики транзистора включеного за схемою зі СЕ. Режим спокою транзистора (точка P_2 на рис. 2.8, б) задається або постійним вхідним струмом ($I_{БР}$), або постійною вхідною напругою ($U_{БЕР}$), як показано на рис. 2.8, а.

Існують три способи вибору режиму спокою транзистора. Розглянемо їх.

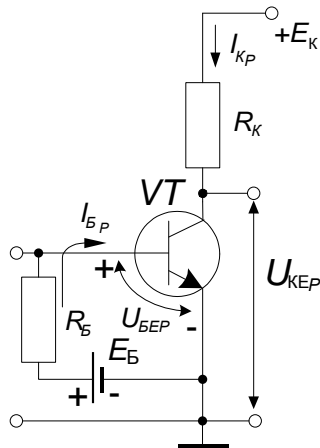


Рис. 2.9

1. Вибір режиму спокою за допомогою допоміжного джерела напруги

На рис. 2.9 приведена схема, в якій задана величина напруги зміщення забезпечується джерелом напруги E_B , яке разом з опором R_B утворює коло зміщення. Для цієї схеми в режимі спокою зв'язок між струмом і напругою у вхідному колі визначається формулою

$$E_B = U_{БЕР} + I_{БР} R_B.$$

З цього рівняння визначимо необхідну величину опору R_B , який забезпечує задані параметри $I_{БР}$ і $U_{БЕР}$:

$$R_B = \frac{E_B - U_{БЕР}}{I_{БР}}.$$

Недоліком вибору режиму спокою за допомогою допоміжного джерела напруги є те, що необхідно мати два джерела напруги E_B і E_K . З цієї причини він використовується дуже рідко.

На практиці зазвичай використовують одне джерело живлення E_K як для вихідного кола, так і для вхідного.

2. Вибір режиму спокою за допомогою фіксованого базового струму

З рис. 2.8, *a* видно, що задати режим спокою на вхідній динамічній характеристиці (а відповідно і на вихідній) можна або базовим струмом (I_{BP}), або напругою між базою і емітером ($U_{БЕР}$).

Вибір режиму спокою за допомогою фіксованого базового струму забезпечується підключенням базового резистора R_B до джерела живлення E_K (рис.2.10). Величина базового резистора визначається з формули:

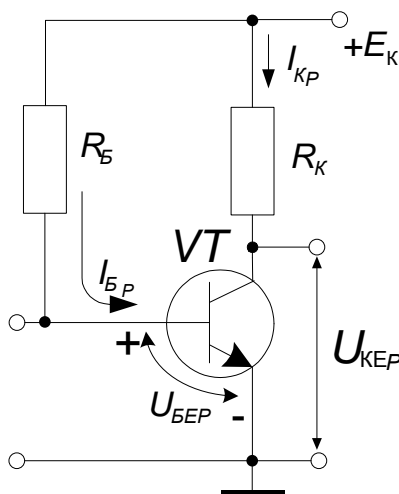


Рис. 2.10

$$R_B = \frac{E_K - U_{БЕР}}{I_{BP}} \approx \frac{E_K}{I_{BP}}.$$

Тут враховано, що $E_K \gg U_{БЕР}$.

Величина базового струму практично не залежить від параметрів транзистора і при їх зміні залишається фіксованою.

Даний спосіб вибору режиму спокою відзначається простотою забезпечення початкового стану робочої точки на навантажувальній прямій за допомогою єдиного джерела живлення E_K і економічністю.

Однак при виборі кін зміщення потрібно пам'ятати, що транзистори мають велику розбіжність параметрів і їх залежність від зміни температури. Розглянутий спосіб вибору режиму спокою не може забезпечити стабільність точки спокою транзистора при заміні транзистора (потрібно підбирати величину резистора R_B) і зміні температури навколишнього середовища (від температури залежить опір ділянки база-емітер транзистора VT), що є його вагомим недоліком. Такий спосіб забезпечення початкового місця робочої точки

P на навантажувальній прямій придатний тільки за малих коливань температури транзистора (в межах $\pm 20^\circ \text{C}$).

3. Вибір режиму спокою за допомогою фіксованої базової напруги

Більш ефективною є схема вибору режиму спокою за допомогою фіксованої базової напруги, рис. 2.11. У ній напруга зміщення подається на базу транзистора від спільного джерела живлення E_K через дільник на опорах R_{B1} і R_{B2} . Падіння напруги на резисторі R_{B2} забезпечує напругу зміщення транзистора $U_{БЕР} = R_{B2} \cdot I_D$. Опори резисторів дільника визначаються з очевидних співвідношень:

$$R_{B1} = \frac{E_K - U_{БЕР}}{I_D + I_{БР}}, \quad R_{B2} = \frac{U_{БЕР}}{I_D},$$

де I_D – струм дільника, який вибирають у межах $(2 \div 5) I_{БР}$.

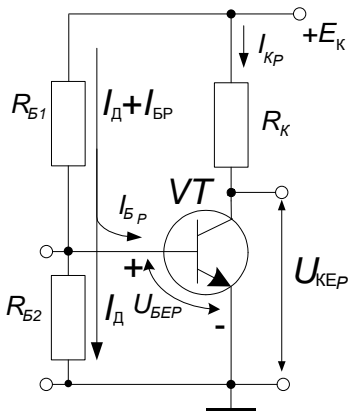


Рис. 2.11

У даному випадку збільшується стабільність роботи підсилювача, оскільки зміна струмів у колах транзистора за різних причин мало впливає на величину $U_{БЕР}$, що визначає початкове місце робочої точки P на навантажувальній прямій, тобто

$$U_{БЕР} = R_{B2} \cdot I_D = \text{const}.$$

Якщо нехтувати незначним внутрішнім опором джерела живлення E_K , то очевидно, що резистори R_{B1} і R_{B2} для змінної складової вхідного сигналу включені паралельно один одному і вхідному опору транзистора. Через це необхідно щоб виконувалась нерівність

$$R_B = \frac{R_{B1} \cdot R_{B2}}{R_{B1} + R_{B2}} \gg R_{ВХВТ} \approx h_{11E}.$$

В іншому випадку еквівалентний опір дільника буде впливати на вхідний опір (зменшувати його) підсилювача.

Даний спосіб вибору режиму спокою є менш економічним, в порівнянні з фіксованим базовим струмом, оскільки в базовому дільнику додатково тратиться енергія.

Незважаючи на наявні недоліки, ця схема найбільш використовується у підсилювачах. Вона мало критична до заміни транзисторів, підтримує сталість положення точки спокою при зміні температури в межах $\pm 30^{\circ}\text{C}$.

Температурна стабілізація режиму спокою підсилювача

При виборі кін змещення слід пам'ятати, що транзистори мають два суттєвих недоліки.

Перший пов'язаний з нелінійною залежністю струму колектора від керуючої напруги.

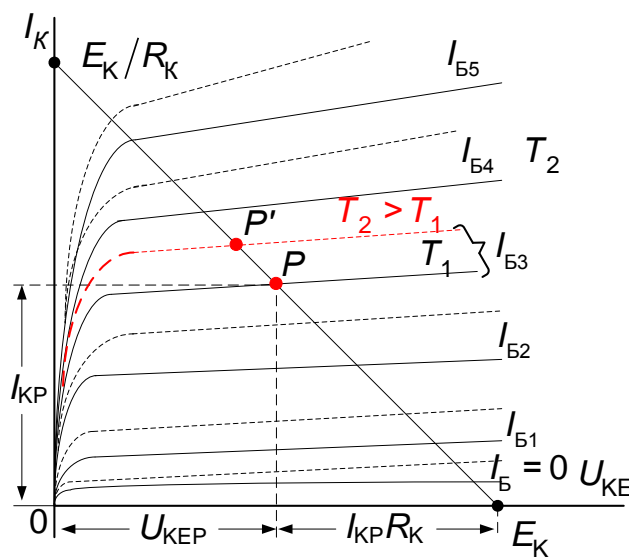


Рис. 2.12

Другий недолік полягає в тому, що параметри транзистора сильно залежать від температури. Є три основні причини, що впливають на зміну струму I_{KP} під впливом температури. При зростанні температури збільшується зворотний (тепловий) струм колекторного переходу $I_{КБ0}$, зменшується напруга між базою і емітером $U_{БЕР}$ і зростає коефіцієнт підсилення транзистора за струмом

β . Це приводить до змещення робочої точки P від свого початкового положення. Це приводить до зміни вхідних і вихідних струмів транзистора і, як наслідок, змещення робочої точки відносно початкового стану (із стану P в стан P' , рис. 2.12) та збільшення нелінійних спотворень вихідної напруги. Через це побудова схем транзисторних підсилювачів вимагає прийняття заходів для

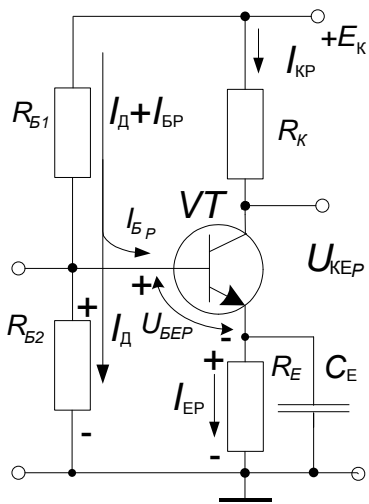


Рис. 2.13

стабілізації початкового положення робочої точки P на навантажувальній прямій.

Серед різних способів термостабілізації початкового стану робочої точки транзистора найбільшого поширення набув емітерний спосіб стабілізації.

В приведеній на рис. 2.13 схемі використовують від'ємний зворотний зв'язок за струмом, який забезпечує компенсацію нелінійних спотворень і термостабілізацію робочої точки.

Елементом, що забезпечує ВЗЗ, є резистор в емітерному колі R_E . Якщо за будь-якої причини спробує зрости колекторний струм I_{KP} , то це приведе до збільшення емітерного струму I_{EP} (тому що $I_{EP} \approx I_{KP}$) і зростанню напруги на резисторі R_E . Оскільки ця напруга направлена назустріч напрузі $R_{B2} \cdot I_D$, то це приведе до зменшення напруги між базою і емітером транзистора $U_{БЕР}$, яка дорівнює $U_{БЕР} = R_{B2} \cdot I_D - R_E \cdot I_{EP}$. Зменшення напруги $U_{БЕР}$ спричинить зменшення базового струму I_{BP} і відповідно колекторного струму, тому що $I_K = \beta I_B$. Таким чином, робоча точка P практично не зміститься з початкового положення, тобто відбудеться її стабілізація.

Для того, щоб R_E не створював ВЗЗ для змінного сигналу і тим самим не зменшував коефіцієнту підсилення каскаду, паралельно йому включають конденсатор C_E , через який буде протікати змінний струм. Ємність цього конденсатора вибирають з розрахунку, щоб на нижній граничній частоті f_H підсилюючих сигналів його опір був значно меншим ніж опір R_E :

$$X_{C_E} = \left| \frac{1}{2\pi f_H C_E} \right| \ll R_E.$$

З цієї умови визначається величина ємності C_E

$$C_E \gg \frac{1}{2\pi f_H R_E}$$

На практиці зазвичай вибирають

$$X_{C_E} = \left| \frac{1}{2\pi f_H C_E} \right| \leq \frac{R_E}{10 \div 20}$$

Звідки визначаємо величину ємності

$$C_E \geq \frac{10 \div 20}{2\pi f_H R_E}$$

Емітерний спосіб термостабілізації забезпечує роботу схеми при зміні температури в межах $\pm 60^\circ\text{C}$.

2.1.5. Каскад попереднього підсилення на БП транзисторі за схемою зі СЕ та його графоаналітичний метод аналізу

Найбільш поширеним підсилювальним каскадом на біполярному транзисторі є каскад зі спільним емітером (СЕ).

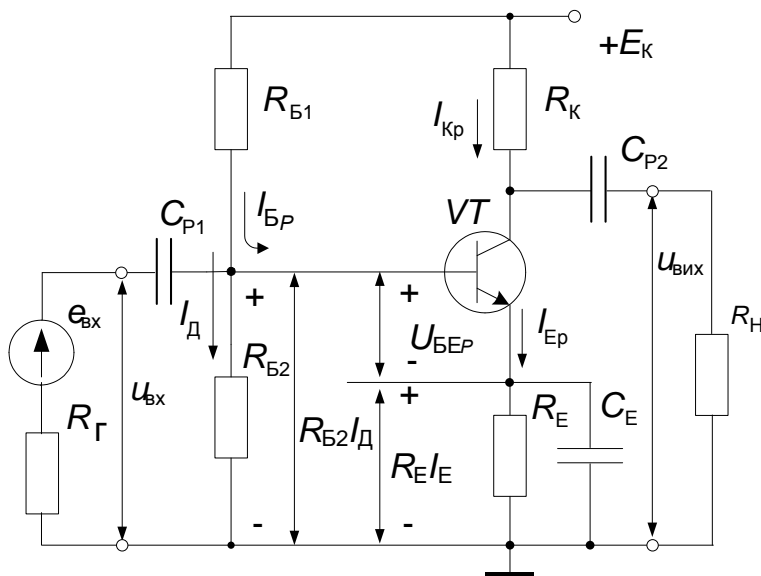


Рис. 2.14

Назва схеми «зі спільним емітером» означає, що вивід емітера транзистора за змінним струмом є спільним для вхідного і вихідного кіл каскаду.

На рис. 2.14 приведена схема підсилювального каскаду зі СЕ на біполярному транзисторі *n-p-n* типу. У даній схемі режим спокою забезпечується фіксованою

базовою напругою (резистори R_{B1} і R_{B2}) з емітерним способом термостабілізації робочої точки (з допомогою резистора R_E). Конденсатор C_E , як відзначалось

раніше, шунтирує резистор R_E за змінним струмом, виключаючи тим самим появу від'ємного зворотного зв'язку за змінною складовою і зменшення коефіцієнту підсилення каскаду.

Конденсатори C_{P1} і C_{P2} являються розділовими. Конденсатор C_{P1} виключає шунтування вхідного кола каскаду колом джерела вхідного сигналу (e_r) за постійним струмом, що дає змогу, по-перше, виключити протікання постійного струму через джерело вхідного сигналу по колу $E_K \rightarrow R_{B1} \rightarrow R_G$, що привело б до нагріву джерела вхідного сигналу і, по-друге, забезпечує незалежність від внутрішнього опору цього джерела R_G напруги зміщення на базі транзистора $U_{БЕР}$ в режимі спокою. Конденсатор C_{P2} забезпечує пропускання в коло навантаження змінної складової вихідної напруги і затримання постійної складової.

До входу каскаду підключається джерело змінної напруги e_r з внутрішнім опором R_G , а до виходу опір навантаження R_H .

Принцип дії каскаду полягає в наступному. При наявності в схемі постійних складових струмів і напруг подача до входу каскаду змінної напруги приводить до появи змінної складової струму бази транзистора, і відповідно, змінної складової в колекторному струмі. За рахунок падіння напруги на резисторі R_K утворюється напруга на колекторі транзистора, яка через конденсатор C_{P2} передається до навантаження.

Краще усвідомити роботу підсилювача допоможе його графічний аналіз з використанням динамічних характеристик. Графічний процес підсилення синусоїдального сигналу показаний на рис. 2.15. У вихідному стані транзистор відкритий і перебуває в активній області (в класі A). Стан транзистора в режимі спокою (за постійним струмом) визначається точкою перетину P навантажувальної прямої, яка описується рівнянням $E_K = U_{KE} - I_K R_K$ і проведена через точки E_K і E_K/R_K , зі статичною характеристикою відповідною $I_{БР}$ (рис. 2.15). Постійний колекторний струм $I_{КР}$, відповідний точці P , визначає постійну напругу між колектором і емітером $U_{КЕР}$.

Сигнал синусоїдальної форми $u_{вх}$, який надійде до входу схеми через розділовий конденсатор C_{P1} , визве зміну керуючої напруги U_{BE} . Під її дією відбудеться зміна струму бази і пропорційно йому струму колектора. Зміна струму колектора відносно струму спокою I_{KP} від $(I_{KP}+I_{ВИХm})$ до $(I_{KP}-I_{ВИХm})$ приведе до коливання напруги на опорі R_K , і, відповідно, на колекторі транзистора.

Таким чином, коливання вхідного сигналу приводять до пропорційних коливань напруги між колектором і емітером U_{KE} з амплітудою $U_{ВИХm} = I_{ВИХm}R_K$.

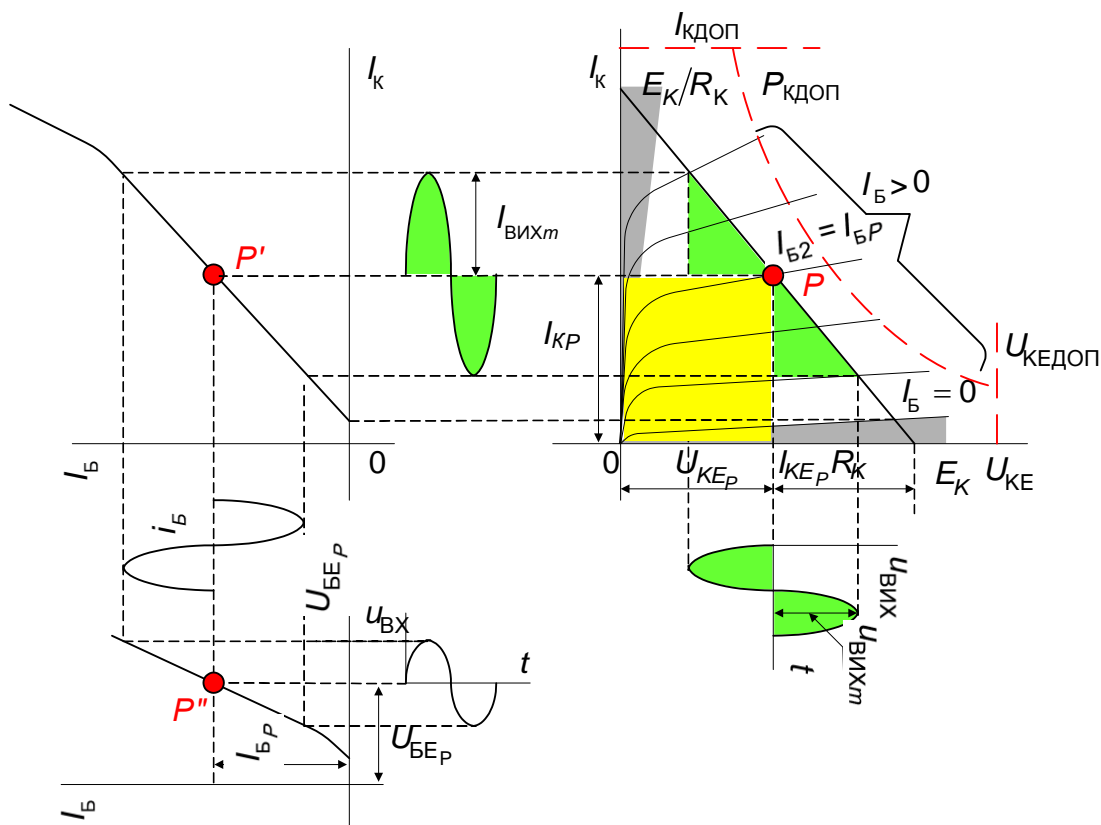


Рис. 2.15

Через конденсатор C_{P2} ці коливання поступають до виходу підсилювача.

Слід звернути увагу, що додатному півперіоду вхідної напруги, відповідає від'ємний півперіод вихідної напруги. Тобто, між вхідною і вихідною напругами існує зсув фаз, рівний 180^0 . Для одержання мінімальних спотворень вихідного сигналу потрібно по-перше, вибирати робочу точку P' на середині лінійної ділянки вхідної динамічної характеристики і, по-друге,

діапазон зміни напруги вхідного сигналу повинен вкладається в лінійну ділянку вхідної динамічної характеристики транзистора.

Потужність, що передається до навантаження, дорівнює добутку діючих значень струму і напруги:

$$P_{\text{ВИХ}} = \frac{I_{\text{ВИХ}m}}{\sqrt{2}} \frac{U_{\text{ВИХ}m}}{\sqrt{2}} = \frac{I_{\text{ВИХ}m} U_{\text{ВИХ}m}}{2}.$$

Графічно на рис. 2.15 вихідна потужність дорівнює площі прямокутного трикутника (закрашеного зеленим кольором), один катет якого дорівнює амплітудному значенню вихідного струму $I_{\text{ВИХ}m}$, а другий – амплітудному значенню вихідної напруги $U_{\text{ВИХ}m}$.

Потужність, що споживається від джерела живлення колекторним колом транзистора дорівнює добутку струму і напруги в режимі спокою:

$$P_0 = I_{\text{КР}} U_{\text{КЕР}},$$

що графічно дорівнює площі прямокутника, закрашеного жовтим кольором.

Коефіцієнт корисної дії (к.к.д.) η визначається відношенням цих потужностей:

$$\eta = \frac{P_{\text{ВИХ}}}{P_0} = \frac{I_{\text{ВИХ}m} U_{\text{ВИХ}m}}{2 I_{\text{КР}} U_{\text{КЕР}}} < 0,5.$$

Якщо врахувати, що $I_{\text{ВИХ}m} < I_{\text{КР}}$ і $U_{\text{ВИХ}m} < U_{\text{КЕР}}$, то $\eta < 0,5$.

З урахуванням втрат на базовому ділянці реальний к.к.д. складає $0,25 \div 0,35$.

2.1.6. Еквівалентні схеми заміщення підсилювачів. Визначення основних параметрів підсилювачів. Амплітудно-частотна характеристика підсилювача.

2.1.6.1. Схема заміщення каскаду підсилення за схемою зі СЕ

Важливими показниками підсилювального каскаду є його коефіцієнти підсилення за струмом K_I , напругою K_U і потужністю K_P , вхідний $R_{\text{ВХ}}$ і вихідний $R_{\text{ВИХ}}$ опори, коефіцієнти частотних спотворень, смуга пропускання, амплітудно-частотна і фазочастотна характеристики (АЧХ і ФЧХ).

Для визначення цих показників зручно використати еквівалентну схему підсилювача для змінного струму, враховуючи при цьому, що схема живиться ідеальним джерелом напруги з $r_{вн}=0$. Повна схема заміщення підсилювального каскаду зі СЕ, зображеного на рис. 2.14, приведена на рис. 2.16. У даній схемі транзистор представлений Т-подібною схемою заміщення у фізичних параметрах. Можна також використовувати схему заміщення транзистора в h -параметрах.

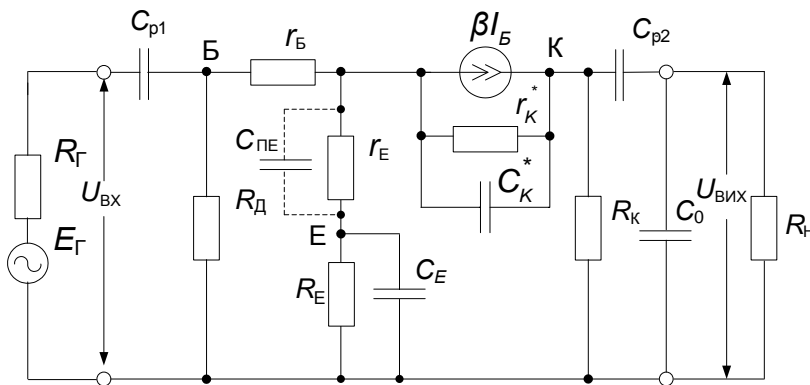


Рис. 2.16

Еквівалентна схема транзистора доповнена елементами підсилювального каскаду, генератором вхідного сигналу E_G з його внутрішнім опором R_G , опором навантаження R_H і

ємністю C_0 .

Ємність $C_0=C_M+C_H$, де C_M – ємність монтажу, а C_H – ємність навантаження.

$$R_D = \frac{R_{Б1}R_{Б2}}{R_{Б1} + R_{Б2}} - \text{опір базового діляника для змінного струму.}$$

$$r_K^* = \frac{r_K}{(1 + \beta)} - \text{опір між колектором і емітером транзистора.}$$

$$C_K^* = C_K(1 + \beta) - \text{ємність між колектором і емітером.}$$

C_E – ємність емітерного переходу транзистора.

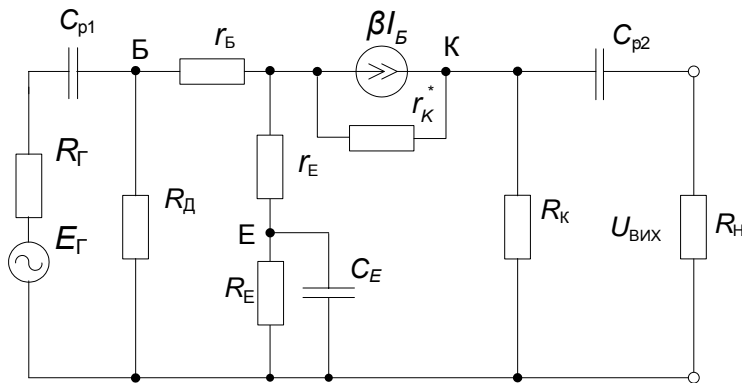
Через те, що ємність C_E включена паралельно прямо зміщеному емітерному переходу, опір якого r_E дуже малий, то вона практично не впливає на процеси в схемі і нею можна нехтувати.

На еквівалентній схемі для змінного струму напрямок включення генератора струму залежать від миттєвого значення полярності вхідної напруги.

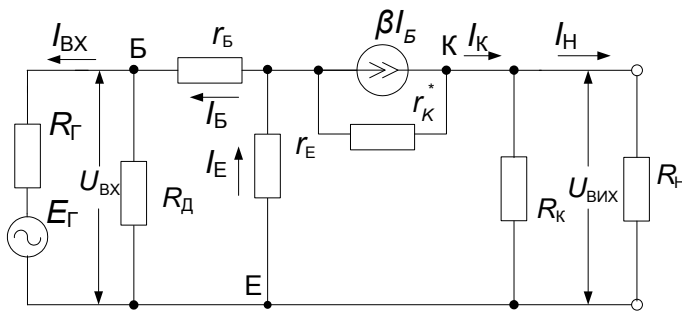
Тому напрямок включення генератора струму, відображаючого наявність змінного сигналу, в один півперіод співпадає з напрямком включення генератора, що характеризує статичний режим, а в інший – протилежний йому.

При розгляді схем будемо рахувати, що вхідні сигнали синусоїдальні, а відповідні струми і напруги характеризуються їх діючими значеннями.

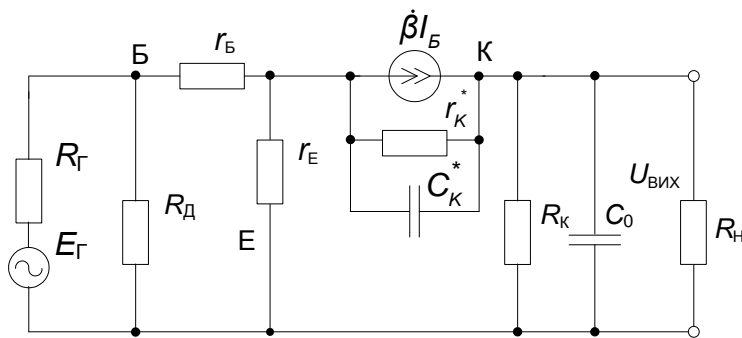
З еквівалентної схеми (рис. 2.16) видно, що частина конденсаторів



а)



б)



в)

Рис. 2.17

включена послідовно, а частина паралельно з іншими елементами схеми, крім того вони відрізняються величинами ємностей.

У зв'язку з цим, можна незалежно досліджувати вплив елементів схеми на хід характеристик і параметри підсилювача в області низьких, середніх і високих частот. Відповідно на основі повної еквівалентної схеми можна скласти три еквівалентні схеми для відповідних діапазонів частот: низьких, середніх і високих (рис. 2.17, а, б, в).

Основні параметри підсилювачів визначають у діапазоні середніх частот. Опори розділових

конденсаторів $X_{C_{p1}}$ і $X_{C_{p2}}$ на цих частотах значно менші у порівнянні з $R_{ВХ}$ і

R_H , а тому що вони включені послідовно з резисторами, то їх опорами можна нехтувати. Опори конденсаторів C_E^* і C_0 ($X_{C_K^*}$ і X_{C_0}) на середніх частотах ще значно більші ніж опори паралельно включених їм резисторів $X_{C_E^*} \gg r_k^* \text{ }^3 X_{C_0} \gg R_H$, а тому ними також можна нехтувати. Таки чином, на середніх частотах еквівалентна схема буде мати вигляд зображений на рис. 2.17, а.

Визначення основних параметрів каскаду.

1. Вхідний опір. Вхідний опір підсилювача визначається паралельно підключеними опорами R_D і вхідним опором транзистора $r_{BX} = r_B + (1 + \beta)r_E$:

$$R_{BX} = \frac{R_D \cdot [r_B + (1 + \beta)r_E]}{R_D + r_B + (1 + \beta)r_E}.$$

Оскільки $R_D \gg r_B + (1 + \beta)r_E$, то вхідний опір підсилювача буде дорівнювати

$$R_{BX} \approx r_B + (1 + \beta)r_E.$$

2. Вихідний опір. Вихідний опір визначається з боку вихідних затискачів при відключеному навантаженні і замкненому вході

$$R_{ВИХ} = \frac{r_K^* \cdot R_K}{r_K^* + R_K}.$$

Оскільки $r_K^* \gg R_K$, то $R_{ВИХ} \approx R_K$.

3. Коефіцієнт підсилення за струмом.

Коефіцієнт підсилення каскаду за струмом визначається як

$$K_I = \frac{I_H}{I_{BX}} = \frac{\beta I_B \cdot R_K}{(R_K + R_H) I_{BX}} = \frac{\beta I_B \cdot R_K \cdot R_D}{(R_K + R_H) I_B (R_D + R_{ВХVT})} = \frac{\beta \cdot R_K \cdot R_D}{(R_K + R_H) (R_D + R_{ВХVT})} \approx \frac{\beta \cdot R_K}{(R_K + R_H)},$$

$$\text{де } I_B = \frac{I_{BX} R_D}{R_D + R_{ВХVT}} \Rightarrow I_{BX} = I_B \frac{R_D + R_{ВХVT}}{R_D};$$

$$R_D \gg R_{ВХVT}.$$

4. Коефіцієнт підсилення за напругою. Коефіцієнт підсилення за

напругою $K_U = \frac{U_{ВИХ}}{U_{ВХ}}$ можна визначити, якщо врахувати, що

$$U_{ВИХ} = -I_{ВИХ} R_{НЕКВ}, \quad U_{ВХ} = I_{ВХ} R_{ВХ}.$$

Підставивши ці значення одержимо:

$$K_U = -\frac{I_{ВИХ} R_{НЕКВ}}{I_{ВХ} R_{ВХ}} = -K_I \frac{R_{НЕКВ}}{R_{ВХ}}, \quad (2.1)$$

де $R_{Некв} = \frac{R_K R_H}{R_K + R_H}$ - еквівалентний опір навантаження;

$$R_{ВХ} = \frac{R_D \cdot [r_B + (1+\beta)r_E]}{R_D + r_B + (1+\beta)r_E} \approx r_B + (1+\beta)r_E, \text{ якщо врахувати, що } R_D \gg r_B + (1+\beta)r_E.$$

Знак «мінус» вказує на інвертування сигналу.

5. Коефіцієнт підсилення за потужністю. Коефіцієнт підсилення за

потужністю визначається $K_P = \frac{P_{ВИХ}}{P_{ВХ}} = \frac{I_{ВИХ} U_{ВИХ}}{I_{ВХ} U_{ВХ}} = K_I K_U.$

Таким чином, підсилювальний каскад зі спільним емітером:

- підсилює струм і напругу;
- має найбільший коефіцієнт підсилення за потужністю;
- вносить в діапазоні середніх частот фазовий зсув сигналу на 180° .

В області НЧ смуги пропускання при активному навантаженні зміна K_U і φ зумовлена наявністю в схемі конденсаторів C_{P1}, C_{P2}, C_E , а в області ВЧ – C_K^* і ємністю C_0 . Це дозволяє досліджувати вплив цих елементів на АЧХ і ФЧХ незалежно для низьких і високих частот.

Розглянемо роботу підсилювача в області низьких частот (НЧ).

При зниженні частоти опори всіх конденсаторів $X_C = 1/\omega C$ (рис. 2.16) зростають. На НЧ ємностями C_K^* і C_0 можна нехтувати через те, що їх опори дуже великі і практично не впливають на еквівалентні опори $r_{КЕкв}$ і $R_{Некв}$. Еквівалентна схема для НЧ зображена на рис. 2.17, б. Внаслідок падіння

напруги на конденсаторі C_{P1} зменшується напруга сигналу на вході підсилювача, що приводить до зменшення сигналу на його виході. Конденсатор C_{P2} включений послідовно з опором навантаження і тому зростання його опору на НЧ приводить до зменшення вихідної напруги, а відповідно до зниження коефіцієнта підсилення. Зростання опору конденсатора C_E зі зменшенням частоти приводить до зменшення коефіцієнта підсилення через зростання від'ємного зворотного зв'язку за змінною складовою підсилювального сигналу. Зменшення модуля коефіцієнта підсилення в області низьких частот K_{UH} характеризується коефіцієнтом частотних спотворень підсилювача, який визначається відношенням:

$$M_H = |K_{U0}/K_{UH}|,$$

де K_{U0} - коефіцієнт підсилення на середніх частотах (максимальний);

K_{UH} - коефіцієнт підсилення на низьких частотах.

Вплив конденсаторів C_{P1} , C_{P2} і C_E на коефіцієнт частотних спотворень M_H можна визначити окремо, використавши метод накладання. Якщо M_H виразити в децибелах, то загальна його величина буде дорівнювати сумі коефіцієнтів частотних спотворень за рахунок цих трьох ємностей. А якщо M_H представити у відносних одиницях, то його величина буде визначатись добутком $M_H = M_{HC_{P1}} M_{HC_{P2}} M_{HC_E}$. Розглянемо вплив C_{P1} на коефіцієнт підсилення K_U . Для цього в знаменнику виразу (2.1) до вхідного опору додаємо опір конденсатора $X_{C_{P1}} = 1/J\omega C_{P1}$. На низьких частотах коефіцієнт підсилення буде визначатися:

$$K_{UH} = -K_I \frac{R_{HEKB}}{R_{BX} + 1/J\omega_H C_{P1}}.$$

$$M_H = K_{U0}/K_{UH} = -K_I \frac{R_{HEKB}}{R_{BX}} \bigg/ \left(-K_I \frac{R_{HEKB}}{R_{BX} + 1/J\omega_H C_{P1}} \right) =$$

$$= 1 + 1/(J\omega_H C_{P1} R_{BX}) = 1 + 1/(J\omega_H \tau_{HC_{P1}}),$$

де $\tau_{HC_{P1}} = C_{P1} R_{BX}$ - стала часу вхідного кола підсилювача.

Взяв модуль цього відношення, одержимо:

$$M_{HC_{P1}} = \sqrt{1 + \left[1/(\omega_H \tau_{HC_{P1}}) \right]^2}.$$

Таким чином, на коефіцієнт частотних спотворень на низьких частотах впливає стала часу $\tau_{HC_{P1}}$. Аналогічно можна визначити вплив C_{P2} і C_E на коефіцієнт частотних спотворень.

$$M_{HC_{P2}} = \sqrt{1 + \left[1/(\omega_H \tau_{HC_{P2}}) \right]^2},$$

де $\tau_{HC_{P2}} = C_{P2} (R_K + R_H)$ - стала часу вихідного кола.

$$M_{HC_E} = \sqrt{1 + \left[1/(\omega_H \tau_{HC_E}) \right]^2},$$

де $\tau_{HC_E} = C_E (R_E \parallel R_{ВИХЕ}) \approx C_E R_{ВИХЕ}$ - стала часу з боку емітера;

$R_{ВИХЕ} = r_E + r_B / (1 + \beta) \approx r_E$ - вихідний опір каскаду з боку емітера транзистора (зазвичай має десятки ом).

Через те, що величина $R_{ВИХЕ}$, як правило, не перевищує десятки ом, значення τ_{HC_E} є дуже малою. Ця обставина визначає те, що максимальний вплив на коефіцієнт частотних спотворень має ємність C_E . Для зменшення M_H у підсилювальному каскаді (розширення смуги пропускання в області НЧ) необхідно збільшувати ємності C_{P1} , C_{P2} і особливо ємність C_E .

Еквівалентна схема на ВЧ зображена на рис. 2.17, в. На ВЧ розділові конденсатори C_{P1} , C_{P2} і шунтуючий конденсатор C_E практично не впливають на роботу підсилювача через їх малий опір. Слід відмітити, що зниження K_U на високих частотах в основному буде зумовлений впливом C_K^* і C_0 , а також падінням коефіцієнту β , який є комплексною величиною, а тому на схемі позначений $\dot{\beta}$. Еквівалентний коефіцієнт $\dot{\beta}_{ЕКВ}$, який враховує шунтуючий вплив

C_K^* генератора струму на високих частотах, можна представити в наступному вигляді: $\dot{\beta}_{\text{ЕКВ}} = \beta_0 / (1 + j\omega\tau_{\text{В}})$, де $\tau_{\text{В}} \approx \tau_{\beta} + (C_K^* + C_0)R_{\text{НЕКВ}}$ - еквівалентна стала часу каскаду в області ВЧ.

Стала τ_{β} - це стала часу колекторного кола транзистора, яка приблизно дорівнює часу життя неосновних зарядів у базі і зв'язана з граничною частотою f_{β} виразом $\tau_{\beta} = 1/2\pi f_{\beta}$, а $(C_K^* + C_0)R_{\text{НЕКВ}}$ - стала часу, яка визначається параметрами колекторного кола каскаду. Зменшення опору конденсатора C_K^* приводить до зменшення вихідного струму, а зменшення опору конденсатора C_0 - до зменшення еквівалентного опору навантаження. Це приводить до зменшення вихідної напруги $U_{\text{ВИХ}} = I_{\text{ВИХ}}R_{\text{НЕКВ}}$ і, відповідно, коефіцієнта підсилення, тобто збільшення частотних спотворень на високих частотах. Крім зростання на ВЧ коефіцієнта частотних спотворень, що відповідає зменшенню коефіцієнта підсилення, відбувається також фазовий зсув вихідної напруги відносно вхідної.

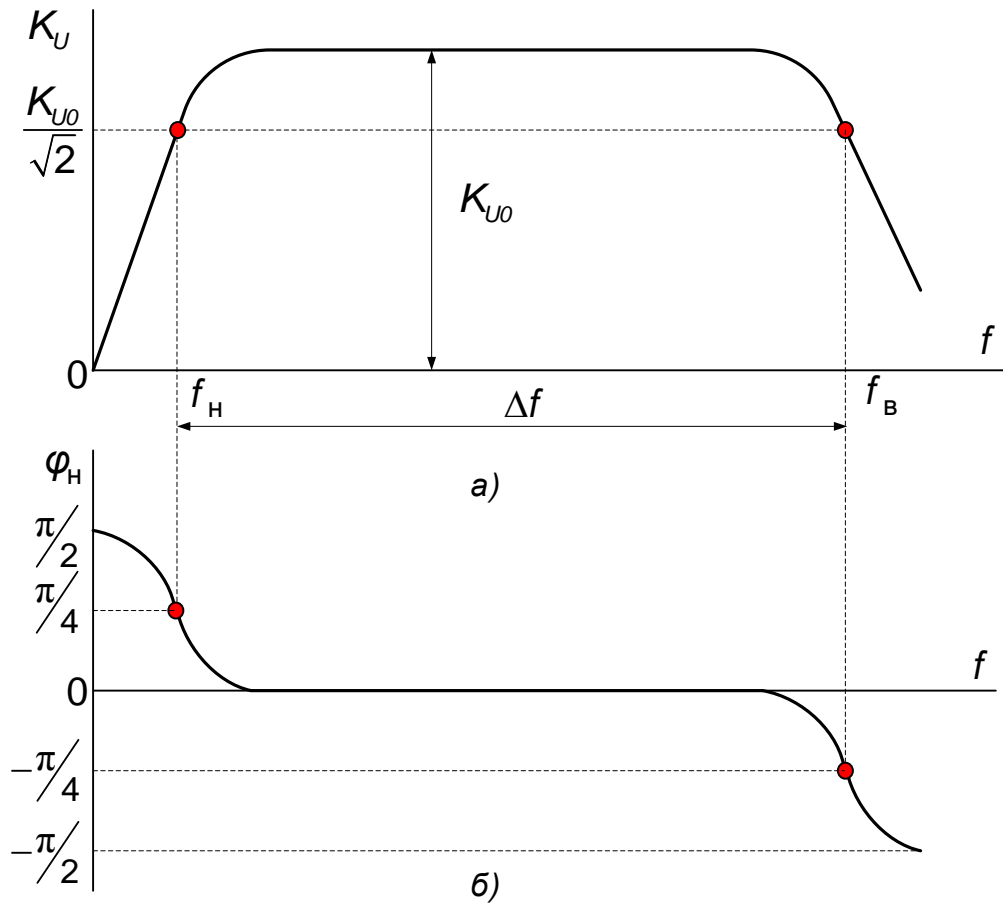


Рис. 2.18

Таким чином, наявність у схемі підсилювача ємностей є причиною того, що вихідна напруга є комплексною величиною. Відношення модуля вихідної напруги до вхідної визначає модуль коефіцієнта підсилення за напругою, а різниця між фазовим зсувом вихідної напруги відносно вхідної - кут фазового зсуву φ .

Залежність модуля коефіцієнта підсилення K_U від частоти характеризує амплітудно-частотну характеристику (АЧХ) підсилювача, а залежність кута фазового зсуву φ від частоти - його фазочастотну характеристику (ФЧХ).

На рис. 2.18, а, б приведені АЧХ і ФЧХ підсилювача.

Частоти, на яких коефіцієнти підсилення зменшуються в $\sqrt{2}$ раз ($M_H = M_B = \sqrt{2}$), є відповідно нижньою і верхньою граничними частотами, а їх різниця – смугою пропускання підсилювача $\Delta f = f_B - f_H$.

Аналіз роботи підсилюючого каскаду в режимі, що відповідає лінійним ділянкам характеристик транзистора, тобто за відсутністю нелінійних спотворень, можна виконати за його еквівалентною схемою заміщення для змінних складових напруг і струмів, рис. 2.19.

Основою схеми заміщення підсилювача є схема заміщення транзистора, що відповідає системі його h - параметрів, позначена на схемі пунктиром, рис. 2.19.

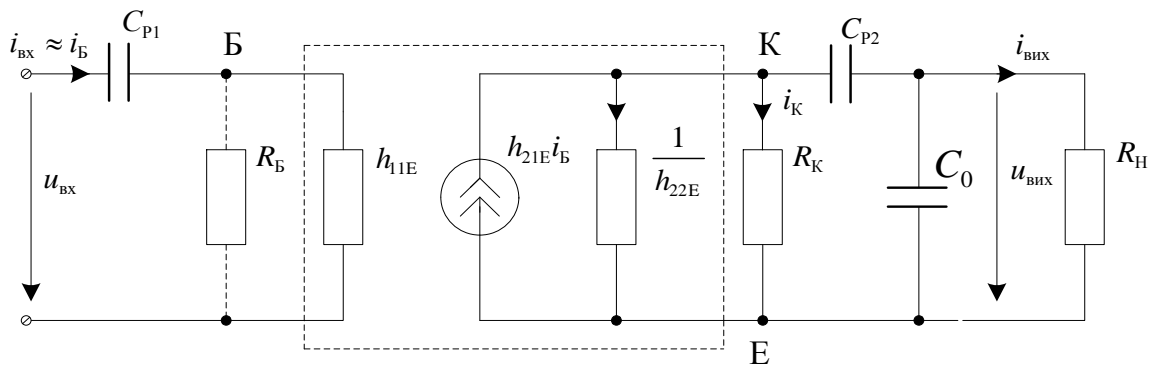


Рис.2.19

Оскільки внутрішній опір джерела живлення E_K для змінної складової струму незначний, то резистори R_{B1} і R_{B2} в еквівалентній схемі з'єднані паралельно один одному і вхідному опору транзистора h_{11E} . З тієї ж причини приєднані паралельно ділянці емітер – колектор транзистора резистор R_K та послідовно з'єднані розділовий конденсатор C_{p2} і опор навантаження R_H . На схемі еквівалентний опір R_B показаний пунктиром. Оскільки $R_B = \frac{R_{B1} \cdot R_{B2}}{R_{B1} + R_{B2}} \gg h_{11E}$, то ним можна нехтувати.

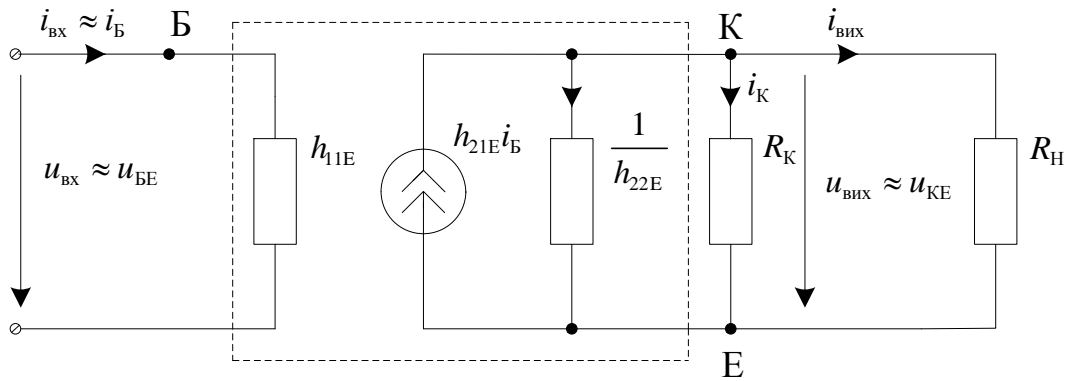


Рис.2.20

Ємнісний елемент C_0 враховує ємність навантаження C_H підсилювача та ємність монтажу C_M , тобто $C_0 = C_H + C_M$. Ця ємність на декілька порядків менша за ємність розділових конденсаторів C_{P1} і C_{P2} . Ємність конденсатора C_E вибирають достатньо великого значення, що уже на самих низьких частотах його ємнісний опір виявляється значно менший за опір резистора R_E , тому ці елементи відсутні в схемі заміщення.

Якщо врахувати, що в області середніх частот ємнісні опори розділових конденсаторів C_{P1} і C_{P2} незначні, а опір ємності C_0 достатньо великий, то еквівалентна схема заміщення підсилювача після їх вилучення, не буде мати реактивних елементів, рис. 2.20. Це пояснює те, що коефіцієнт підсилення за напругою в області середніх частот практично незмінний. Його можна визначити через h - параметри транзистора і елементи схеми заміщення підсилювача.

За аналізом схеми заміщення підсилювача без навантаження ($R_H = \infty$) одержимо співвідношення для основних параметрів підсилювача на середніх частотах.

Вхідний опір підсилювача, як було зазначено раніше, визначається за виразом:

$$R_{вх} \approx h_{11E}.$$

Співвідношення для вихідного опору підсилювача впливає із схеми заміщення, рис. 2.20:

$$R_{\text{вих}} = \frac{R_{\text{к}} \cdot (1/h_{22\text{E}})}{R_{\text{к}} + 1/h_{22\text{E}}} = \frac{R_{\text{к}}}{1 + h_{22\text{E}} \cdot R_{\text{к}}} \approx \frac{1}{h_{22\text{E}}}.$$

Якщо вхідний опір підсилюючого каскаду зі спільним емітером складає від декількох сотень ом до декількох кілоом, то вихідний опір на загал більший за вхідний. Малий вхідний і великий вихідний опори підсилювача створюють значні ускладнення в роботі підсилюючого каскаду з високоомним джерелом вхідного сигналу і низькоомним навантаженням $R_{\text{н}}$. В цьому випадку вхідна напруга підсилювача $u_{\text{вх}}$ може бути значно меншою за ЕРС $e_{\text{вх}}$, оскільки на вході підсилюючого каскаду утворений діляк напруг $R_{\text{г}} - R_{\text{вх}}$ з незначним опором $R_{\text{вх}}$:

$$u_{\text{вх}} = e_{\text{вх}} \cdot \frac{R_{\text{вх}}}{R_{\text{г}} + R_{\text{вх}}}.$$

Аналогічні ускладнення виникають у роботі підсилюючого каскаду, якщо опір навантаженням $R_{\text{н}}$ значно менший за вихідний опір підсилювача $R_{\text{вих}}$.

Співвідношення для визначення коефіцієнта підсилення за напругою одержимо за рівняннями для вхідного і вихідного кола еквівалентної схеми заміщення підсилювача (рис. 2.20, складених відповідно до першого і другого законів Кірхгофа:

$$u_{\text{вх}} \approx h_{11\text{E}} \cdot i_{\text{вх}},$$

$$h_{21\text{E}} i_{\text{вх}} = h_{22\text{E}} u_{\text{вих}} + \frac{u_{\text{вих}}}{R_{\text{к}}}.$$

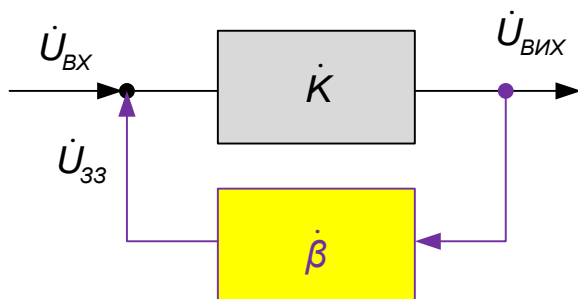


Рис. 2.21

За спільним рішенням цих рівнянь, маємо:

$$u_{\text{вих}} = \frac{u_{\text{вх}}}{h_{11\text{E}}} \cdot \left(\frac{h_{21\text{E}}}{h_{22\text{E}} + 1/R_{\text{к}}} \right).$$

Коефіцієнт підсилення за напругою підсилювального каскаду зі

спільним емітером без навантаження ($R_H \gg R_{\text{вих}}$) може бути визначений за виразом:

$$K_u = \frac{U_{\text{вих}}}{U_{\text{вх}}} = \frac{h_{21E} \cdot R_K}{h_{11E} (1 + h_{22E} \cdot R_K)} \approx h_{21E} \cdot \frac{R_K}{h_{11E}},$$

оскільки $h_{22E} = 10^{-5} \div 10^{-6}$ См, а $R_K = 10^3 \div 10^4$ Ом, то $h_{22E} \cdot R_K \ll 1$.

2.1.7. Зворотні зв'язки у підсилювачах

2.1.7.1. Загальні поняття

Зворотним зв'язком (ЗЗ) називають передачу енергії з виходу підсилювача до його входу.

ЗЗ, який охоплює один каскад, називають **місцевим**, а якщо охоплює весь багатокаскадний підсилювач - **загальним**. Структурну схему підсилювача зі зворотним зв'язком зображено на рис. 2.21.

Кола, за допомогою яких забезпечують ЗЗ, називають колами зворотного зв'язку. Коло прямої передачі сигналу і коло ЗЗ утворюють петлю зворотного зв'язку. Бувають ЗЗ однопетльові та багатопетльові.

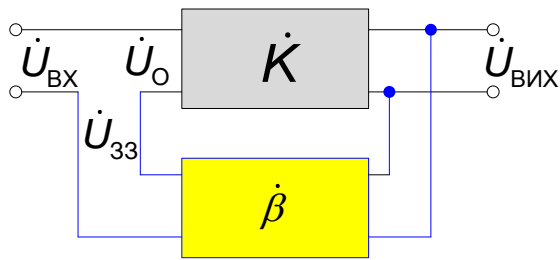
Коло ЗЗ характеризується коефіцієнтом зворотного зв'язку $\beta = \frac{U_{\text{ЗЗ}}}{U_{\text{вих}}}$.

Вхідна і вихідна напруги, коефіцієнт підсилення K та коефіцієнт зворотного зв'язку β у загальному випадку можуть бути величинами комплексними. Це може привести до фазового зсуву в областях низьких та високих частот за рахунок реактивних елементів, які можуть бути як у самому підсилювачі, так і у колі зворотного зв'язку.

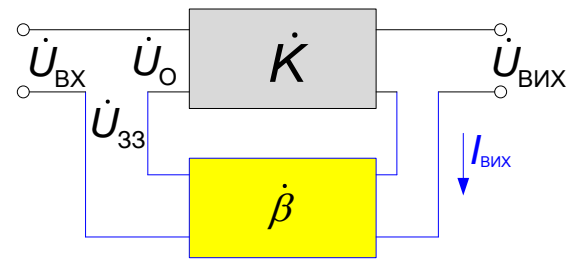
ЗЗ може спеціально вводитися в підсилювач для зміни його характеристик і параметрів, а також виникати за рахунок впливу (зазвичай не бажаного) вихідних кіл на вхідні (паразитний ЗЗ).

2.1.7.2. Класифікація ЗЗ

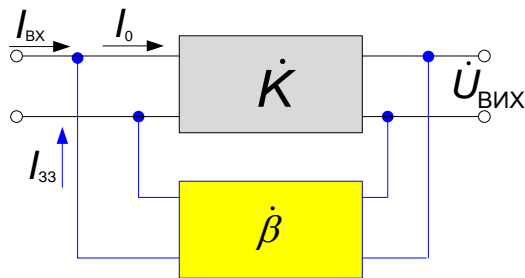
На рис.2.22 наведені структурні схеми підсилювачів із зворотними зв'язками.



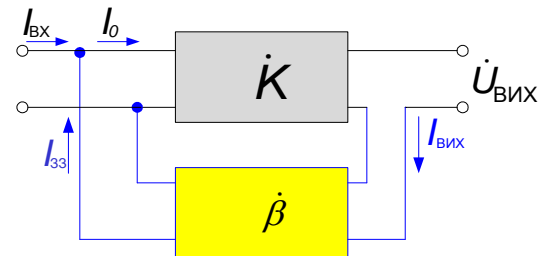
Послідовний ЗЗ за напругою



Послідовний ЗЗ за струмом



Паралельний ЗЗ за напругою



Паралельний ЗЗ за струмом

Рис.2.22

Зворотні зв'язки класифікують за такими ознаками:

- В залежності від способу подачі сигналу ЗЗ до входу підсилювача розрізняють:

1. **Послідовні ЗЗ** – якщо у вхідному колі алгебраїчно складаються напруги вхідного сигналу і сигналу ЗЗ;

2. **Паралельні ЗЗ** – якщо у вхідному колі алгебраїчно складаються струми вхідного сигналу і сигналу ЗЗ.

- В залежності від способу одержання сигналу ЗЗ розрізняють:

1. **Зворотні зв'язки за напругою**, якщо сигнал ЗЗ пропорційний вихідній напрузі;

2. **Зворотні зв'язки за струмом**, якщо сигнал ЗЗ пропорційний вихідному струму.

Таким чином розрізняють:

- Послідовні ЗЗ за напругою;
- послідовні ЗЗ за струмом;
- паралельні ЗЗ за напругою;

- паралельні ЗЗ за струмом.

Кожен з перерахованих зворотних зв'язків може привести або до збільшення, або до зменшення результуючого сигналу на вході підсилювача. В першому випадку ЗЗ називається **додатним**, в другому – **від'ємним**.

2.1.7.3. Вплив ЗЗ на основні параметри підсилювачів

Коефіцієнт підсилення. Розглянемо підсилювач з послідовним зворотним зв'язком за напругою (рис. 2.23), який має найбільш поширене використання. У вхідному колі підсилювача діє напруга $\dot{U}_0 = \dot{U}_{ВХ} \pm \dot{U}_{ЗЗ}$,

де $\dot{U}_{ЗЗ} = \beta \dot{U}_{ВИХ}$, а $\beta = \frac{R_2}{R_1 + R_2}$ - коефіцієнт зворотного зв'язку.

Вихідна напруга підсилювача:

$$\dot{U}_{ВИХ} = \dot{K} \dot{U}_0 = \dot{K} \left(\dot{U}_{ВХ} \pm \dot{U}_{ЗЗ} \right) = \dot{K} \left(\dot{U}_{ВХ} \pm \beta \dot{U}_{ВИХ} \right), \text{ де}$$

\dot{K} - коефіцієнт підсилення підсилювача без зворотного зв'язку;

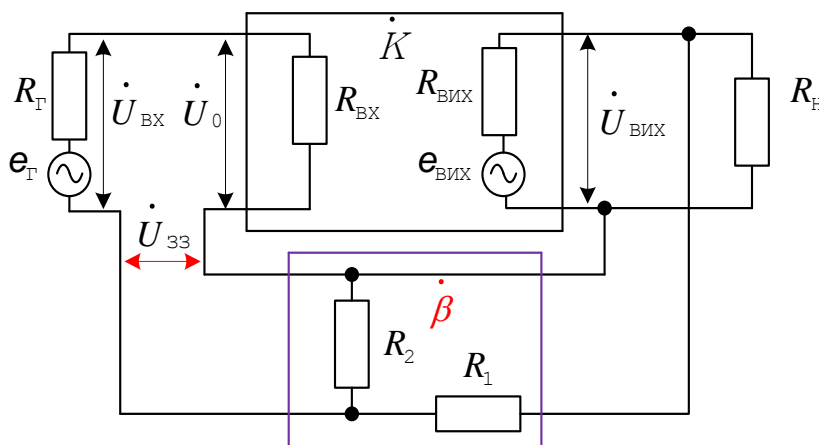


Рис.2.23

$\dot{U}_{ВИХ} = \dot{K}_{ЗЗ} \dot{U}_{ВХ}$

- вихідна напруга підсилювача з урахуванням ЗЗ.

знак «+» - для додатного ЗЗ;

знак « - » - для від'ємного ЗЗ.

Поділив обидві

частини цього рівняння на $\dot{U}_{ВХ}$ одержимо:

$$\frac{\dot{U}_{ВИХ}}{\dot{U}_{ВХ}} = \dot{K} \left(1 \pm \dot{\beta} \frac{\dot{U}_{ВИХ}}{\dot{U}_{ВХ}} \right), \text{ де } \frac{\dot{U}_{ВИХ}}{\dot{U}_{ВХ}} = \dot{K}_{ЗЗ} - \text{коєфіцієнт підсилення}$$

підсилювача зі ЗЗ за напругою.

$$\dot{K}_{ЗЗ} = \dot{K} \left(1 \pm \dot{\beta} \dot{K}_{ЗЗ} \right).$$

З отриманого виразу визначимо коєфіцієнт підсилення підсилювача зі ЗЗ:

$$\dot{K}_{ЗЗ} = \frac{\dot{K}}{1 \pm \dot{\beta} \dot{K}}, \text{ де}$$

- знак «+» - для від'ємного ЗЗ;
- знак «-» - для додатного ЗЗ.

Якщо врахувати що $\dot{\beta} \dot{K} \gg 1$, то $\dot{K}_{ВЗЗ} \approx 1/\dot{\beta}$ - тобто коєфіцієнт підсилення підсилювача з від'ємним ЗЗ визначається коєфіцієнтом зворотного зв'язку $\dot{\beta}$.

Аналіз виразу коєфіцієнта підсилення підсилювача зі зворотнім зв'язком показує, що від'ємний зворотний зв'язок зменшує коєфіцієнт підсилення підсилювача в $(1 + \dot{\beta} \dot{K})$ раз. Додатний зворотний зв'язок, навпаки, збільшує коєфіцієнт підсилення.

Здебільшого, підсилювачі проектуються таким чином, що виконується нерівність $\dot{\beta} \dot{K} \gg 1$ (в цьому випадку зворотній зв'язок називають глибоким). Тоді вираз коєфіцієнта підсилення підсилювача із зворотнім від'ємним зв'язком

набуває вигляду: $\dot{K}_{ВЗЗ} \approx 1/\dot{\beta}$.

Таким чином, за умови виконання нерівності $\dot{\beta} \dot{K} \gg 1$ підсилювач, охоплений глибоким від'ємним зворотним зв'язком, має дуже цінну властивість:

його підсилення залежить тільки від параметрів ланки зворотного зв'язку і не залежить від параметрів каналу прямого підсилення сигналу. Ця властивість дає змогу знизити вимоги до параметрів (точності, стабільності, частотного діапазону тощо) елементів каналу прямого підсилення підсилювача під час його проектування.

Стабільність коефіцієнта підсилення. Розглянемо, як впливає від'ємний зворотний зв'язок на стабільність коефіцієнта підсилення. Якщо підсилювач без зворотного зв'язку має відносну нестабільність $\delta K = \Delta K / K$, де ΔK – його абсолютна нестабільність, то відносну нестабільність коефіцієнта підсилення підсилювача зі зворотним зв'язком можна визначити за виразом

$$\delta K_{\beta} = \frac{\Delta K_{\beta}}{K_{\beta}} = \frac{1}{K_{\beta}} \left[\frac{K + \Delta K}{1 + (K + \Delta K)\beta} - \frac{K}{1 + \beta \cdot K} \right].$$

Виконавши нескладні алгебраїчні перетворення, отримаємо

$$\delta K_{\beta} = \frac{\Delta K / K}{(1 + \beta K) + \Delta K \beta} \cong \frac{\Delta K / K}{(1 + \beta K)}.$$

Таким чином, нестабільність коефіцієнта підсилення підсилювача з від'ємним зворотним зв'язком менша приблизно в $(1 + \beta K)$ разів порівняно з нестабільністю підсилювача без зворотного зв'язку.

Вхідний та вихідний опори підсилювача. Розглянемо вплив на $R_{ВХ}$ послідовного зворотного зв'язку.

$$R_{ВХ} = \frac{U_{ВХ}}{I_{ВХ}}; \text{ де } U_{ВХ} = U_0 \pm U_{ЗЗ}$$

- знак «+» відповідно при ВЗЗ;
- знак «-» - при ДЗЗ.

$$\text{Напруга зворотного зв'язку } U_{ЗЗ} = \beta U_{ВІХ} = \beta K U_0.$$

З урахуванням цього, вхідний опір підсилювача з послідовним зворотним зв'язком буде визначатись виразом:

$$R_{BX33} = \frac{U_0 \pm \beta K U_0}{I_{BX}} = \frac{U_0}{I_{BX}} (1 \pm \beta K) = R_{BX} (1 \pm \beta K),$$

де знак «+» відповідно при ВЗЗ, а - «-» - при ДЗЗ.

Таким чином, вхідний опір підсилювача, охопленого послідовним від'ємним зворотним зв'язком збільшується в $(1 + \beta K)$ разів.

При паралельному ЗЗ вхідний опір визначимо через вхідну провідність:

$$R_{BX33} = \frac{1}{Y_{BX}} = 1/[Y_{BX} + \gamma(1 \pm K_U)],$$

де $\gamma = 1/R_{33}$, «+» при ДЗЗ, «-» при ВЗЗ за струмом, R_{33} – опір копа ЗЗ.

Вихідний опір підсилювача з від'ємним зв'язком за напругою визначається

$$R_{ВИХ33} = \frac{R_{ВИХ}}{1 \pm \beta K_U},$$

де «+» при ДЗЗ, а знак «-» при ВЗЗ.

При ЗЗ за струмом вихідний опір підсилювача визначається

$$R_{ВИХ33} = R_{ВИХ} (1 \pm \beta K_U) R, \text{ де «+» при ВЗЗ, а «-» при ДЗЗ.}$$

Вплив від'ємного зворотного зв'язку на ширину смуги частот підсилювача. Електронний підсилювач має важливу властивість — добуток коефіцієнта підсилення K на ширину смуги частот Δf є сталою величиною, тобто $K \Delta f = const$.

Оскільки, коефіцієнт підсилення підсилювача, охопленого від'ємним зворотним зв'язком, зменшується в $(1 + \beta K)$ разів, то ширина смуги частот Δf підсилювача відповідно збільшується в $(1 + \beta K)$ разів (рис. 2.24), тобто $\Delta f_{ВЗЗ} = \Delta f (1 + \beta K)$.

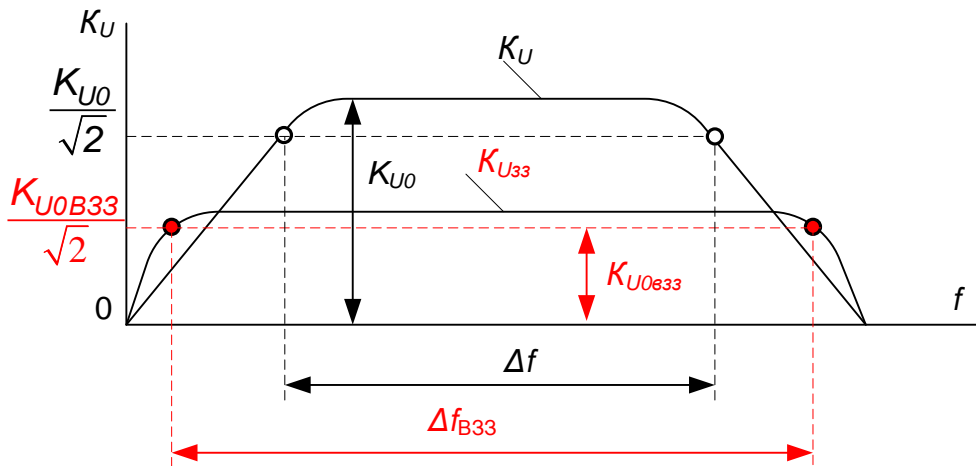


Рис. 2.24

Висновки:

Коефіцієнт підсилення підсилювача зі ЗЗ залежить:

- від способу подачі напруги ЗЗ (паралельний ЗЗ чи послідовний ЗЗ);
- виду ЗЗ (додатного чи від'ємного);
- глибини ЗЗ (β);
- і не залежить від способу одержання ЗЗ (за напругою чи струмом).

Вхідний опір підсилювача зі ЗЗ залежить:

- від способу подачі ЗЗ (паралельна чи послідовна);
- від виду ЗЗ (ДЗЗ чи ВЗЗ);
- глибини ЗЗ (β);
- і не залежить від способу одержання ЗЗ (за напругою чи струмом).

Послідовний ВЗЗ збільшує в $(1 + \beta K)$ разів $R_{вх}$, що дозволяє ефективно підсилювати сигнали джерел з великими внутрішніми опорами.

Вихідний опір підсилювача зі ЗЗ залежить:

- способу одержання ЗЗ (за напругою чи струмом);
- від виду ЗЗ (ДЗЗ чи ВЗЗ);
- глибини ЗЗ (β);
- і не залежить від способу подачі напруги ЗЗ (паралельний ЗЗ чи послідовний ЗЗ);

ВЗЗ приблизно в $(1 + \beta K)$ разів зменшує сигнали гармонік, що виникають через нелінійні спотворення в тих каскадах підсилювача, які охоплені ЗЗ. Аналогічно ВЗЗ впливає на напруги спотворень (фону, наведень і т.п.).

ВЗЗ зменшує частотні і фазові спотворення приблизно в $(1 + \beta K)$ разів. При цьому амплітудно-частотна характеристика стає більш рівномірною. Слід зауважити, що в разі присутності фазових зсувів у колі зворотного зв'язку, фазові спотворення в підсилювачах можуть з ВЗЗ можуть зрости.

В підсилювачах в основному використовуються ВЗЗ, тому що він дозволяє підвищити стабільність їх роботи, а також покращити інші їх важливі параметри і характеристики. ДЗЗ знаходять застосування в генераторах та іноді в частотно-вибірних підсилювачах.

2.1.8. Емітерний повторювач

Емітерним повторювачем (ЕП) називається підсилювальний каскад на біполярному транзисторі, включеному за схемою з спільним колектором (СК). Принципова схема найбільш поширеного варіанта схеми ЕП приведена на рис. 2.25. У ній колектор через дуже малий внутрішній опір джерела живлення з'єднаний з спільною шиною каскаду, тобто вивід від колектора є спільним виводом для вхідного і вихідного кола ЕП. Слід відзначити, що в розглядаємій схемі колектор з'єднаний з спільною шиною тільки за змінним сигналом, для

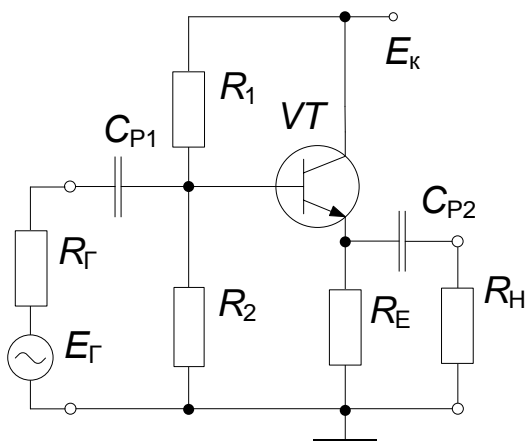


Рис. 2.25

якого малий вихідний опір джерела живлення. Основою ЕП є два елемента: резистор R_E і транзистор VT .

Напруги і струми в режимі спокою ЕП задаються резисторами R_1 , R_2 і R_E .

Резистор R_E забезпечує динамічний режим роботи транзистора

$E_K = U_{KEC} + I_{EC} R_E$. При цьому U_{KEC} і $I_{EC} R_E$

повинні бути приблизно однаковими.

Крім того, резистор R_E забезпечує також температурну стабілізацію режиму спокою.

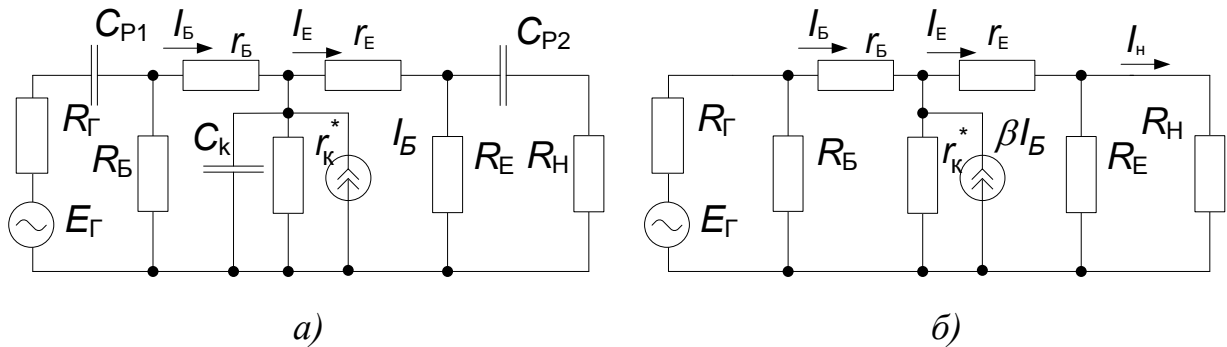


Рис. 2.26

Конденсатори C_{P1} і C_{P2} виконують функції розділових елементів за постійною складовою, або з'єднуючих – за змінною складовою сигналу.

Неважко впевнитися, що ЕП не інвертує вхідний сигнал.

Напряга змінного вхідного сигналу подається між базою і спільною шиною, а вихідна напруга знімається між емітером і спільною шиною пристрою. Таким чином, виходить, що напруга сигналу, прикладеного до емітерного переходу, є різницею $U_{ВХ}-U_{ВНХ}$, тобто в схемі ЕП має місце 100%-й від'ємний зворотний зв'язок (ВЗЗ) за напругою.

На рис. 2.26, а приведена повна еквівалентна схема ЕП, а на рис. 2.26, б - для середніх частот.

Основні параметри ЕП будемо визначати на основі еквівалентної схеми для середніх частот, враховуючи при цьому, що $R_B = \frac{R_1 R_2}{R_1 + R_2}$, а R_E і R_H

визначають еквівалентне навантаження $R_{Некв} = \frac{R_E R_H}{R_E + R_H}$.

Вхідний опір ЕП визначимо, враховуючи, що $r_k^* \gg (r_E + R_{Некв})$:

$$R_{ВХ} = \frac{[r_B + (1 + \beta)(r_E + R_{Некв})] R_B}{r_B + (1 + \beta)(r_E + R_{Некв}) + R_B} \approx r_B + (1 + \beta)(r_E + R_{Некв})..$$

Якщо виконується умова, що $R_B \gg r_B + (1+\beta)(r_E + R_{\text{Некв}})$, то $R_{\text{ВХ}} = r_B + (1+\beta)(r_E + R_{\text{Некв}})$ і складає **сотні кілоом**.

Великий вхідний опір є одним з основних параметрів ЕП, однак щоб його одержати необхідно використовувати високоомний базовий дільник.

Вихідний опір ЕП визначимо за умови, що опори резисторів R_B і r_k^* достатньо великі:

$$R_{\text{ВИХ}} = \frac{\left(r_E + \frac{r_B + R_{\Gamma}}{1+\beta} \right) R_E}{r_E + \frac{r_B + R_{\Gamma}}{1+\beta} + R_E}.$$

Враховуючи, що $\frac{r_B + R_{\Gamma}}{1+\beta} \ll r_E$ і $R_A \gg r_A$, одержимо

$R_{\text{ВИХ}} \approx r_E$ і складає **десятки ом**.

Малий вихідний опір є другою характерною особливістю ЕП, яка дозволяє використовувати його в якості узгоджувального пристрою при роботі на низькоомне навантаження.

Із еквівалентної схеми (рис. 2.26, б) можна визначити коефіцієнт підсилення ЕП за струмом:

$$K_i = \frac{I_H}{I_{\text{ВХ}}} = \frac{(1+\beta)I_B R_E}{I_B (R_E + R_H)} = \frac{(1+\beta)R_E}{R_E + R_H}.$$

Коефіцієнт підсилення за напругою визначається відношенням:

$$K_U = \frac{U_{\text{ВИХ}}}{U_{\text{ВХ}}} = \frac{(1+\beta)I_B R_{\text{Некв}}}{I_B R_{\text{ВХ}}} = \frac{(1+\beta)R_{\text{Некв}}}{r_B + (r_E + R_{\text{Некв}})(1+\beta)}.$$

Якщо врахувати, що $r_B \ll (r_E + R_{\text{Некв}})(1+\beta)$ і $r_E \ll R_{\text{Некв}}$, то одержимо $K_U \approx 1$.

Емітерний повторювач підсилює потужність. Коефіцієнт підсилення за потужністю визначається

$$K_P = K_U K_i \approx K_i.$$

Слід відзначити, що ЕП, дякуючи малому вихідному опору, може ефективно працювати навіть на відносно велике ємнісне навантаження.

2.1.9. Каскади підсилення на польових транзисторах

2.1.9.1. Підсилювальний каскад на польовому транзисторі за схемою зі спільним витоком (СВ)

Серед підсилювачів, виконаних на польових транзисторах, найбільш широко використовується каскад, в якому польовий транзистор включений за схемою зі спільним витоком.

Підсилювальні каскади на польових транзисторах нині набули значного поширення, оскільки вони мають істотно більший вхідний опір в порівнянні з підсилювальними каскадами на біполярних транзисторах.

Найбільше використовується підсилювальний каскад зі спільним витоком (аналог схеми зі спільним емітером), рис. 2.27. У цьому каскаді резистор R_C , включений в коло стоку, забезпечує динамічний режим транзистора VT . Величина спаду напруги на резисторі R_B від постійної складової струму витоку I_{BP} через резистор R_3 , забезпечує напругу $U_{ЗВР}$, рис. 2.28.

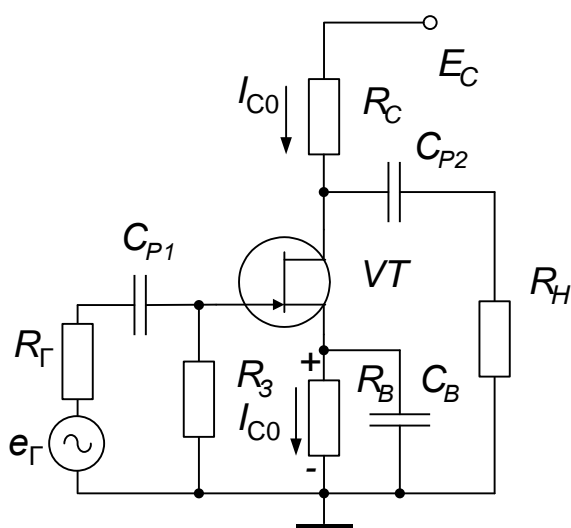


Рис.2.27

Напруга $U_{ЗВР}$ на резисторі R_B , що визначає місце робочої точки P' на перехідній (стік-затворній) характеристиці $I_C = f(U_{ЗВ})$, за наявності вхідного сигналу буде мати також змінну складову, тобто буде мати місце від'ємний зворотний зв'язок за змінною складовою сигналу. Для його усунення паралельно резистору R_B включають конденсатор C_B такої величини, щоб його

опір для нижньої граничної частоти f_H підсилювальних сигналів був набагато менший за R_B . За цієї умови можна вважати, що виток транзистора VT за змінною складовою з'єднаний зі спільною точкою підсилювача. З'єднання R_B - C_B

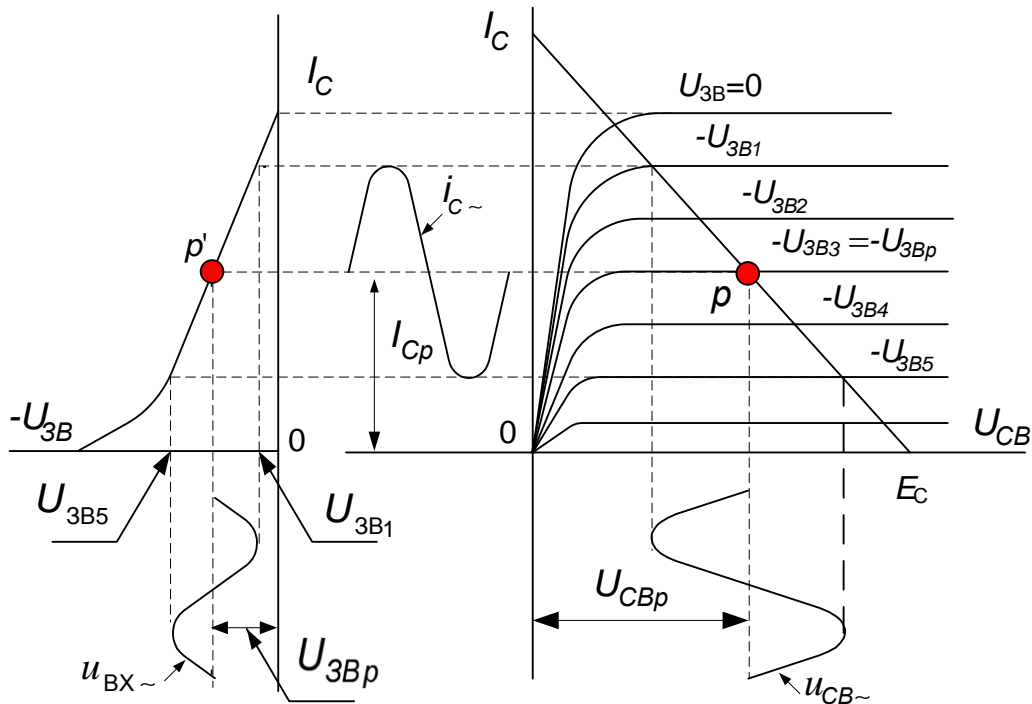


Рис. 2.28

називають колом автоматичного зміщення робочої точки.

Резистор R_B забезпечує також температурну стабілізацію початкового стану робочої точки транзистора за рахунок від'ємного зворотного зв'язку за постійною складовою струму виток транзистора. Призначення розділових конденсаторів C_{P1} і C_{P2} повинні бути зрозумілими з вище висловлених пояснень до підсилювачів на біполярних транзисторах.

Аналізувати роботу підсилювача на польових транзисторах зручно також за допомогою графічного аналізу (рис. 2.28), подібного до графічного аналізу роботи підсилювачів на біполярних транзисторах.

З метою одержання схеми заміщення підсилювача розглядають вираз, що показує залежність приросту струму стоку транзистора ΔI_C від напруги між

затвором і витоком $U_{ЗВ}$ і напруги між стоком і витоком $U_{СВ}$. Цей вираз для функції двох змінних має вигляд:

$$\Delta I_C = \frac{\partial I_C}{\partial U_{ЗВ}} \Delta U_{ЗВ} + \frac{\partial I_C}{\partial U_{СВ}} \Delta U_{СВ}.$$

Якщо прирости струму та напруги у цьому виразі замінити відповідними змінними складовими, використати вирази основних параметрів польового

транзистора (крутизну S та диференційний опір стоку r_C) та

врахувати, що змінна складова напруги між стоком і витоком

чисельно дорівнює і зворотна за фазою спаду напруги на

резисторі R_C є вихідною напругою підсилювача, тобто

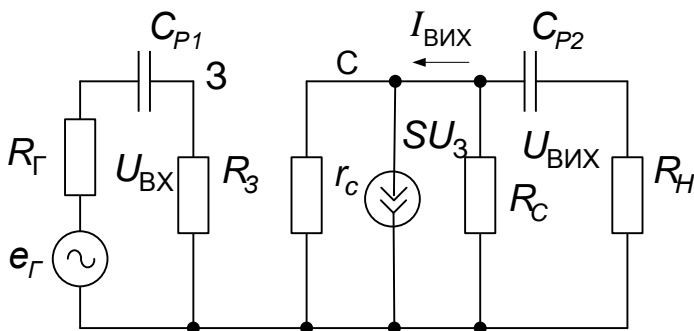


Рис. 2.29

$U_{\text{вих}} = -R_C \cdot i_C$, одержимо:

$$i_C = S \cdot u_{\text{вх}} - \frac{R_C}{r_C} \cdot i_C,$$

або відносно i_C

$$i_C = S \cdot u_{\text{вх}} \frac{r_C}{r_C + R_C}.$$

За допомогою останнього виразу можна побудувати схему заміщення підсилювача, рис. 2.29.

З аналізу схеми заміщення можна визначити вхідний та вихідний опори підсилювача:

$R_{\text{вх}} \approx R_3 = 10^5 \div 10^6$ Ом (вхідний опір польових транзисторів, тобто опір між затвором і витоком має значення порядку 10^8 Ом, тому вхідний опір підсилювача визначається опором резистора R_3).

$$R_{\text{вих}} = \frac{r_c \cdot R_c}{r_c + R_c} \approx R_c \approx 10^3 \text{ Ом, де } (r_c \approx 10^4 \div 10^5 \text{ Ом});$$

Таким чином, $R_{\text{вих}} \ll R_{\text{вх}}$, що є вагомою перевагою підсилювальних каскадів на польових транзисторах.

Враховуючи, що $r_c \gg R_c$, коефіцієнт підсилення за напругою для не навантаженого підсилювача визначиться за виразом:

$$K_U = S \cdot \frac{r_c \cdot R_c}{r_c + R_c} \approx S \cdot R_c.$$

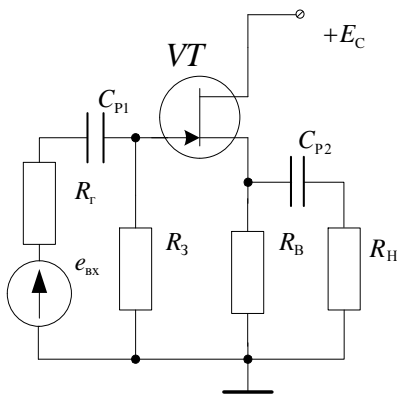


Рис. 2.30

2.1.9.2. Витоковий повторювач

Крім підсилювальних каскадів зі спільним витоком в електронних пристроях використовують підсилювальні каскади зі спільним стоком, рис. 2.30. В цьому каскаді резистор, що забезпечує динамічний режим роботи транзистора, включений в коло витоку, а стік за змінними складовими струму і напруги з'єднаний зі спільною точкою підсилювача.

Підсилювальний каскад зі спільним стоком за своїми властивостями аналогічний емітерному повторювачу. Він має значний вхідний опір і коефіцієнт підсилення за струмом, малий вихідний опір, близький до одиниці коефіцієнт підсилення за напругою, а напруга вихідного сигналу знаходиться у фазі з вхідною напругою. Тому цей каскад називають витоковим повторювачем. Його використовують, як і емітерний повторювач, для узгодження джерел сигналів з високим вихідним опором з низькоомним навантаженням.

2.1.10. Підсилювачі з трансформаторними зв'язками

Підсилювачі, в яких зв'язок між каскадами виконується за допомогою трансформаторів, називаються підсилювачами з трансформаторними зв'язками.

Використання трансформаторів в якості елемента зв'язку дозволяє:

1. Узгоджувати опір навантаження (R_H) з вихідним опором підсилювача ($R_{ВИХ}$) і опору джерела вхідного сигналу (R_T) з вхідним опором підсилювача ($R_{ВХ}$).

2. Одержати порівняно з підсилювальним каскадом з RC-зв'язком більше підсилення підсилювача за напругою (якщо коефіцієнт трансформації трансформатора $n > 1$) або за струмом (якщо $n < 1$).

Недоліками підсилювачів з трансформаторним зв'язком є:

1. Більші габарити, маса та вартість.
2. Нерівномірність АЧХ в широкому діапазоні частот.
3. Більші частотні та нелінійні спотворення.

Трансформаторний зв'язок в основному використовується в підсилювачах низької частоти та в підсилювачах потужності, які зазвичай є вихідними каскадами багатокаскадних підсилювачів.

Для того, щоб підсилювач віддавав у навантаження максимальну потужність, необхідно виконати умову $R_{ВИХ} = R_H$, що просто виконати за допомогою трансформаторного зв'язку.

Основними показниками підсилювачів потужності є:

- Корисна потужність, що передається до навантаження P_H ,
- Коефіцієнт корисної дії (к.к.д.) - η ,
- Коефіцієнт нелінійних спотворень (коефіцієнт гармонік) – K_T ,
- Смуга пропускання АЧХ.

При проектуванні підсилювачів потужності основну увагу звертають на можливість одержання максимального к. к. д., малі нелінійні спотворення і габарити. Величини η і K_T в більшості визначаються станом спокою транзистора – класом підсилення.

Нелінійні спотворення в транзисторних каскадах потужності зумовлені залежністю коефіцієнта підсилення за струмом від режиму роботи транзистора, нелінійністю характеристик транзистора, а також нелінійністю характеристик намагнічення магнітної системи трансформатора. Режим класу А

характеризується роботою транзисторів на майже лінійних відрізках ВАХ, що забезпечує мінімальні нелінійні спотворення підсилювальних сигналів (зазвичай $K_{\Gamma} < 1\%$). Однак при роботі підсилювача в класі *A* транзистор весь час перебуває у відкритому стані ($\Theta = 180^\circ$) і постійно споживає потужність від джерела живлення, що знижує к.к.д. схеми (зазвичай $\eta < 0,4$).

За цієї причини підсилювачі потужності, які працюють у класі *A* (однотактні підсилювачі), використовуються в тих випадках, коли необхідно одержати мінімальні спотворення, а потужність навантаження (P_H) і к.к.д. (η) не мають визначного значення.

Більш потужні варіанти вихідних каскадів працюють в класі *B*. При цьому в режимі спокою транзистор закритий ($I_{60} = 0$) і не споживає потужності від джерела живлення. У режимі класу *B* транзистор буде відкритий тільки на протязі половини періоду вхідного сигналу, тобто $\Theta = 90^\circ$. Підсилювачі, що працюють в класі *B*, мають більший к.к.д. (до 0,7).

Режим класу *B* використовується в двотактних підсилювачах потужності. Недоліком режиму класу *B* є більший рівень нелінійних спотворень (до 10%). Для зменшення нелінійних спотворень двотактні підсилювачі можуть працювати в проміжному класі підсилення *AB*.

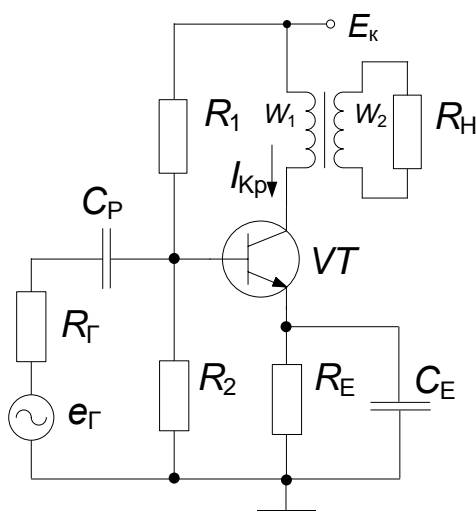


Рис. 2.31

2.1.11. Підсилювачі потужності

Вимоги, що пред'являються до підсилювача потужності, накладають особливості у виборі параметрів елементів схеми та їх режимів роботи.

Основним завданням підсилювача потужності є передача споживачу максимальної потужності при високому коефіцієнті підсилення за потужністю, максимальному к.к.д., мінімальних частотних

і нелінійних спотворень.

2.1.11.1. Однотактний підсилювач потужності

Однотактні підсилювачі потужності зазвичай працюють у режимі класу А.

У вихідному колі підсилювача, зображеного на рис. 2.31 опір постійному струму визначається активним опором первинної обмотки трансформатора $r_{1тр}$ і опором R_E . Через це лінія навантаження каскаду за постійним струмом, яка проводиться за рівнянням $E_K = U_{KE} + I_K(r_{1тр} + R_E)$, проходить майже вертикально (рис. 2.32), що пов'язано з малими опорами колекторного і емітерного кіл за постійною складовою $R_H = (r_{1тр} + R_E)$.

Для одержання максимальної потужності точка спокою P повинна знаходитись поблизу гіперболи допустимої потужності втрат на колекторі транзистора при максимальній температурі навколишнього середовища ($P_{Кмакс доп}$), яка є довідковою величиною транзистора.

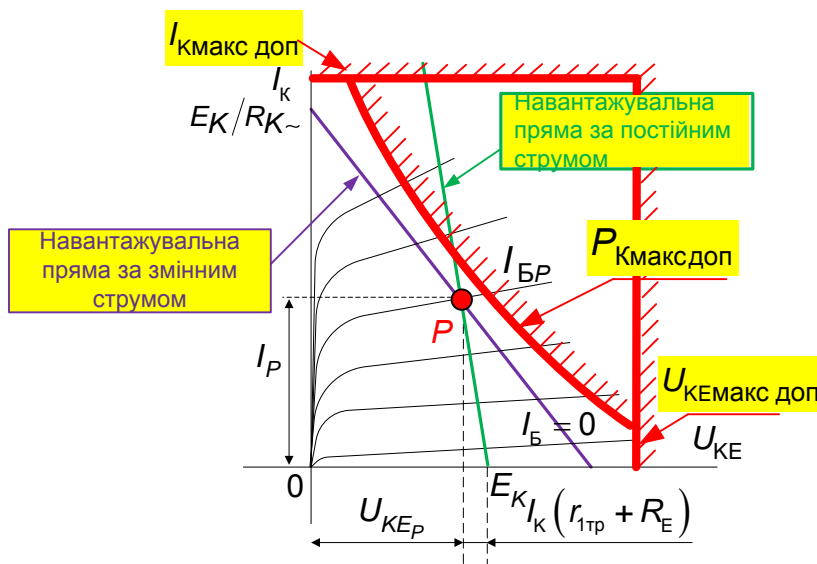


Рис. 2.32

Величина базового струму $I_{Бр}$, що забезпечує вибраний колекторний струм $I_{Кр}$, забезпечується дільником R_1, R_2 .

Навантажувальна лінія за змінною складовою визначається опором навантаження R_H приведеним до первинної обмотки трансформатора

$$E_K = U_{KE} + I_K R_{K\sim},$$

де $R_{K\sim} = R_{H\sim} = \frac{(R_H + r_{2\text{тр}})}{n^2} + r_{1\text{тр}} \approx \frac{R_H}{n^2}$ - опір навантаження приведений до первинної обмотки трансформатора;

$r_{1\text{тр}}, r_{2\text{тр}}$ - опори первинної і вторинної обмоток трансформатора;

$n = \frac{W_2}{W_1}$ - коефіцієнт трансформації трансформатора.

З цього виразу визначається максимальний колекторний струм

$I_{K\text{макс}} = \frac{E_K}{R_{K\sim}}$ і через цю точку і точку спокою P проводять навантажувальну

пряму за змінним струмом.

Для забезпечення мінімальних нелінійних спотворень початкове положення робочої точки P слід вибирати з точки зору симетрії півхвиль струму.

При подачі на вхід синусоїдального сигналу струм колектора буде змінюватись практично за законом синусоїди з амплітудою $I_{K\text{макс}\sim}$, (рис. 2.33).

Слід зазначити, що напруга U_{KE} значно перевищує E_K . Це пояснюється тим, що енергія накопичена індуктивністю намагнічення при зменшенні струму визиває появу е. р. с. самоіндукції.

Потужність змінного струму, що виділяється в первинній обмотці трансформатора і потужність в навантаженні пов'язані відношенням

$$P_{K\sim} = \frac{P_H}{\eta_{\text{тр}}},$$

де $\eta_{\text{тр}}$ - к. к. д. трансформатора.

У разі синусоїдальної форми вхідного сигналу (рис. 11.3) потужність в колекторному колі визначається добутком діючих значень змінних струму і напруги $P_{K\sim} = \frac{I_{K\text{макс}} U_{KE\text{макс}}}{2}$ і визначається графічно площею заштрихованого трикутника.

Потужність, що споживається від джерела живлення, визначається добутком струму і напруги в режимі спокою $P_0 = I_{Kp} U_{KEp}$, яка дорівнює площі заштрихованого прямокутника.

$$\text{К. к. д. колекторного кола } \eta_k = \frac{P_{k\sim}}{P_0} = \frac{I_{k\text{макс}} U_{kE\text{макс}}}{2I_{kP} U_{kEP}}$$

З даного виразу і рис. 2.33 видно, що з при збільшені рівня вихідного сигналу к. к. д. η_k збільшується і наближається до максимальної величини 0,5 при $I_{k\text{макс}} = I_{kP}$ і $U_{kE\text{макс}} = U_{kEP}$. Якщо врахувати втрати в трансформаторі і колах зміщення, то реальний к. к. д. знаходиться в межах 0,30 – 0,35.

Для найбільш повного використання транзистора координати точки P потрібно вибирати за умови одержання максимальних амплітуд напруги і струму колектора, тобто $U_{kEP} = U_{kE\text{макс}\sim}$; $I_{kP} = I_{k\text{макс}\sim}$.

Для забезпечення мінімальних нелінійних спотворень початкове положення робочої точки необхідно вибирати з урахуванням симетрії півхвиль струму.

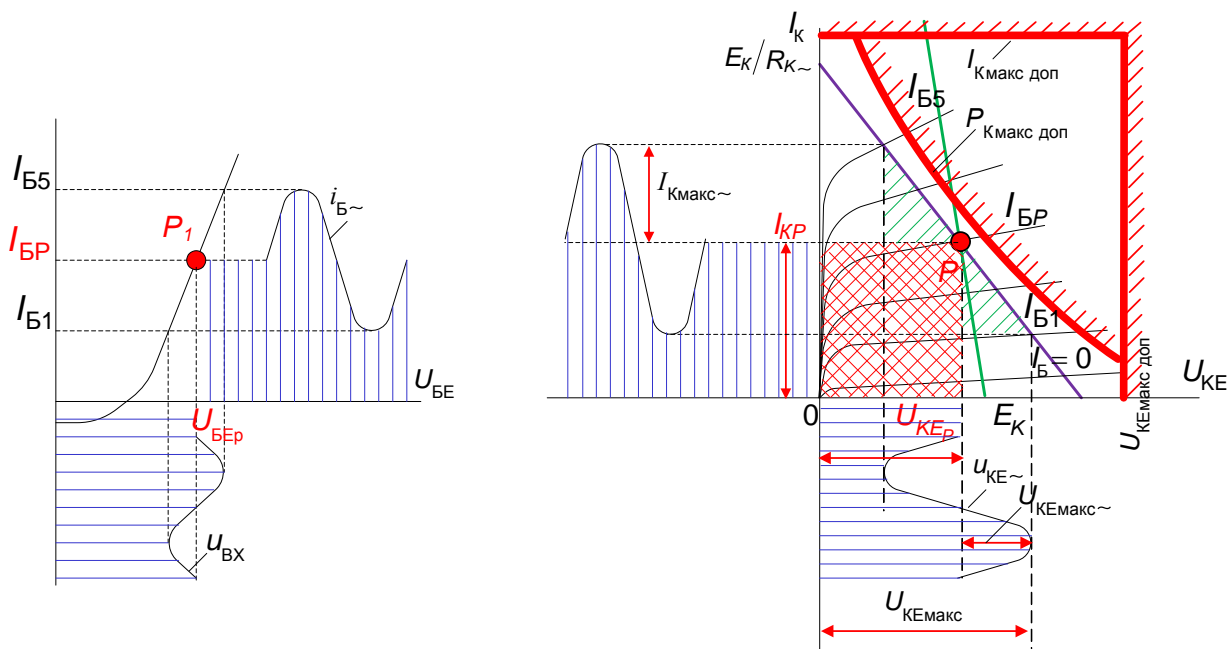


Рис. 2.33

На максимальні значення амплітуд напруг і струмів накладаються очевидні обмеження:

$$U_{KEp} \approx U_{KEмакс\sim} < \frac{U_{KEмакс\ доп}}{2};$$

$$I_{Kp} \approx I_{Kмакс\sim} < \frac{I_{Kмакс\ доп}}{2};$$

де $U_{KEмакс\ доп}$ і $I_{Kмакс\ доп}$ - відповідно максимально допустимі напруга і струм транзистора.

Максимальна напруга між колектором і емітером дорівнює

$$U_{KEмакс} = U_{KEc} + U_{KE\simмакс}.$$

2.1.11.2. Двотактні підсилювачі потужності

Двотактний підсилювач потужності має симетричну структуру і складається з двох однакових половин, рис. 2.34. Два ідентичні за характеристиками транзистори $VT1$ і $VT2$ увімкнені за схемою зі спільним емітером працюють в однаковому режимі. Єдина відмінність в роботі половин схеми підсилювача є те, що напруги і струми в колах баз транзисторів зворотні за фазою і, як наслідок, зворотні фази напруг і струмів в колах колекторів.

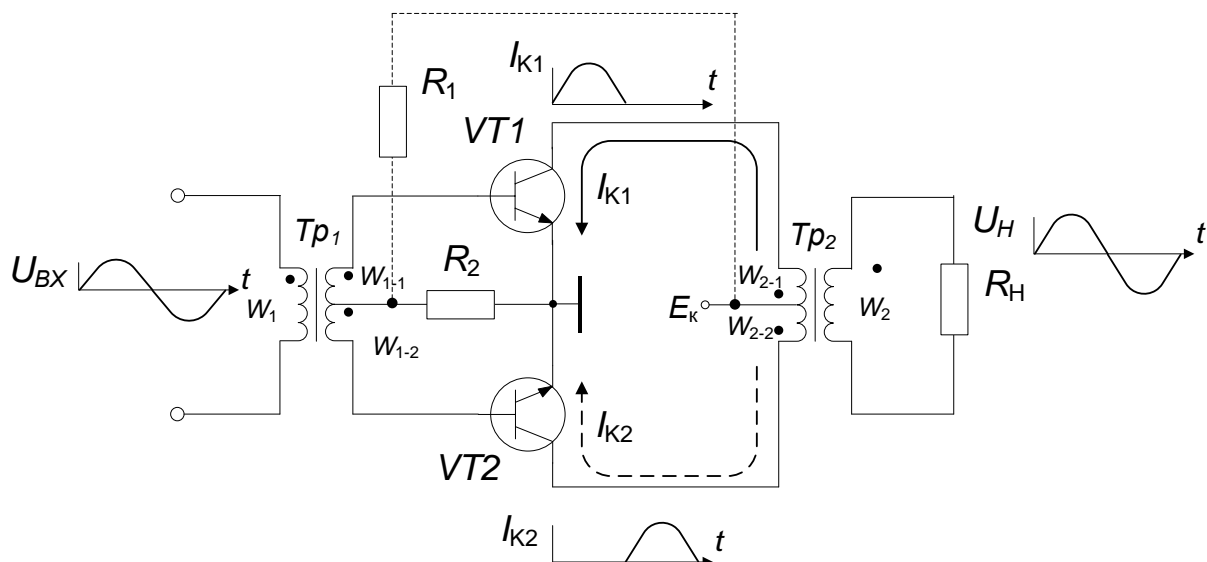


Рис. 2.34

Призначення елементів схеми підсилювача аналогічне схемі однотоктного підсилювача за винятком того, що вони обслуговують два транзистори.

Вхідний трансформатор $Tr_{вх}$ забезпечує одержання двох однакових за модулем, але зворотних за фазою напруг вхідних сигналів $u_{вх1}$ і $u_{вх2}$. Вихідний трансформатор відносно вторинної обмотки підсумовує змінні струми і напруги в колекторних колах транзисторів. До вторинної обмотки трансформатора приєднаний навантажувальний пристрій з опором R_H .

Розглянемо принцип роботи підсилювача в режимі класу B .

При відсутності вхідних напруг на базах обох транзисторів в їх колекторних колах будуть протікати зворотні струми колекторних переходів $I_{к0}$, якими, через їх малість, можна нехтувати. Напруга на навантаженні буде відсутня. Між колектором і емітером кожного транзистора буде прикладена напруга джерела живлення E_K .

У разі подачі вхідного сигналу, що починається з додатної півхвилі, на вторинній обмотці W_{1-1} трансформатора Tr_1 буде діяти додатна відносно

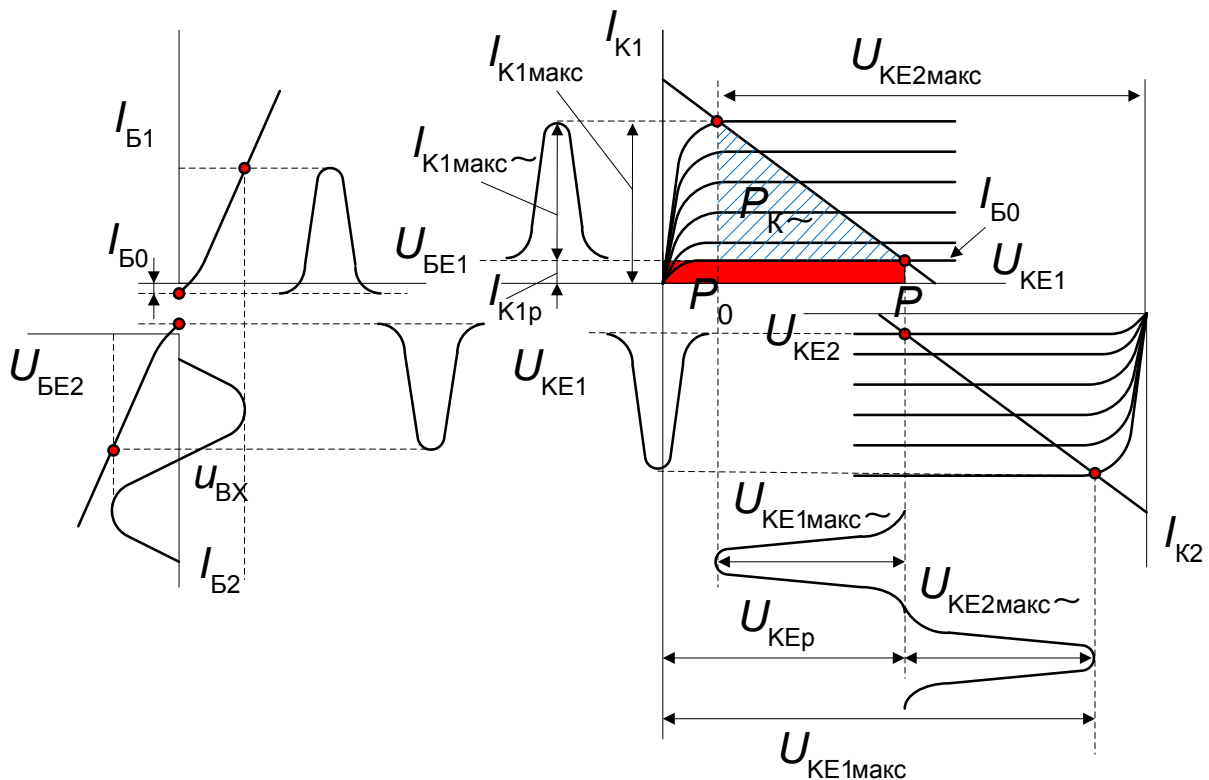


Рис. 2.35

загальної точки півхвилі напруги, а на вторинній обмотці W_{1-2} – від’ємна

півхвиля. В результаті транзистор $VT1$ буде відкритий, а – $VT2$ закритий (рис. 2.35).

Через півперіоду вхідної напруги зміняться полярності напруг на вторинних обмотках трансформатора Tr_1 (і відповідно на базах транзисторів), що приведе до запирання транзистора $VT1$ і відпирання - $VT2$. Таким чином, транзистори пропускають струми по чергово, по півперіодам (з зсувом на 180°), як видно з діаграм колекторних струмів на рис.2.34. Форми колекторних струмів показані на рис. 2.35.

При зміні миттєвого значення колекторного струму будь-якого транзистора появляється е. р. с. на обох первинних обмотках трансформатора Tr_2 .

Колекторним струмом транзистора $VT1$ в обмотці W_{2-1} наводиться е. р. с. самоіндукції, а в W_{2-2} - е. р. с. взаємоіндукції, а колекторним струмом транзистора $VT2$ – навпаки. На вторинній обмотці W_2 трансформатора Tr_2 наводиться е. р. с. взаємоіндукції $u_2 = u_H = u_{2-1}(u_{2-2})n_2$, де $n_2 = W_2 / W_{2-1}$.

Потужність вихідного сигналу, що виділяється в первинних обмотках вихідного трансформатора, визначається площею заштрихованого трикутника (рис. 2.35):

$$P_{ВИХ\sim} = U_{КЕмакс\sim} I_{Кмакс\sim} / 2.$$

Потужність, яка передається до навантаження, визначається з урахуванням к.к.д. трансформатора Tr_2 :

$$P_H = \eta_{Tr_2} P_{ВИХ\sim}.$$

У кожному плечі двотактного каскаду протікає пульсуючий струм, середнє значення якого визначається як:

$$I_{сер} = \frac{1}{\pi} \int_0^{\pi} I_{Кмакс\sim} \sin \omega t d\omega t = \frac{2I_{Кмакс\sim}}{\pi}.$$

Потужність, що споживається каскадом від джерела живлення,

$$P_{сер} = E_K I_{сер} = \frac{2E_K I_{Kмакс\sim}}{\pi}$$

К. к. д. колекторних кіл каскаду знайдемо, поділив $P_{вих\sim}$ на $P_{сер}$:

$$\eta_k = \frac{P_{вих\sim}}{P_{сер}} = \frac{\pi U_{KEмакс\sim} I_{Kмакс\sim}}{4 E_K I_{Kмакс\sim}} = \frac{\pi U_{KEмакс\sim}}{4 E_K}$$

К. к. д. всього каскаду

$$\eta = \eta_{тр2} \eta_k = \eta_{тр2} \frac{\pi U_{KEмакс\sim}}{4 E_K}$$

Якщо прийняти, що $U_{KEмакс\sim} = E_K$ і $\eta_{тр2} = 1$, то максимальне значення к.к.д., який можна одержати від двотактного каскаду, буде дорівнювати

$$\eta = \frac{\pi}{4} = 0,785.$$

З урахуванням того, що $U_{KEмакс\sim} < E_K$ і $\eta_{тр2} = 0,8 \div 0,9$, реальний к.к.д. розглянутого підсилювача складає $0,7 \div 0,8$, що вдвічі більше ніж у підсилювача класу А.

Слід відзначити, що відсутність у режимі класу В початкового зміщення приводить до нелінійних спотворень вихідного сигналу (див. рис. 11.9). Це пов'язано з нелінійністю вхідних характеристик транзисторів на початковому відрізку. Як видно з рис. 2.35, при синусоїдальній вхідній напрузі форми базових струмів є спотвореними. Через це будуть спотворені форми колекторних струмів і, як наслідок, вихідна напруга підсилювача.

Для зменшення спотворень базових струмів використовують режим класу АВ, при якому за допомогою резисторів R_1 і R_2 (рис. 2.34) задається початкова напруга зміщення на базах транзисторів.

При наявності напруги зміщення $U_{сер}$ і початкових струмів $I_{Бр} \neq 0$ обох транзисторів вхідна напруга діє на збільшення базового струму одного транзистора і зменшення другого. В результаті цього результуюча вхідна

характеристика каскаду буде близькою до прямої лінії (показана пунктиром на рис. 2.36).

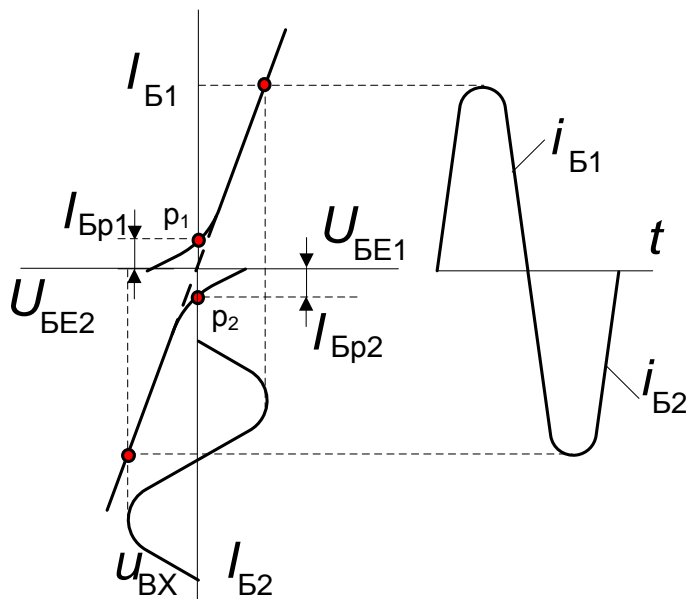


Рис. 2.36

Таким чином, вплив нелінійності вхідних характеристик транзисторів на режим підсилення зменшується. При синусоїдальній вхідній напрузі струми транзисторів будуть визначатися півхвилями синусоїди.

Переваги двотактних підсилювачів особливо відчутні при використанні режиму роботи транзисторів в класі *B*. В

цьому випадку кожний транзистор бере участь у формуванні тільки половини періоду вихідного сигналу. Переваги наступні: значний коефіцієнт корисної дії, незначні нелінійні спотворення сигналу, оскільки компенсуються вищі гармонійні складові. По тій же причині зменшені вимоги до пульсацій випрямленої напруги джерела живлення. До недоліків потрібно віднести складність схеми підсилювача, що пов'язана з наявністю двох трансформаторів з виводом від середньої точки.

2.1.12. Вибірні (селективні) підсилювачі

Вибірні підсилювачі призначені для підсилення сигналів у деякій вузькій смузі частот. На рис. 2.37 приведена амплітудно-частотна характеристика вибірного підсилювача.

Сму́га пропускання вибірного підсилювача $2\Delta f = f_B - f_H$ визначається на рівні, де коефіцієнт підсилення зменшується в $\sqrt{2}$ разів відносно його максимального значення.

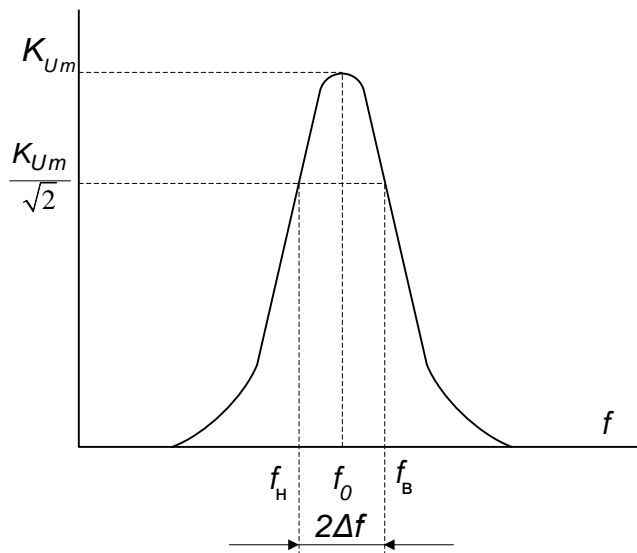


Рис. 2.37

Відношення верхньої і нижньої бокових частот складає відношення $f_B/f_H = 1,001 - 1,1$.

Селективність таких підсилювачі оцінюють добротністю $Q = f_0/2\Delta f$, величина якої може складати десятки і сотні.

Частотна селективність створює високу завадостійкість систем, що працюють на фіксованих

частотах. Такі системи широко використовуються в пристроях автоматичного керування і контролю, в радіоприймачах і телевізійних пристроях, у багатоканальних системах зв'язку.

Вибірні підсилювачі на частотах більших десятків кілогерц утворюють введенням паралельного коливального LC - контуру в коло навантаження підсилювальних каскадів. Такі підсилювачі ще називають резонансними.

Низькочастотні вибірні підсилювачі виконують із зворотними частотнозалежними зв'язками, в якості яких використовують RC -кола.

Вибірні підсилювачі з резонансним LC -контуром

Принципова схема резонансного підсилювача зображена на рис. 2.38. У колекторне коло транзистора включений паралельний коливальний контур, опір якого на резонансній частоті є максимальний і чисто активний (рис. 2.39). Навантаження можна підключити через розділовий конденсатор C_{p2} , або

трансформатор. Інші елементи схеми виконують ті ж функції, що і в RC -підсилювачах.

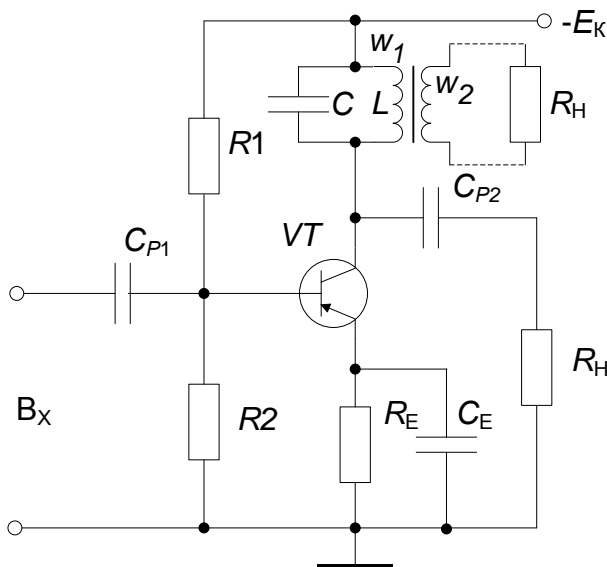


Рис. 2.38

Резонансна частота паралельного LC -контур розраховується за формулою

$$f_{\text{рез}} = \frac{1}{2\pi\sqrt{LC}}.$$

Опір контуру (рис. 2.40) на резонансній частоті максимальний і визначається за наступною формулою: $R_{\text{крез}} = \rho^2 / r$,

де $\rho = \sqrt{L/C}$ - характеристичний

опір контуру,

r - опір сумарних втрат в елементах L і C коливального контуру.

При відхиленні від резонансної частоти опір контура зменшується через шунтуючу дію індуктивності при зменшенні частоти або ємності при її збільшенні. Це визиває зменшення коефіцієнта підсилення підсилювача

$$K_U = K_1 \frac{R_H}{R_{Bx}}.$$

Таким чином, максимальний коефіцієнт підсилення підсилювача буде на резонансній частоті.

Опори $R_{\text{крез}}$ і r визначають добротність коливального контуру:

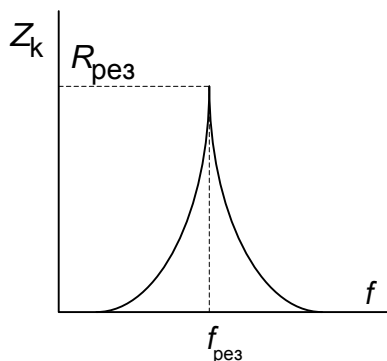


Рис. 2.39

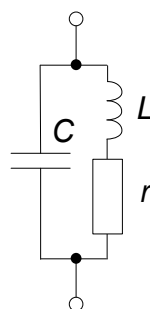


Рис. 2.40

$$Q = \rho / r = R_{\text{крез}} / \rho.$$

Схема заміщення для вихідного кола підсилювача на резонансній частоті для змінного струму зображена на рис. 2.41.

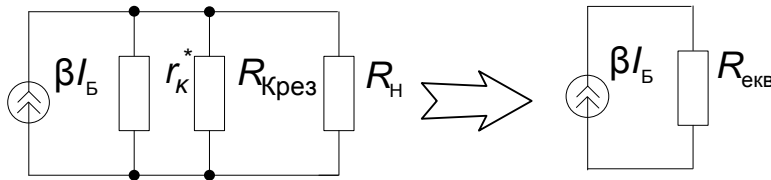


Рис. 2.41

Величина
 $R_{\text{екв}} = R_{\text{крез}} \parallel r_k^* \parallel R_H$
 визначає еквівалентний
 опір вихідного кола

каскаду на резонансній частоті $f_{\text{рез}}$, а також еквівалентну добротність коливального контуру:

$$Q_{\text{екв}} = R_{\text{екв}} / \rho.$$

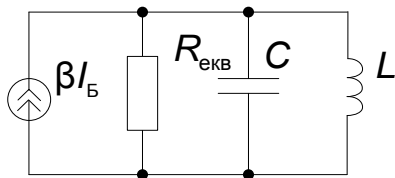


Рис. 2.42

Еквівалентна схема підсилювача на частотах відмінних від резонансної ($f \neq f_{\text{рез}}$) зображена на рис. 2.42.

Опір навантажувального кола каскаду буде визначатись виразом:

$$|Z| = \frac{R_{\text{екв}}}{\sqrt{1 + \left(Q_{\text{екв}} \frac{2\Delta f}{f_{\text{рез}}} \right)^2}}.$$

З даного виразу видно, що на резонансній частоті ($\Delta f = 0$) опір навантаження буде максимальним, а по мірі відхилення частоти від резонансної Δf буде збільшуватись і відповідно опір навантажувального кола буде зменшуватись. Це приведе до пропорційного зменшення коефіцієнта підсилення підсилювача. Якщо опір навантаження зменшиться в $\sqrt{2}$ раз, то в стільки ж разів зменшиться коефіцієнт підсилення підсилювача.

Вибірний підсилювач з частотно-вибірними RC- колами

На частотах десятки – сотні герц використання вибірних підсилювачів резонного типу недоцільно через збільшення L і C , що приводить до погіршенню технічних (добротність, вибірковість) і техніко-економічних (маса, розміри, вартість) показників. У таких випадках використовують вибіркові підсилювачі з частотно-залежними зворотними зв'язками. У діапазоні звукових

і особливо промислових частот вузькосмугові підсилювачі виконують з зворотними зв'язками через частотно-вибірні RC -кола.

З частотно-вибірних RC - кіл найбільш широко використовують схему подвійного T -подібного моста, зображеного на рис. 2.43, *а*, амплітудно-частотна і фазо-частотна характеристики якого приведені на рис. 2.43, *б*.

На частоті ω_0 коефіцієнт передачі подвійного T -подібного моста дорівнює нулю ($\beta = 0$). Частота ω_0 називається частотою налаштування або частотою квазірезонансу. За умови, що $R_1=R_2=R$; $R_3=R/2$; $C_1=C_2=C$; $C_3=2C$, частота $\omega_0 = 1/RC$.

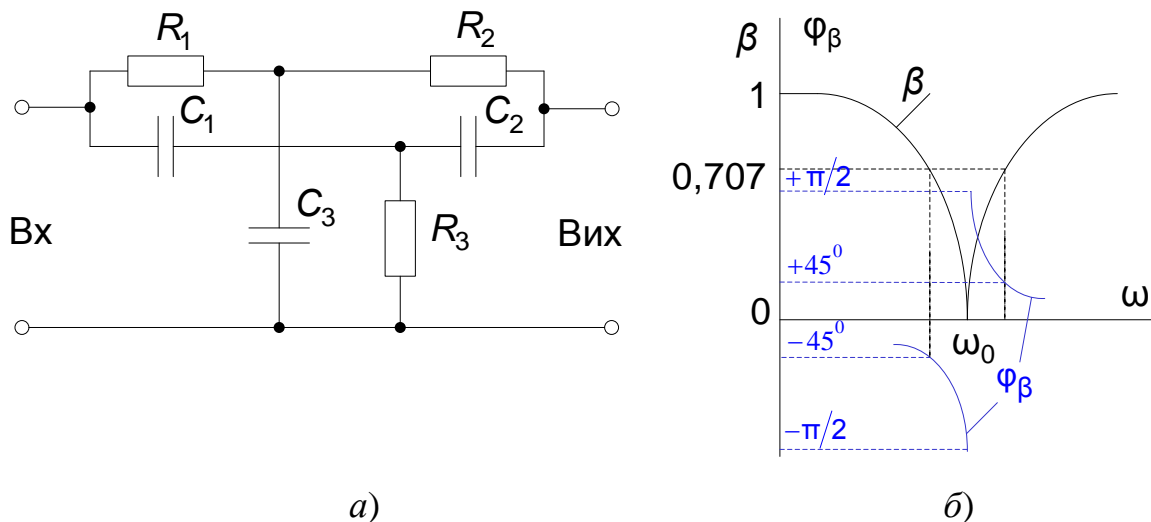


Рис. 2.43

Враховуючи, що подвійний T -подібний міст на частоті ω_0 має коефіцієнт передачі $\beta = 0$, то його потрібно включати в коло від'ємного зворотного зв'язку. На рис. 2.44, *а* зображена схема вибіркового підсилювача з колом частотно-залежного зворотного зв'язку у вигляді подвійного T -подібного моста, а на рис. 2.44, *б* – його АЧХ.

Оскільки транзистор, включений за схемою з СЕ, зсуває фазу вихідного сигналу на 180° , то T -подібний міст включається в коло від'ємного зворотного зв'язку.

При частоті ω_0 коефіцієнт передачі подвійного Т-подібного моста зменшується до нуля, тобто ВЗЗ на цій частоті буде відсутній, і коефіцієнт

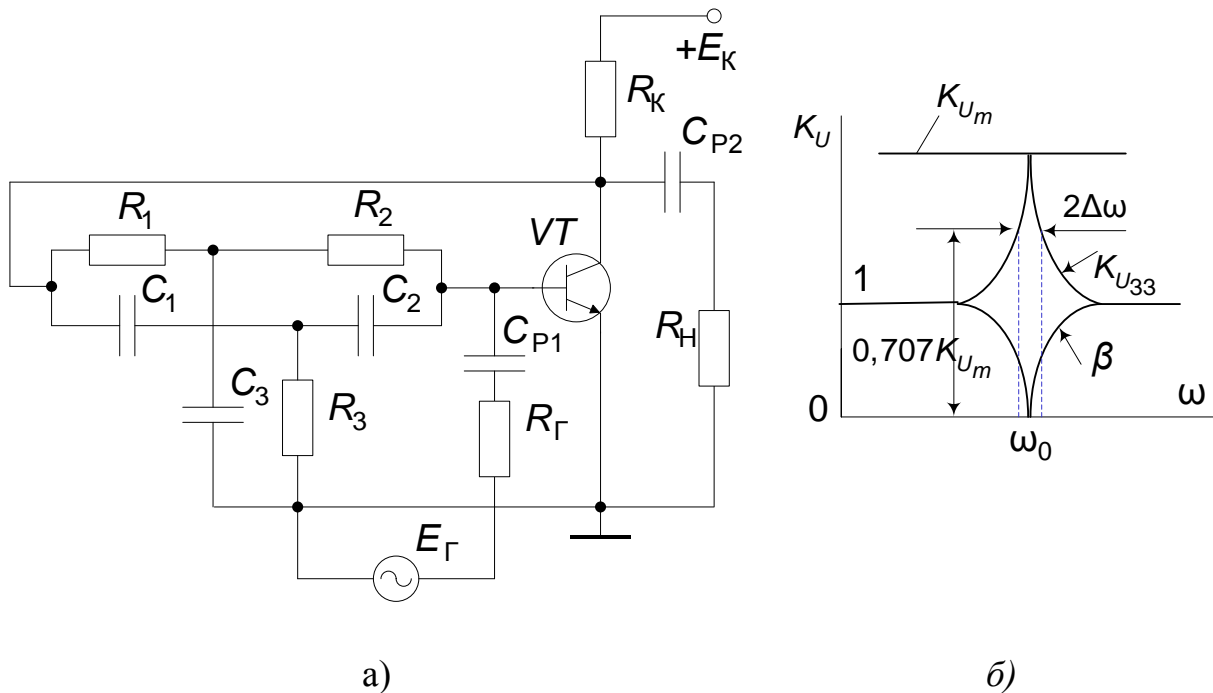


Рис. 2.44

підсилення буде мати максимальну величину і дорівнювати K_{Um} .

На частотах відмінних від ω_0 на роботу підсилювача впливає ВЗЗ. Коефіцієнт передачі моста зростає, наближаючись до одиниці $|\beta| \rightarrow 1$, і сигнал з виходу підсилювача повністю передається колом ВЗЗ на його вхід. В підсилювачі діє глибокий ВЗЗ і коефіцієнт підсилення підсилювача з таким ЗЗ близький до одиниці.

Для забезпечення високої вибірконості подвійного Т-подібного моста в підсилювачах необхідно забезпечити режим роботи моста на виході близьким до режиму холостого ходу, а вхідний сигнал подавати від джерела з малим внутрішнім опором. Такий режим можна забезпечити, якщо Т-подібний міст включити в підсилювач поміж емітерними повторювачами.

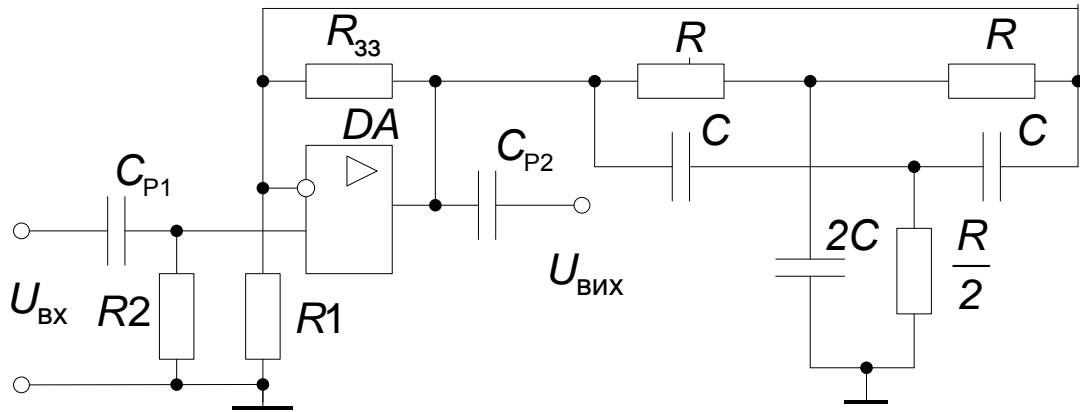


Рис. 2.45

При побудові вибірних підсилювачів з подвійним Т-подібним мостом у колі ВЗЗ бажано використовувати операційні підсилювачі (рис. 2.45).

До інвертуючого входу подається сигнал ВЗЗ через подвійний Т-подібний міст, а до прямого входу підсилювальний сигнал. Крім частотно-залежного від'ємного зворотного зв'язку, за допомогою резисторів $R1$ і $R33$ вводиться частотно незалежний ВЗЗ для забезпечення необхідного коефіцієнта підсилення підсилювача: $K_{Um} = 1 + R_{33}/R1$.

2.1.13. Підсилювачі постійного струму (ППС). Поняття дрейфу ППС і заходи по його зменшенню

Загальні положення

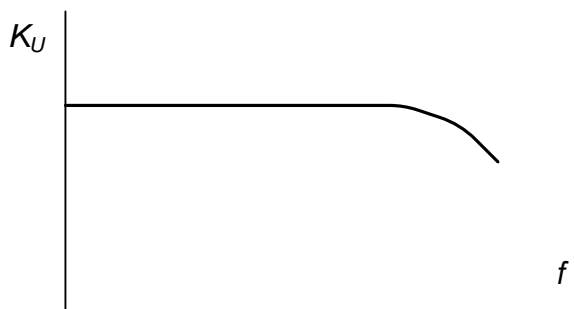


Рис. 2.46

Підсилювачами постійного струму (ППС) називаються пристрої, призначені для підсилення повільно змінюваних сигналів аж до нульової частоти. На рис. 2.46 наведена АЧХ для ППС. Визначальною особливістю ППС є відсутність розділових

елементів, призначених для розділення підсилювальних каскадів один від іншого, а також від джерела сигналу і навантаження за постійним струмом.

Для здійснення передачі сигналів з частотами близькими до нуля в ППС використовується безпосередній (гальванічний) зв'язок. Такий зв'язок вносить в підсилювач специфічні особливості. Безпосередній зв'язок затрудняє встановлення і стабілізацію необхідного режиму спокою підсилювача. Крім того, при безпосередньому зв'язку між каскадами через підсилювач проходять і підсилюються не тільки корисні сигнали, а також і флуктуації, що зумовлені нестабільністю джерел живлення, зміною електричних параметрів схеми та наведеннями ззовні. Такі флуктуації зумовлюють наявність на виході ППС напруги при відсутності на його вході корисного сигналу.

Зміна напруги на виході ППС в разі відсутності або незмінності корисного сигналу на його вході називається дрейфом нуля ППС. Величину дрейфу оцінюють зміною вихідної напруги за одиницю часу при незмінному або рівному нулю вхідному сигналі. Максимальне самовільне відхилення вихідної напруги $\Delta U_{\text{вих}}$ ППС за відповідний проміжок часу при замкненому вході називається абсолютним дрейфом нуля. Якість ППС зазвичай оцінюють за напругою дрейфу нуля, приведенного до входу підсилювача: $\epsilon_{\text{др}} = \Delta U_{\text{вих}} / K_U$ при $U_{\text{вх}} = \text{const}$. Величина $\epsilon_{\text{др}}$ обмежує мінімальний вхідний сигнал, тобто визначає чутливість підсилювача. Розрізняють часовий і температурний дрейф. Часовий дрейф пов'язаний зі зміною параметрів елементів схеми в часі. Температурний дрейф зумовлений впливом на параметри елементів схеми температури.

З метою зниження дрейфу нуля в ППС можуть використовуватись наступні методи:

- Використання глибоких від'ємних зворотних зв'язків;
- Використання високо стабільних джерел живлення;
- Використання високо термостабільних елементів схеми;

- Використання ППС з перетворенням (перетворення постійного струму в змінний і підсилення змінного струму, а потім його випрямлення);

Побудова підсилювачів за балансними схемами.

Підсилювачі прямого підсилення

Схема двокаскадного ППС прямого підсилення наведена на рис.2.47.

Живлення схеми здійснюється від спільного джерела E_K .

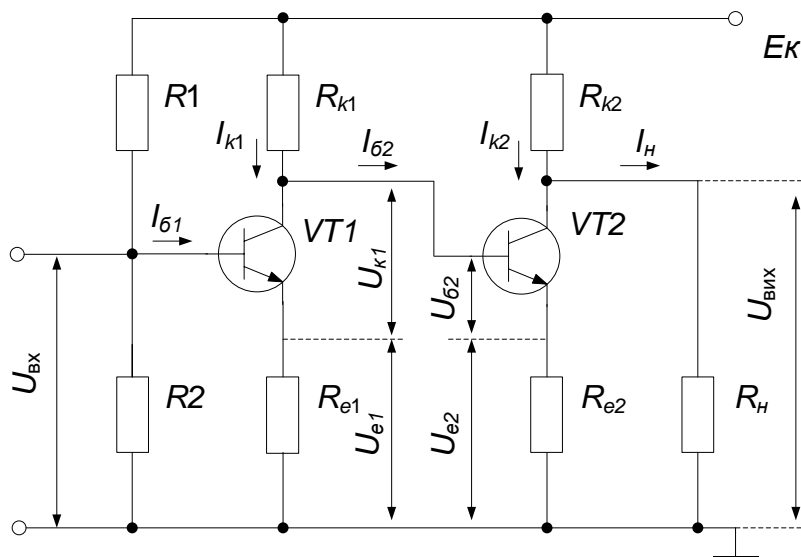


Рис. 2.47

Напряга вхідного сигналу U_{BX} подається до бази транзистора $VT1$ і після підсилення першим каскадом безпосередньо передається до входу наступного каскаду підсилення на транзисторі $VT2$.

Напряга зміщення на базу подається за допомогою дільника $R1, R2$. При цьому порівняно високий потенціал колектора $VT1$, відповідний режиму спокою, прикладається до бази транзистора $VT2$. Якщо не забезпечити його компенсацію, то струми I_{b2} і I_{k2} можуть вирости настільки, що транзистор $VT2$ опиниться в режимі насичення. У приведеній схемі колекторна напруга U_{k1} компенсується емітерною напругою U_{e2} транзистора $VT2$, так що напруга U_{b2} визначається $U_{b2} = U_{k1} + U_{e1} - U_{e2}$.

Ця напруга забезпечує необхідної величини базовий струм

$$I_{b2} = \frac{U_{b2}}{h_{11e2}} = \frac{U_{b2}}{R_{ex2}}, \text{ відповідний нормальному режиму роботи другого каскаду.}$$

У режимі узгодження каскадів повинні виконуватись наступні співвідношення:

$$R_{k1} = \frac{E_k - U_{k1} - U_{e1}}{I_{k1} + I_{b2}}; \quad R_{k2} = \frac{E_k - U_{k2} - U_{e2}}{I_{k2} + I_n}.$$

Очевидно, що чим більша величина колекторної напруги попереднього каскаду підсилення, тим більшим повинно бути падіння напруги на емітерному резисторі наступного каскаду при заданому колекторному струмові. При цьому збільшується необхідне значення емітерного опору і втрати напруги джерела живлення, що погіршує економічність схеми.

Оскільки в кожному наступному каскаді підсилена величина корисного сигналу більша, ніж у попередньому, то значення потенціалу колектора U_k , відповідне режиму спокою, повинне збільшуватися від каскаду до каскаду. За цієї причини опір R_e у кожному наступному каскаді підсилення повинен бути більший ніж у попередньому.

У разі зменшення R_k падає коефіцієнт підсилення каскаду за напругою. При збільшенні R_e зростає глибина від'ємного зворотного зв'язку, що також приводить до зменшення коефіцієнта підсилення.

Внаслідок цього коефіцієнт підсилення ППС прямого підсилення зменшується від каскаду до каскаду. За цієї причини побудова таких підсилювачів з кількістю каскадів більше трьох недоцільна.

При розробці ППС потрібно забезпечити узгодження потенціалів не тільки між каскадами, але і з джерелом вхідного сигналу і навантаженням. Якщо джерело сигналу ввімкнути на вході підсилювача між базою першого транзистора і спільною шиною, то через нього буде протікати постійна складова струму від джерела живлення E_k . Для усунення цього струму включають генератор вхідного сигналу між базою транзистора $VT1$ і середньою точкою дільника напруги, утвореного резисторами $R1$ і $R2$.

На рис. 2.48 приведена принципова схема з включенням таким чином генератора вхідної напруги. При вірно вибраному дільнику потенціал його

середньої точки в режимі спокою дорівнює потенціалу спокою на базі першого транзистора. Навантаження підсилювача зазвичай включається в діагональ моста, утвореного елементами вихідного кола підсилювача. Номінали резисторів R_3 і R_4 вибираються таким чином, щоб напруга середньої точки ділянки в режимі спокою дорівнювала напрузі на колекторі транзистора. При цьому в режимі спокою струм в навантаженні буде відсутній.

2.1.14. Диференційний підсилювач, принцип дії та основні параметри

Диференційний підсилювач (ДП) представляє собою балансний ППС з джерелом стабільного струму в емітерному колі.

Диференційні підсилювачі мають малий дрейф нуля, великий коефіцієнт підсилення диференційного сигналу, великий коефіцієнт подавлення синфазних завад, великий вхідний опір. На рис. 2.49 приведена схема диференційного підсилювача, яка виконана за принципом збалансованого моста, два плеча

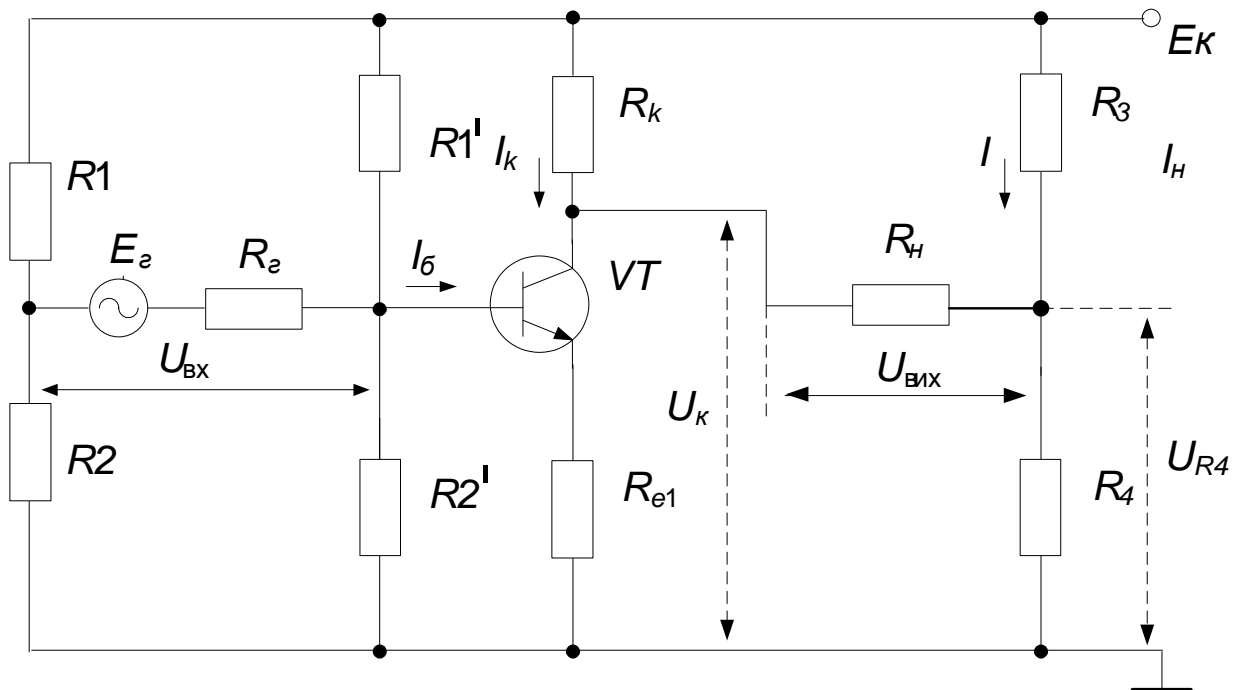


Рис.2.48

якого утворені резисторами R_{k1} і R_{k2} , а два інших – транзисторами VT_1 і VT_2 . Опір навантаження (R_n) включений між колекторами транзисторів, тобто в

діагональ моста. Живлення ДП здійснюється від двох джерел, напруги яких однакові за модулем і протилежні за знаком. Використання другого джерела

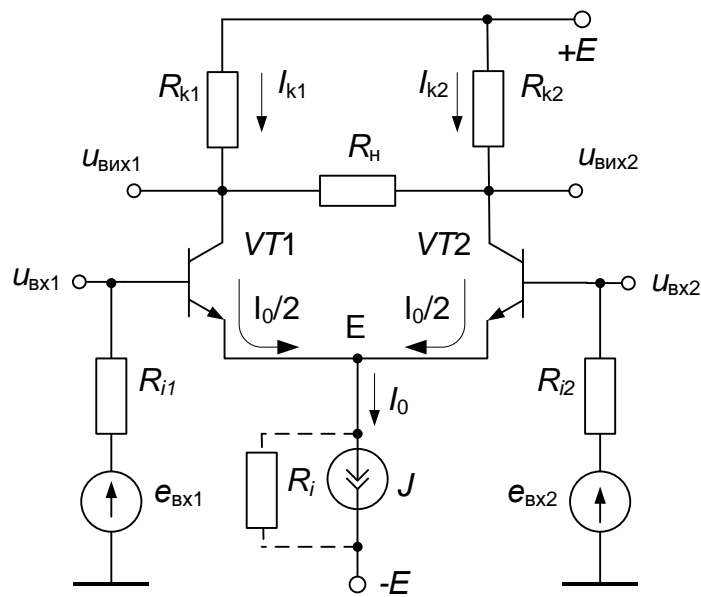


Рис. 2.49

живлення $(-E)$ дозволяє понизити потенціали емітерів транзисторів VT_1 і VT_2 до потенціалу загальної шини. Ця обставина дозволяє подавати сигнали до входів ДП без введення додаткових компенсуючих напруг.

В ДП потрібно виконати дві основні вимоги.

Перша вимога – забезпечення симетрії пліч ДП. Для цього повинні бути однакові параметри транзисторів VT_1 і VT_2 , а також однакові опори резисторів R_{k1} і R_{k2} . У даному випадку, якщо $u_{Bx1}=u_{Bx2}=0$, міст буде збалансований, потенціали колекторів транзисторів VT_1 і VT_2 будуть однакові, а напруга на опорі навантаження буде дорівнювати нулю. При однаковому дрейфі нуля в обох плечах ДП потенціали колекторів обох транзисторів будуть змінюватися однаково, а тому на виході ДП дрейф нуля буде відсутній. Крім того, за рахунок симетрії пліч ДП забезпечується висока стабільність при зміні напруги живлення, температури, радіаційного впливу і т. і. Виконати першу вимогу складно на дискретних транзисторах, тому що з часом параметри транзисторів і резисторів будуть змінюватись різним чином, природно, що на них різним чином будуть впливати і зовнішні фактори, що порушить симетрію пліч.

Виконати першу вимогу можна, якщо транзистори виготовити з одного кристалу, тобто в інтегральному виконанні.

Друга вимога полягає у забезпеченні глибокого від'ємного зворотного зв'язку (ВЗЗ) для синфазного сигналу. **Синфазними** називаються сигнали, що мають однакові амплітуди, форми і фази.

ВЗЗ для синфазного сигналу здійснюється за рахунок внутрішнього опору (R_i) стабілізатора струму (J). Опір R_i утворює послідовний ВЗЗ за струмом, що зменшує коефіцієнт підсилення за напругою для синфазних сигналів.

Якщо на входах ДП будуть присутні синфазні сигнали $u_{вх1}=u_{вх2}$ (синфазними є також зовнішні завади, наведення і т.і.), то практично на таку величину зросте потенціал точки E (тому що $R_i \gg r_{BE}$), а напруги між базами і емітерами транзисторів залишаться незмінними і, відповідно, залишаться незмінними колекторні струми і напруги на колекторах транзисторів. Напруга на опорі навантаження буде дорівнювати нулю $U_{RH} = U_{вх1} - U_{вх2} = 0$. Таким чином, ДП не підсилює синфазних сигналів, а значить ефективно подавляє сигнали завад і зовнішніх наведень. Слід відзначити що ДП знижує вплив внутрішніх факторів, які проявляються через зміну параметрів елементів схеми у часі і від температури.

Розглянемо роботу ДП при подачі диференціального вхідного сигналу.

Диференціальними називаються сигнали, які мають однакові амплітуди і протилежні фази.

Якщо вхідну напругу подати між входами ДП, тобто до кожного входу подається половина амплітудного значення вхідної напруги, при чому в протилежних фазах. Якщо напруга $u_{вх1}$ буде додатною, то $u_{вх2}$ – від'ємною. За рахунок дії напруги $u_{вх1}$ транзистор VT1 привідкриється і струм його емітера одержить додатний приріст ΔI_e , а за рахунок дії $u_{вх2}$ транзистор VT2 прикриється і його струм одержить такий же за модулем від'ємний приріст ($-\Delta I_e$). Сума емітерних струмів транзисторів залишиться незмінним

$\frac{I_0}{2} + \Delta I_e + \frac{I_0}{2} - \Delta I_e = I_0 = \text{const}$, що свідчить про відсутність ВЗЗ для диференціального сигналу.

Через те, що напруги на колекторах транзисторів $VT1$ і $VT2$ будуть змінюватись у протифазі, напруга на навантаженні буде подвійною.

У залежності від того, як підключено джерело вхідного сигналу і опір навантаження, можна виділити чотири схеми включення ДП:

1. симетричний вхід і вихід;
2. симетричний вхід і несиметричний вихід;
3. несиметричний вхід і симетричний вихід;
4. несиметричний вхід і вихід.

При симетричному вході джерело вхідного сигналу підключається між входами ДП (між базами транзисторів $VT1$ і $VT2$). При симетричному виході опір навантаження підключається між колекторами транзисторів $VT1$ і $VT2$.

Визначимо основні параметри ДП при симетричному включенні.

1. Вхідний опір $R_{вх\text{диф}} = 2[r_b + r_e(\beta + 1)]$.

Враховуючи що $\beta \gg 1$ і $\beta r_e \gg r_b$, одержимо $R_{вх\text{диф}} \cong 2\beta r_e$.

2. Коефіцієнт підсилення за напругою

$$K_{и\text{диф}} = \frac{U_{вих}}{E_2} = \frac{U_{вих}/2}{E_2/2} = K_{и\text{пл}}$$

тобто, коефіцієнт підсилення за напругою всього ДП дорівнює коефіцієнту підсилення одного плеча.

Коефіцієнт підсилення плеча можна визначити через коефіцієнт підсилення за струмом (β), еквівалентний опір навантаження

$\left(R_k \parallel \left(\frac{R_H}{2} \right) \right)$ і еквівалентний вхідний опір $(R_2 + R_{вхпл})$:

$$K_{и\text{пл}} = K_{и\text{диф}} = \frac{\beta \left[R_k \parallel \left(\frac{R_H}{2} \right) \right]}{R_2 + R_{вхпл}}$$

Тут враховано, що до виходу одного плеча підключається тільки половина R_H . При симетричному виході середня точка резистора R_H завжди буде мати нульовий потенціал, тобто потенціал загальної шини.

Якщо врахувати, що $R_K \ll R_H/2$, $R_{вхпл} = \beta r_e \gg R_2$ і β велике, то рівняння прийме вигляд

$$K_{упл} = K_{удиф} = \frac{\beta R_K}{\beta r_e} = \frac{R_K}{r_e}.$$

3. Коефіцієнт підсилення за струмом визначимо за умови, що $I_{вх} = I_0$:

$$K_{ідиф} = \frac{I_H}{I_{вх}} = \frac{\beta I_0 R_K / (R_K + R_H/2)}{I_0} = \beta R_K / (R_K + R_H/2).$$

4. Вихідний опір ДП для схеми з симетричним виходом дорівнює подвоєному вихідному опорі плеча $R_{вхпл}$, який дорівнює R_K

$$R_{вхдиф} = 2 R_K.$$

2.1.15. Операційні підсилювачі (ОП). Структурна схема і основні параметри ОП

Операційний підсилювач (ОП) – це підсилювач постійного струму (ППС) з диференційним входом і однотактним виходом, який має великий коефіцієнт підсилення за напругою (K_U), великим входним ($R_{вх}$) і малим вихідним ($R_{вхл}$) опорами.

За структурою ОП бувають три- або двокаскадні. Структурна схема трикаскадного ОП наведена на рис. 2.50. Перший каскад (ДП) виконаний за диференційною схемою має відповідно прямий та інверсний входи і працює в режимі мікрострумів, забезпечуючи цим великий входний опір. Другий каскад

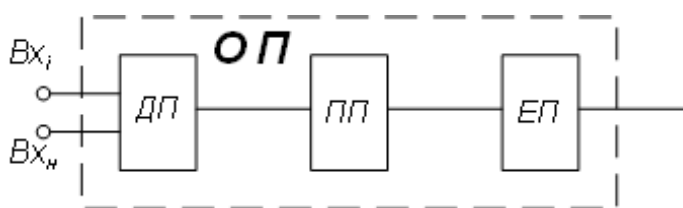


Рис. 2.50

(ПП – проміжний підсилювач) забезпечує підсилення напруги. Третій каскад (ЕП – емітерний повторювач) забезпечує підсилення

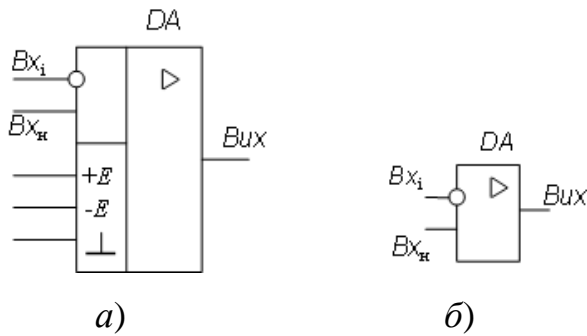


Рис. 2.51

потужності, а також малий вихідний опір.

Умовне зображення і літерне позначення ОП приведені на рис. 2.51 (а – повне, б - спрощене).

Еквівалентна схема ОП зображена на рис. 2.52. Опір між замкнутими входами ОП і загальною шиною джерел живлення називається синфазним опором $R_{сф}$. Опір між входами ОП називається диференціальним опором $R_{диф}$. При цьому $R_{сф} \gg R_{диф}$.

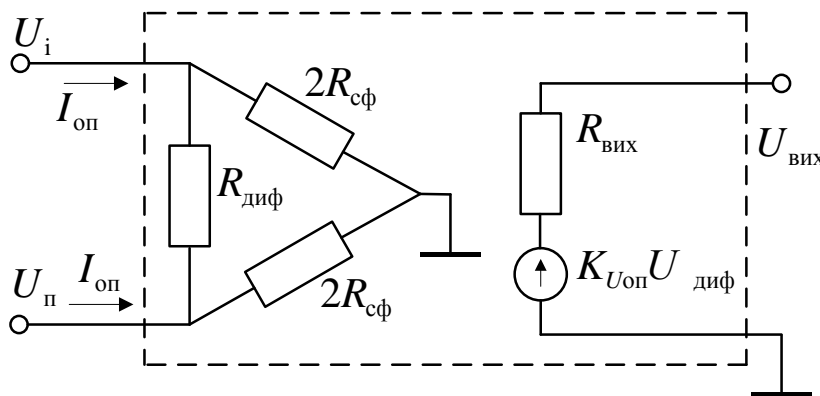


Рис. 2.52

Вихідне коло ОП представлено вихідним еквівалентним генератором, ЕРС якого дорівнює добутку внутрішнього коефіцієнта підсилення ОП і диференційної напруги (різниці

напруг між інверсним і прямим входами) $K_U \cdot U_{диф}$.

Початкові вхідні і вихідні напруги ОП відносно загальної шини дорівнюють нулю. Це дозволяє безпосередньо з'єднувати ОП по касадно, не використовуючи розділових конденсаторів. Рівність нулю вихідних напруг досягається використанням двох джерел живлення, які мають однакові за величиною додатну і від'ємну напруги.

Ідеальний ОП це підсилювач з такими параметрами: $K_{Uоп} = \infty$; $R_{вх} = \infty$; $R_{вих} = 0$.

У зв'язку з тим, що $R_{вх} = \infty$, вхідний струм ОП $I_{вхоп} = 0$. А через те, що вхідний струм ОП дорівнює нулю, то напруга між інверсним і прямим входами

буде дорівнювати нулю, тобто $U_{\text{диф}}=U_i-U_n=0$. Це називається **віртуальним замиканням** вхідних затискачів ОП. При віртуальному замиканні, як і при звичайному, напруга між замкнутими затискачами дорівнює нулю. Однак, на відміну від звичайного замикання, струм між віртуально замкненими затискачами не протікає. Іншими словами, для струму віртуальне замикання еквівалентне розриву.

Основні параметри і характеристики ОП

Основними параметрами ОП є наступні:

Коефіцієнт підсилення ($K_{U_{\text{оп}}}$) – відношення приросту значення вихідної напруги до визвавшої її зміни диференційної вхідної напруги.

Напруга зміщення ($U_{\text{зм}}$) – напруга, яку потрібно підключити між входами ОП для одержання нуля на виході ОП.

Середній вхідний струм ($I_{\text{вхсер}}$) – середнє арифметичне значення вхідних струмів виміряних при такій вхідній напрузі за якої вихідна напруга ОП дорівнює нулю.

Різниця вхідних струмів ($\Delta I_{\text{вх}}$) – абсолютне значення різниці струмів двох входів підсилювача, виміряних якщо напруга на виході ОП дорівнює нулю.

Температурний дрейф вхідного струму ($\frac{\Delta I_{\text{вх}}}{\Delta T^{\circ}}$) – відношення максимальної зміни вхідного струму ОП до визвавшої його зміну навколишньої температури.

Вхідний опір для диференційного сигналу ($R_{\text{вхдиф}}$) – опір одного із входів ОП при закороченому іншому вході.

Вхідний опір для синфазного сигналу ($R_{\text{вхсф}}$) – опір між одним із входів і загальною шиною джерел живлення.

Вихідний опір ($R_{\text{вих}}$).

Величина джерел живлення ($\pm E$).

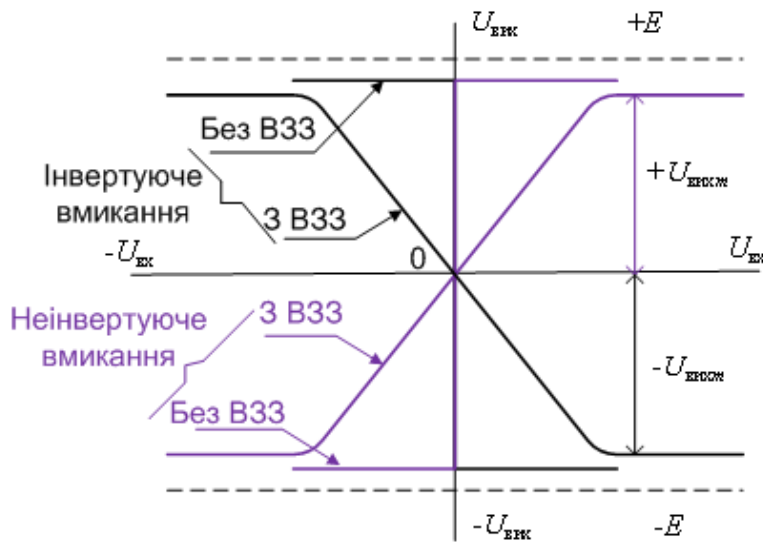


Рис. 2.53

Амплітудні характеристики ОП $U_{\text{вих}}=f(U_{\text{вх}})$ зображені на рис. 2.53. Робочими в лінійних схемах є скісні ділянки характеристик (з ВЗЗ), а в імпульсних схемах – горизонтальні ділянки.

2.1.15.1. Інвертуючий підсилювач на ОП

При розгляді схем на ОП будемо рахувати, що ОП ідеальний, тобто $K_{U_{\text{оп}}}=\infty$; $R_{\text{вх}}=\infty$; $R_{\text{вих}}=0$. В інвертуючого підсилювача (рис. 2.54) ОП охоплений паралельним від'ємним зворотним зв'язком (ВЗЗ) за напругою. Через те, що $R_{\text{вх}}=\infty$, вхідний струм ОП буде дорівнювати нулю ($I_{\text{вхоп}}=0$) і, як наслідок, напруга між входами ОП $U_0=0$. У зв'язку з цим потенціал точки А також буде дорівнювати нулю $U_A=0$. Таким чином, точка А є уявною землею або «віртуальним нулем». Через те, що струм між вхідними затискачами дорівнює нулю, то для струму віртуальне замикання еквівалентне розриву. Вхідний опір

інвертуючого підсилювача дорівнює $R_{\text{вх}} = R_1 = \frac{U_{\text{вх}}}{I_{\text{вх}}}$. За першим законом

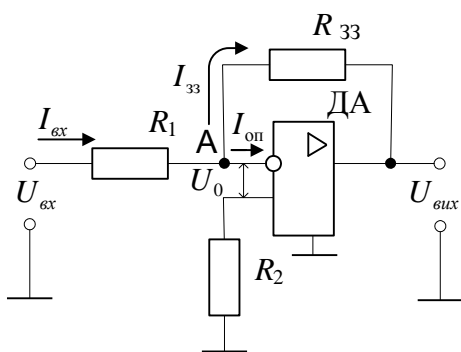


Рис. 2.54

Кірхгофа, з урахуванням що $I_{\text{оп}}=0$, для вузла А

маємо : $I_{\text{вх}} = -I_{33}$, або $\frac{U_{\text{вх}}}{R_1} = -\frac{U_{\text{вих}}}{R_{33}}$. З цієї

рівності знаходимо коефіцієнт підсилення інвертуючого підсилювача.

$$K_{U_i} = \frac{U_{\text{вих}}}{U_{\text{вх}}} = -\frac{R_{33}}{R_1}, \quad \text{де} \quad \frac{R_1}{R_{33}} = \beta$$

коефіцієнт зворотного зв'язку.

За умови $R_{33} = R_1$, $K_{Uf} = -1$ - схема називається інвертором.

Резистор R_2 вибирається за умови $R_2 = \frac{R_1 \cdot R_{33}}{R_1 + R_{33}}$ і ставиться для зменшення впливу змін вхідних струмів, які впливають на зміщення транзисторів вхідного диференційного каскаду ОП.

2.1.15.2. Неінвертуючий підсилювач на ОП

У неінвертуючого підсилювача (рис. 2.55) послідовний від'ємний

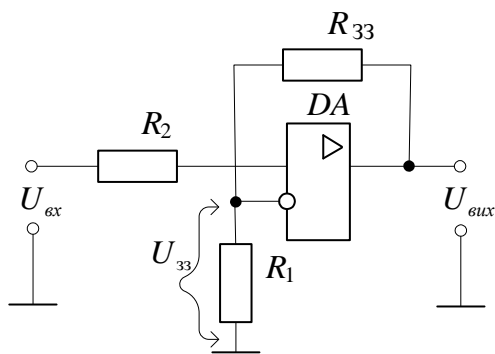


Рис. 2.55

зворотний зв'язок за напругою подається до інвертуючого входу ОП, а вхідний сигнал – до неінвертуючого.

Напруга зворотного зв'язку

$$U_{33} = U_{вих} \cdot R_1 / (R_1 + R_{33}) = \beta \cdot U_{вих},$$

де $\beta = R_1 / (R_1 + R_{33})$ - коефіцієнт зворотного зв'язку.

Оскільки $K_{Uоп} = \infty$, то коефіцієнт підсилення неінвертуючого підсилювача буде визначатись як

$$K_{Uн} = 1/\beta = \frac{R_1 + R_{33}}{R_1} = 1 + \frac{R_{33}}{R_1}.$$

Якщо $R_{33} = 0$, а $R_1 \rightarrow \infty$, то $K_{Uн} = 1$. Така схема називається повторювачем напруги.

2.1.15.3. Інвертуючий суматор

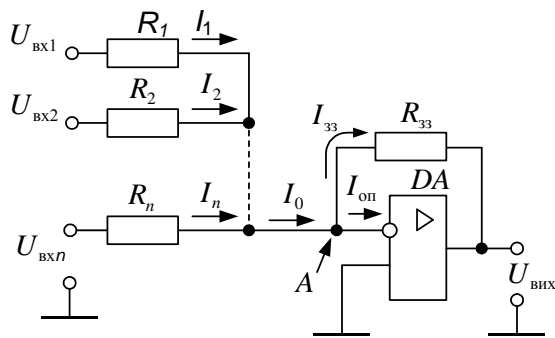


Рис. 2.56

Схема інвертуючого суматора приведена на рис. 2.56. Вона побудована основі інвертуючого підсилювача. Оскільки вхідний опір ОП великий $R_{ВХ} = \infty$, то його вхідний струм буде відсутній $I_{оп} = 0$, а $I_0 = -I_{33}$. Струм I_0 є сумою вхідних струмів, що протікають під дією вхідних напруг

$$U_{ВХ1}, U_{ВХ2}, \dots, U_{ВХn}: I_0 = I_{ВХ1} + I_{ВХ2} + \dots + I_{ВХn}.$$

Враховуючи, що напруга у точці А дорівнює нулю, запишемо:

$$I_0 = U_{ВХ1}/R_1 + U_{ВХ2}/R_2 + \dots + U_{ВХn}/R_n.$$

Взявши до уваги, що $I_{33} = U_{ВИХ}/R_{33}$, одержимо

$$U_{ВХ1}/R_1 + U_{ВХ2}/R_2 + \dots + U_{ВХn}/R_n = -U_{ВИХ}/R_{33}, \text{ або}$$

$$U_{ВИХ} = -(U_{ВХ1}R_{33}/R_1 + U_{ВХ2}R_{33}/R_2 + \dots + U_{ВХn}R_{33}/R_n) = \\ = -(U_{ВХ1}K_{U1} + U_{ВХ2}K_{U2} + \dots + U_{ВХn}K_{Un}).$$

Таким чином, вихідна напруга підсилювача є сумою вхідних напруг, помножених на свій коефіцієнт підсилення. Якщо прийняти, що

$$R_1 = R_2 = R_n = R, \text{ то}$$

$$U_{ВИХ} = -(U_{ВХ1} + U_{ВХ2} + \dots + U_{ВХn})R_{33}/R = -(U_{ВХ1} + U_{ВХ2} + \dots + U_{ВХn})K_{Uj}.$$

Знак мінус вказує, що наряду з підсумовуванням відбувається інвертування сигналу.

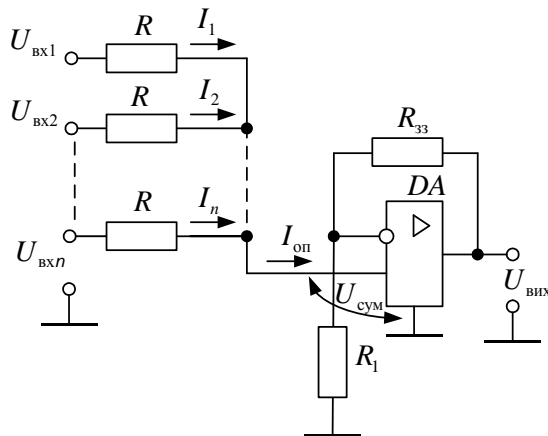
2.1.15.4. Неінвертуючий суматор

Неінвертуючий суматор (рис.2.57) реалізується аналогічно розглянутому інвертуючому суматору, використавши для цього

неінвертуючий підсилювач.

Враховуючи, що вхідний струм ОП I_{OP} дорівнює нулю, запишемо:

$$I_{OP} = I_1 + I_2 + \dots + I_n = 0 = (U_{BX1} - U_{СУМ})/R + (U_{BX2} - U_{СУМ})/R + \dots + (U_{BXn} - U_{СУМ})/R$$



Звідси знаходимо, що

$$U_{BX1} + U_{BX2} + \dots + U_{BXn} = nU_{СУМ},$$

де n – число входів суматора.

Вихідна напруга буде дорівнювати

Рис. 2.57

$$U_{ВИХ} = K_{U_{OP}} U_{СУМ} = \frac{(R_1 + R_{33})}{R1} \cdot \frac{U_{BX1} + U_{BX2} + \dots + U_{BXn}}{n} = \frac{(R_1 + R_{33})}{n \cdot R1} (U_{BX1} + U_{BX2} + \dots + U_{BXn}),$$

2.1.15.5. Диференціальний підсилювач (Схема віднімання)

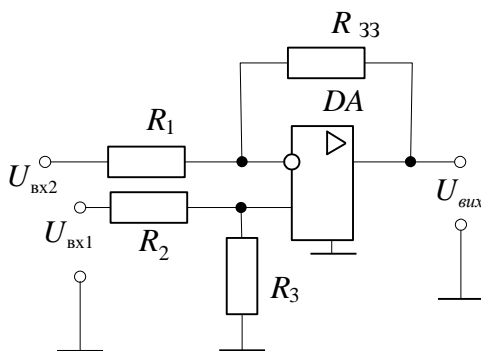


Рис. 2.58

Схема диференціального

(віднімального) підсилювача приведена на

рис. 2.58. Розглянемо роботу схеми,

використовуючи метод накладання. Спочатку

розглянемо випадок, коли $U_{ВХ2}=0$, тобто

закоротимо $U_{ВХ2}$. В даному випадку напруга

на виході буде визначатись

$$U_{ВИХ1} = U_{ВХ1} \left(\frac{R_3}{(R_2 + R_3)} \right) \left(\frac{(R_1 + R_{33})}{R_1} \right).$$

Якщо $U_{ВХ1} = 0$, то схема зводиться до інвертуючого підсилювача і

$$U_{ВИХ2} = -U_{ВХ2} R_{33}/R_1.$$

У результаті дії двох вхідних сигналів вихідна напруга підсилювача буде визначатись:

$$\begin{aligned} U_{ВИХ} &= U_{ВИХ1} + U_{ВИХ2} = \\ &= U_{ВХ1} (R_3/(R_2 + R_3)) ((R_1 + R_{33})/R_1) - U_{ВХ2} R_{33}/R_1. \end{aligned}$$

При $R_1 = R_2$, $R_3 = R_{33}$ одержимо, що

$$U_{ВИХ} = (R_{33}/R_1)(U_{ВХ1} - U_{ВХ2}).$$

2.1.15.6. Інтегратор на ОП

Якщо в схемі інвертуючого підсилювача (рис. 2.54) резистор R_{33} замінити конденсатором C , то одержимо схему інтегратора (рис. 2.59). Як відомо з курсу електротехніки, $u_c(t) = \frac{1}{C} \int i_c(t) dt$.

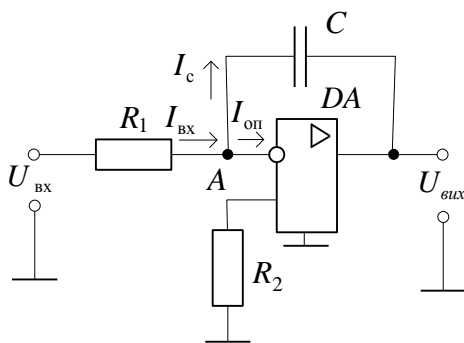


Рис. 2.59

Оскільки $I_{ОП}=0$, то

$$i_C(t) = -i_{ВХ}(t) = -U_{ВХ}/R_1.$$

Враховуючи, що $U_A = 0$, одержимо

$$U_{ВИХ}(t) = U_C(t) = -\frac{1}{C} \int \frac{U_{ВХ}(t)}{R_1} dt = -\frac{1}{R_1 C} \int U_{ВХ}(t) dt.$$

Таким чином, напруга на виході пропорційна інтегралу вхідної напруги. Якщо перейти від невизначеного інтегралу до визначеного, то одержимо

$$U_{\text{ВИХ}}(t) = U_{\text{ВИХ}}(0) - \frac{1}{R_1 C_0} \int_0^t U_{\text{ВХ}}(t) dt,$$

де $U_{\text{ВИХ}}(0)$ - початкова напруга на виході інтегратора (на конденсаторі) при $t=0$.

2.1.15.7. Компаратори на ОП

Компараторами (схемами порівняння) сигналів називаються пристрої, призначені для порівняння між собою за відповідними параметрами двох чи декількох сигналів. Компаратори напруги – це пристрої, за допомогою яких визначають момент рівності двох напруг.

В компараторах напруги ОП не охоплений зворотним зв'язком, що дозволяє за рахунок великого коефіцієнта підсилення збільшити швидкість переходу з одного стану в інший і підвищити точність спрацювання. Компаратори можуть порівнювати як однополярні, так і різнополярні напруги. Схема компаратора однополярних напруг зображена на рис. 2.60, а. Напруга $U_{\text{А01}}$ подається до інверсного входу ОП, а $U_{\text{А02}}$ - до прямого (рис. 2.60, б). Вихідна напруга ОП визначається $U_{\text{ВИХ}} = -(\pm U_{\text{Д}})K_{\text{УОП}}$. Враховуючи що $K_{\text{УОП}} = \infty$, а диференційна напруга $U_{\text{Д}} = U_{\text{ВХ1}} - U_{\text{ВХ2}}$, можна зробити такі висновки:

1. Величина вихідної напруги не залежить від величини $U_{\text{Д}}$, а обмежена тільки напругою джерел живлення ОП;
2. Полярність вихідної напруги визначається полярністю диференційної напруги.

На рис. 2.60, в показана диференційна напруга (пунктир), полярність якої змінюється в момент рівності вхідних напруг (t_1). Це приводить до зміни стрибком вихідної напруги компаратора (рис. 2.60, з). Враховуючи що величина $U_{\text{Д}}$ не має значення, то для захисту диференційного входу ОП від

перенапруги включені зустрічно паралельні діоди VD_1 і VD_2 . Вони обмежують величину диференційної напруги ОП (суцільна лінія на рис. 2.60, в).

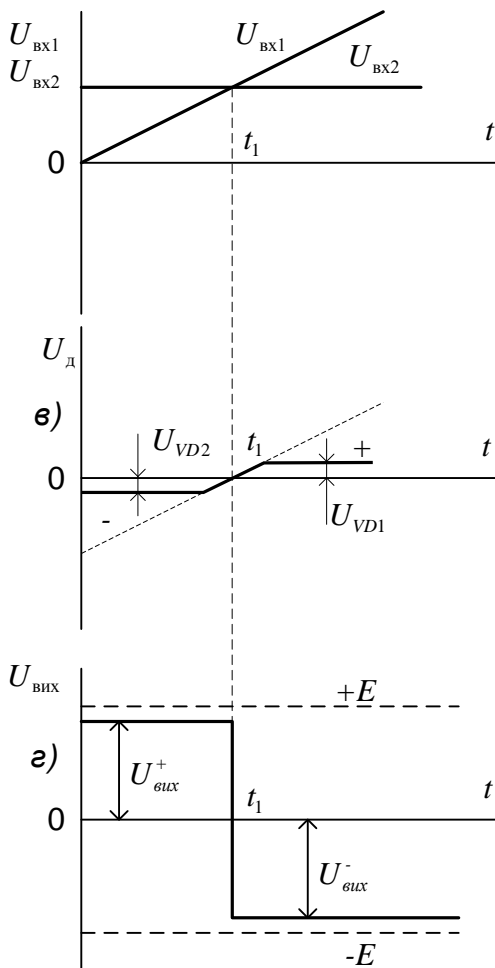
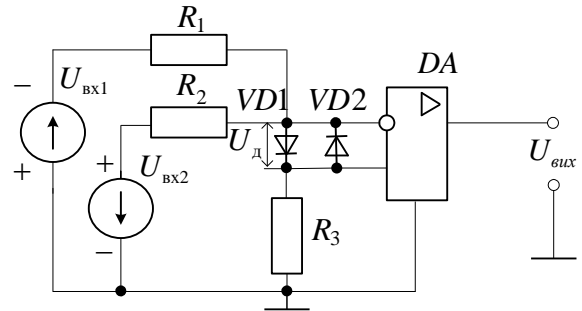
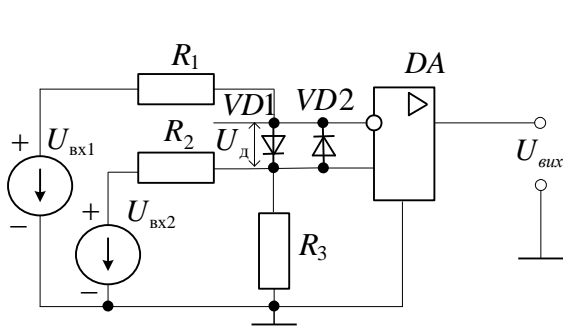


Рис. 2.60

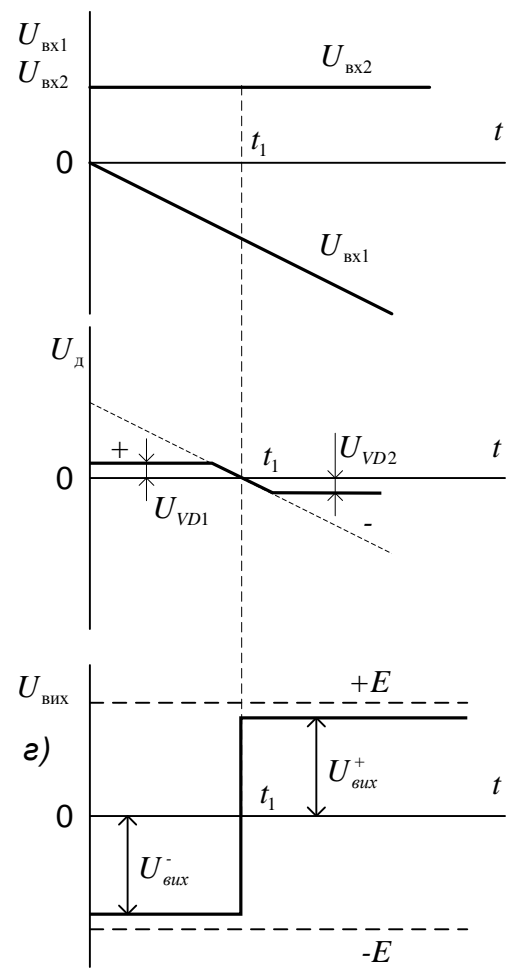


Рис. 2.61

На рис. 2.60 наведена схема і часові діаграми компаратора різнополярних напруг.

Запитання для самоконтролю

1. Наведіть структурну схему і поясніть принцип дії підсилювального каскаду. Якими коефіцієнтами підсилення він характеризується?
2. Наведіть класифікацію підсилювачів.
3. Охарактеризуйте основні параметри підсилювачів.
4. Поясніть амплітудну, амплітудно-частотну та фазочастотну характеристики підсилювача.
5. За рахунок яких факторів виникають спотворення сигналу в підсилювачах?
6. Дайте визначення коефіцієнту частотних (лінійних) спотворень і коефіцієнту нелінійних спотворень (коефіцієнту гармонік).
7. Якими повинні бути співвідношення між елементами структурної схеми підсилювача R_T , $R_{ВХ}$, R_H і $R_{ВИХ}$, щоб забезпечити максимальне підсилення за: а) напругою, б) струмом, в) потужністю?
8. Накресліть амплітудно-частотні характеристики підсилювачів широкопasmового, вибірного і постійного струму. Покажіть на них смуги пропускання.
9. Накресліть амплітудну характеристику реального лінійного підсилювача. Покажіть, як по ній визначається динамічний діапазон підсилювача.
10. Поясніть, що таке чутливість підсилювача і як вона визначається.
11. Чому дорівнює коефіцієнт підсилення багатокаскадного підсилювача?
12. Поясніть, як визначається β і в яких одиницях вимірюється коефіцієнт підсилення багатокаскадного підсилювача .
13. Поясніть, як визначається режим класу А підсилювача. Які переваги і недоліки підсилювачів, що працюють в класі А?
14. Поясніть, де вибирається точка спокою на вихідній характеристиці підсилювача класу В. Що таке кут відтинання і чому він дорівнює у підсилювачів класу В?

15. Поясніть, де вибирається точка спокою на вихідній характеристиці підсилювача класу С. Чому дорівнює кут відтинання у підсилювачів класу С? Які недоліки і переваги підсилювачів класу С?
16. Поясніть, чому найбільш широко використовується підсилювач за схемою зі СЕ.
17. Поясніть, чому для підсилення змінного сигналу необхідно задавати режим роботи підсилювача за постійним струмом.
18. Наведіть вхідну і вихідну динамічні характеристики транзистора за схемою зі СЕ і покажіть на них де вибирається робоча точка в режимі спокою в класі А.
19. Які способи вибору точки спокою вам відомі? Назвіть їх.
20. Поясніть сутність вибору режиму спокою за допомогою додаткового джерела живлення. Чому він рідко використовується?
21. Наведіть і поясніть схему вибору режиму спокою за допомогою фіксованого базового струму. В чому його недоліки і які він має переваги?
22. Наведіть і поясніть схему вибору режиму спокою за допомогою фіксованої базової напруги. Які цей спосіб має переваги і які його недоліки?
23. Які недоліки транзисторів вам відомі, в чому вони полягають?
24. Поясніть, які параметри транзистора залежні від температури.
25. Поясніть сутність емітерного способу термостабілізації робочої точки підсилювача класу А.
26. Чи впливає ємність C_E на термостабілізацію робочої точки? Як розраховується її величина?
27. Наведіть схему і поясніть призначення елементів підсилювального каскаду на біполярному транзисторі зі СЕ.
28. Поясніть принцип дії підсилювального каскаду на біполярному транзисторі зі спільним емітером графічним методом.

29. Як отримати мінімальне спотворення вихідного сигналу в підсилювачі, що працює в класі А?
30. Поясніть, що таке к.к.д. підсилювача і як його можна визначити графічним способом.
31. Поясніть, для яких складових сигналу складається еквівалентна схема заміщення підсилювального каскаду.
32. Поясніть побудову еквівалентної схеми заміщення у фізичних параметрах на НЧ.
33. Поясніть побудову еквівалентної схеми заміщення у фізичних параметрах на СЧ.
34. Поясніть побудову еквівалентної схеми заміщення у фізичних параметрах на ВЧ.
35. Визначте $R_{ВХ}$ підсилювача за його еквівалентною схемою.
36. Визначте $R_{ВИХ}$ підсилювача за його еквівалентною схемою.
37. Визначте коефіцієнт підсилення за напругою підсилювача за його еквівалентною схемою.
38. Визначте коефіцієнт підсилення підсилювача за потужністю за його еквівалентною схемою.
39. Поясніть хід АЧХ підсилювача в області НЧ.
40. Поясніть хід АЧХ підсилювача в області СЧ.
41. Поясніть хід АЧХ підсилювача в області ВЧ.
42. Поясніть, що таке коефіцієнт частотних спотворень підсилювача.
43. Наведіть схему заміщення підсилювача в системі h - параметрів.
44. Як визначити $R_{ВХ}$ і $R_{ВИХ}$ через h - параметри?
45. Як визначити K_U через h - параметри?
46. Дайте визначення зворотного зв'язку (ЗЗ) в підсилювачах. Поясніть, що таке місцевий і загальний ЗЗ .
47. Поясніть, що таке коефіцієнт зворотного зв'язку.
48. Наведіть класифікацію зворотних зв'язків.

49. Поясніть, що таке послідовний ЗЗ за напругою. Наведіть структурну схему.
50. Наведіть структурну схему і поясніть сутність послідовного ЗЗ за струмом.
51. Наведіть структурну схему і поясніть сутність паралельного ЗЗ за напругою.
52. Наведіть структурну схему і поясніть сутність паралельного ЗЗ за струмом.
53. Поясніть вплив ЗЗ на коефіцієнт підсилення.
54. Поясніть вплив ЗЗ на вхідний і вихідний опори підсилювача.
55. Яку властивість має підсилювач з глибоким від'ємним зворотним зв'язком?
56. Поясніть вплив ЗЗ на частотні і нелінійні спотворення.
57. Наведіть схему емітерного повторювача і поясніть призначення її елементів.
58. Наведіть еквівалентну схему емітерного повторювача на середніх частотах і поясніть, як з цієї схеми можна визначати вхідний і вихідний опір.
59. Поясніть, від чого залежить коефіцієнт підсилення ЕП за струмом.
60. Який з коефіцієнтів підсилення ЕП K_p , K_u чи K_i є найбільший, а який - найменший?
61. Де бажано використовувати ЕП?
62. Наведіть схему і поясніть принцип роботи підсилювального каскаду на польовому транзисторі зі спільним витоком.
63. Наведіть еквівалентну схему заміщення підсилювального каскаду на ПТ за схемою зі СВ.
64. Визначіть за допомогою схеми заміщення вхідний і вихідний опори підсилювального каскаду на ПТ за схемою зі СВ.

65. Наведіть схему витокового повторювача, поясніть призначення елементів схеми. Якими параметрами володіє і де використовується така схема?
66. Поясніть, які переваги і які недоліки мають підсилювачі з трансформаторними зв'язками в порівнянні з підсилювачами з ємнісними зв'язками.
67. Обґрунтуйте, чому підсилювачі з трансформаторними зв'язками в основному використовуються для підсилення потужності.
68. Поясніть роботу підсилювача потужності в режимі А за допомогою вхідної і перехідної характеристик. Де використовують цей режим?
69. Поясніть роботу двотактного підсилювача потужності в режимі В за допомогою вхідної і перехідної характеристик.
70. Поясніть, що є причиною нелінійних спотворень підсилювачів що працюють у класі В.
71. Поясніть відмінність параметрів підсилювачів потужності, що працюють у класі АВ, від підсилювачів класу В?
72. Що таке вибіркового підсилювач? За яким принципом він побудований? Наведіть структурні схеми вибіркового підсилювачів.
73. Наведіть схему і поясніть роботу однокаскадного вибіркового підсилювача з паралельним LC - резонансним контуром на біполярному транзисторі.
74. Що таке добротність резонансного контуру? Наведіть амплітудно-частотні характеристики вибіркового підсилювачів при різній добротності LC -резонансних контурів.
75. Накресліть еквівалентну схему вибіркового підсилювача з послідовним LC - резонансним контуром на резонансній частоті і на частоті відмінній від резонансної.
76. Поясніть, чому на низьких частотах недоцільно використовувати вибірні підсилювачі з LC - резонансним контуром.

77. Наведіть схему подвійного Т- подібного RC моста та його амплітудно-частотну та фазо-частотну характеристики.
78. Поясніть роботу транзисторного підсилювача з подвійним Т- подібним RC мостом.
79. Наведіть схему і поясніть роботу підсилювача з подвійним Т- подібним RC мостом на ОП.
80. Дайте визначення підсилювача постійного струму (ППС) і наведіть його АЧХ.
81. Поясніть, які недоліки має ППС через використання в нього безпосереднього (гальванічного) зв'язку.
82. Поясніть, що таке дрейф ППС і які є його різновиди.
83. Що таке приведений дрейф ППС і як він впливає на чутливість підсилювача?
84. Які методи використовуються для зниження дрейфу ППС?
85. За рахунок чого забезпечується режим спокою транзистора VT_2 (див. рис.13.2) і як це впливає на економічність схеми?
86. Поясніть, чому у багатокаскадному ППС коефіцієнт підсилення зменшується у кожному наступному каскаді.
87. Як узгоджується джерело вхідних сигналів з входом ППС?
88. Для чого у диференціальних підсилювачах (ДП) використовуються два джерела живлення?
89. Поясніть, чому в ДП відсутній дрейф.
90. Чому ДП трудно виконати на дискретних елементах?
91. Якими способами можуть включатися ДП?
92. Як визначаються основні ($R_{вх}$, $R_{вих}$, K_u , K_i) параметри ДП, включеного за схемою симетричний вхід - симетричний вихід?
93. Нарисуйте структурну схему ОП і поясніть призначення її каскадів.
94. Наведіть основні параметри ОП. Дайте визначення ідеального ОП.

95. Поясніть, як визначається і від чого залежить коефіцієнт підсилення інвертуючого підсилювача на ОП.
96. За яких умов інвертуючий підсилювач на ОП буде називатись інвертором?
97. Як визначається коефіцієнт підсилення неінвертуючого підсилювача на ОП?
98. Як на основі неінвертуючого підсилювача побудувати повторювач напруги?
99. Поясніть побудову і принцип дії інвертуючого суматора.
100. Поясніть побудову і принцип дії неінвертуючого суматора.
101. Наведіть схему і поясніть роботу схеми диференційного підсилювача (схеми віднімання) на ОП.
102. Наведіть схему і поясніть роботу інтегратора на ОП.
103. Наведіть схему і поясніть роботу компаратора однополярних сигналів.
104. Наведіть схему і поясніть роботу компаратора різнополярних сигналів.

Тема 2.2. Генератори гармонійних коливань

2.2.1. Класифікація генераторів. Умови самозбудження автогенераторів

Електронними генераторами називаються пристрої, що перетворюють енергію джерела живлення в енергію електричних коливань заданої частоти і форми. За формою вихідних коливань розрізняють генератори гармонічних (синусоїдальних) коливань і релаксаційні (імпульсні) генератори. Релаксаційні генератори формують коливання, форма яких відмінна від синусоїди (прямокутна, пилкоподібна та ін.).

Гармонічні коливання в генераторах формуються резонансними LC -контурними, або за допомогою підсилювачів з фазуючими RC -колами, ввімкненими в коло зворотного зв'язку. Відповідно генератори називають LC - або RC -генераторами синусоїдальних коливань. Малопотужні LC -генератори синусоїдальних коливань застосовуються у вимірювальних і регулювальних пристроях, потужні – для живлення технологічних установок ультразвукової обробки матеріалів, індукційного нагрівання металів і діелектриків, тощо. RC -генератори синусоїдальних коливань застосовуються в системах перетворення постійного струму в змінний, а також у вимірювальних пристроях.

В залежності від способу збудження розрізняють генератори з незалежним збудженням і генератори з самозбудженням (автогенератори). Генератор з незалежним збудженням по суті не відрізняється від резонансного підсилювача, на вхід якого подаються електричні сигнали від автогенератора.

Умови самозбудження автогенераторів

Структурна схема автогенератора (рис. 2.62) складається з підсилювача з коефіцієнтом підсилення K і кола додатного зворотного зв'язку (ДЗЗ) з коефіцієнтом зворотного зв'язку β , де $\beta = U_{ЗЗ}/U_{Вих}$.

Напруга на виході підсилювача (виході автогенератора) визначається

$$\dot{U}_{\text{ВИХ}} = \dot{K} \dot{U}_{\text{ВХ}} X_1, \dots, X_n, \text{ де } \dot{U}_{\text{ВХ}} = \dot{U}_{33} = \dot{\beta} \dot{U}_{\text{ВИХ}}.$$

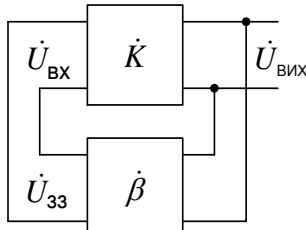


Рис. 2.62

Враховуючи це, отримаємо: $\dot{U}_{\text{ВИХ}} = \dot{\beta} \dot{K} \dot{U}_{\text{ВИХ}}$.

Таким чином, усталені коливання будуть існувати в

схемі за умови що $\dot{\beta} \dot{K} = 1$.

Одержаний вираз можна представити у вигляді

$$\dot{\beta} \dot{K} = \beta K e^{j(\varphi_{\beta} + \varphi_K)} = 1,$$

де β і K – модулі коефіцієнта передачі кола зворотного зв'язку і коефіцієнта підсилення підсилювача, а φ_{β} і φ_K – аргументи цих коефіцієнтів. Оскільки коефіцієнт підсилення підсилювача і коефіцієнт зворотного зв'язку є величинами комплексними, то це рівняння буде виконуватись за двох умов:

1. $\beta K = 1$,
2. $\varphi_{\beta} + \varphi_K = 2\pi n$, де $n=0,1,2, \dots$

Перша умова називається **балансом амплітуд**, а друга – **балансом фаз**.

Умова балансу фаз означає, що у стаціонарному режимі сума фазових зсувів вихідної напруги підсилювача і напруги кола зворотного зв'язку в автогенераторі дорівнює нулю або кратна числу 2π . Це означає, що в автогенераторах має місце додатній зворотний зв'язок. Умова балансу амплітуд означає, що втрати енергії в автогенераторі поповнюються колом додатного зворотного зв'язку від джерела живлення автогенератора. Слід зауважити, що для надійного запуску автогенератора необхідно щоб $\beta K \geq 1$.

2.2.2. LC- і RC- автогенератори на операційних підсилювачах

2.2.2.1. LC- автогенератори

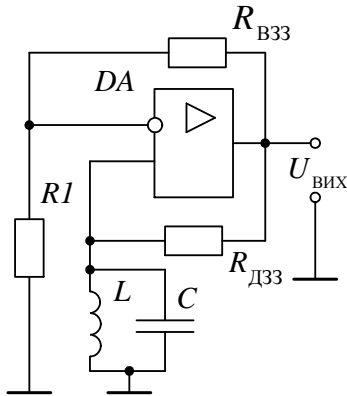


Рис. 2.63

Автогенератор виконаний на неінвертуючому підсилювачі, в коло ДЗЗ якого ввімкнутий коливальний LC- контур (рис. 2.63). Резистори R_1 і $R_{ВЗЗ}$ утворюють коло від'ємного зворотного зв'язку. Оскільки неінвертуючий підсилювач на ОП має малий вихідний опір, то для того, щоб LC- контур не шунтував вихід ОП, його вмикають через резистор $R_{ДЗЗ}$.

На частоті резонансу $f_p = 1/2\pi\sqrt{LC}$ паралельний LC- контур має дуже великий активний опір і не шунтує вхід ОП. При цьому глибина ДЗЗ стає більшою ніж глибина від'ємного зворотного зв'язку (ВЗЗ) і в схемі виконуються умови самозбудження:

$$K_{ВЗЗ}K_{ДЗЗ} \geq 1 \text{ і } \varphi_{ВЗЗ} + \varphi_{ДЗЗ} = 0.$$

При відхиленні частоти від f_p опір LC- контуру зменшується і приймає реактивний характер. Це приводить до зменшення коефіцієнту підсилення підсилювача (за рахунок зниження глибини ДЗЗ, яка стає меншою ніж глибина ВЗЗ) і виникненню додаткових фазових зсувів у коливальному контурі, що порушує другу умову автоколивань – баланс фаз. Таким чином, генерація у схемі можлива тільки на резонансній частоті коливального контуру, тобто $f_{ген} = f_p = 1/2\pi\sqrt{LC}$.

2.2.2.2. RC- автогенератори

Для одержання гармонійних коливань низьких частот LC-автогенератори не використовуються. На низьких частотах (десятки герц – десятки кілогерц) потрібні великі значення індуктивностей і ємностей, що приводить до погіршення технічних параметрів (наприклад, стабільність частоти) та техніко-

економічних (вага, маса, вартість) таких генераторів. На низьких частотах використовують автогенератори, в яких додатні зворотні зв'язки виконують фазуючі RC - кола. Такі автогенератори називаються RC -автогенераторами.

В автогенераторах можуть використовуватись як інвертуючі, так і неінвертуючі підсилювачі сигналів. В першому випадку для виконання балансу фаз RC - коло зворотного зв'язку повинно забезпечити додатковий фазовий зсув на $\pm 180^\circ$, а в другому – 0° .

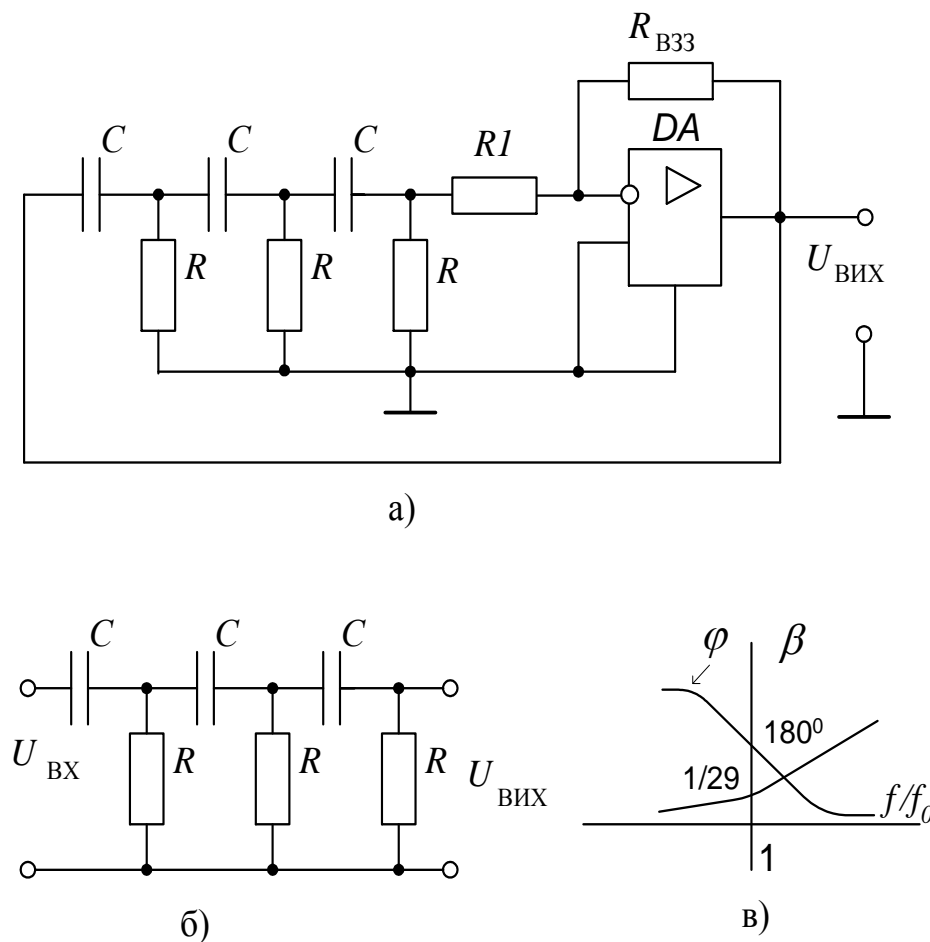


Рис. 2.64

На рис. 2.64, а наведена принципова схема RC - автогенератора на інвертуючому підсилювачі на базі ОП. У колі ДЗЗ використане трьохланкове фазозсувне коло (трьохланковий фільтр високих частот) (рис. 2.64, б), яке на частоті f_0 зсуває фазу сигналу на 180° і має коефіцієнт передачі $\beta = 1/29$ (рис. 2.64, в).

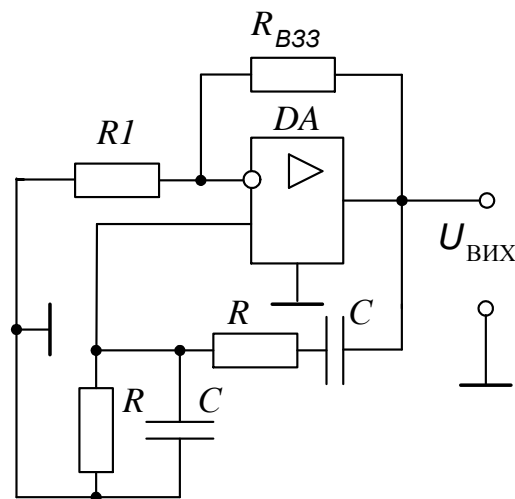
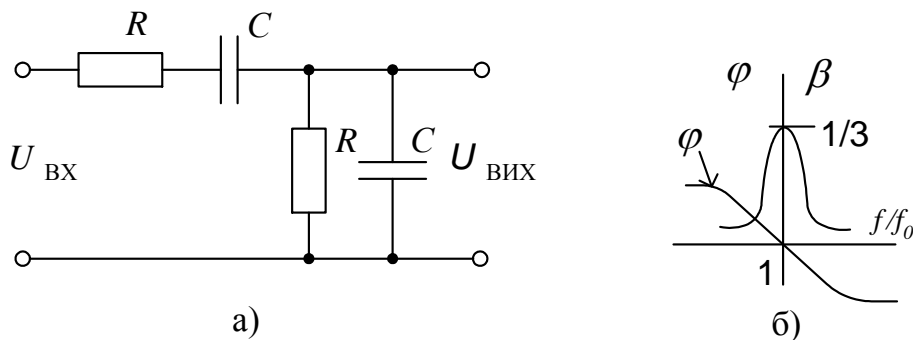
Частота, на якій виконуються ці умови, залежить від параметрів фазозсувного кола і визначається виразом

$$f_0 = 1/2\pi RC\sqrt{6}$$

Для виконання балансу амплітуд коефіцієнт підсилення підсилювача повинен дорівнювати 29 (практично трохи більше). Коефіцієнт підсилення підсилювача задається параметрами резисторів $R1$ і R_{B33} : ($K_U = R_{B33}/R1$).

Для реалізації автогенератора на неінвертуючому підсилювачі, необхідно щоб фазозсувне коло забезпечувало баланс фаз на частоті f_0 , тобто, мало фазовий зсув на цій частоті рівний нулю.

Передавальна і фазова характеристики такого моста зображені на



в)

Рис. 2.65

рис. 2.65, б. Частота, на якій фазовий зсув відсутній, а коефіцієнт передачі $\beta=1/3$, визначається параметрами елементів фільтра $f_0=1/2\pi RC$.

На рис. 2.65, в зображена схема RC - автогенератора з одинарним мостом Віна. Оскільки на частоті генерації f_0 коефіцієнт передачі моста Віна дорівнює $1/3$, то коефіцієнт підсилення неінвертуючого підсилювача повинен бути $K_{UH} \geq 3$. А так як $K_{UH} = 1 + R_{B33} / R1$, то $R_{B33} / R1 \geq 2$.

2.2.3. Стабілізація частоти генераторів. Кварцові автогенератори

Генератори характеризуються абсолютною і відносною нестабільністю частоти. Абсолютна нестабільність показує на яку величину змінилася частота генератора під дією різних дестабілізуючих факторів $\Delta f = f_{\text{ГНОВ}} - f_{\text{ГНОМ}}$ [Гц]. Відносна нестабільність характеризує відношення абсолютної нестабільності до її номінального значення і виражається в процентах

$$K_H = 100 \Delta f / f_{\text{ГНОМ}}, [\%].$$

Основними причинами нестабільності частоти генераторів є:

- зміна напруги джерела живлення;
- зміна температури навколишнього середовища;
- коливання атмосферного тиску та вологості повітря;
- зміна навантаження генератора.

Для підвищення стабільності частоти генераторів використовують такі способи:

- використовують високостабільні джерела живлення;
- використовують високостабільні резистори, конденсатори і дроселі коливальних контурів та фазуючих кіл;
- підсилюючі кола реалізують з великим значенням температурної нестабільності;
- термостатують окремі кола чи генератор у цілому;
- використовують кварцову стабілізацію частоти.

Кварцова стабілізація частоти полягає у використанні кварцових резонаторів, що забезпечує нестабільність частоти порядку $10^{-6} \div 10^{-9}$.

Кварцовий резонатор представляє собою тонку пластину мінералу кварцу прямокутної чи круглої форми встановлену в кварцетримач. Кварц володіє прямим і зворотнім п'єзоефектами. Сутність прямого п'єзоефекту полягає у тому, що при стисканні кварцової пластини на протилежних її гранях з'являються різнойменні електричні заряди, а при розтягуванні пластини знаки зарядів на тих же гранях змінюються на протилежні. Зворотній п'єзоефект полягає у тому, що при дії на кварцову пластину змінного електричного поля у ній виникають пружні механічні коливання. Ці коливання, в свою чергу, визивають появу електричних зарядів на її гранях. Таким чином, кристал кварцу представляє собою електромеханічну систему, якій притаманні резонансні властивості.

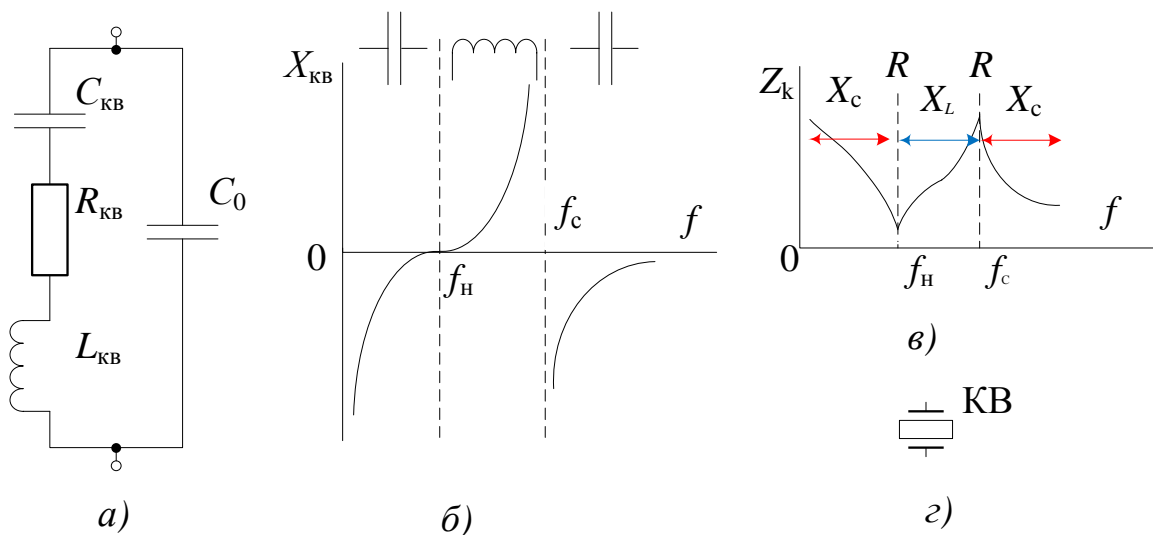


Рис. 2.66

У залежності від геометричних розмірів і орієнтації зрізу резонансні властивості (резонансна частота f_p) кожної пластини строго фіксовані і лежать в межах від одиниць кГц до 1000 МГц.

Кварц еквівалентний послідовному коливальному контуру L_{KB}, C_{KB}, R_{KB} , (рис. 2.66, а), добротність якого ($Q = \omega L_{KB} / R_{KB}$) досягає величини 10^6 .

Як відомо, у такому контурі може бути резонанс напруг з частотою:

$$f_H = f_p = 1/2\pi \sqrt{L_{кв} C_{кв}}$$

$L_{кв}$ може бути значною – від десятків $\mu\text{Гн}$ до декількох мГн . Ємність кварцу $C_{кв}$ мала і дорівнює сотим долям пФ . Опір кварцу $R_{кв}$ має одиниці –

десятки Ом. Цим пояснюється його велика добротність, котра на 2-3 порядків більша ніж добротність коливальних контурів на дискретних елементах.

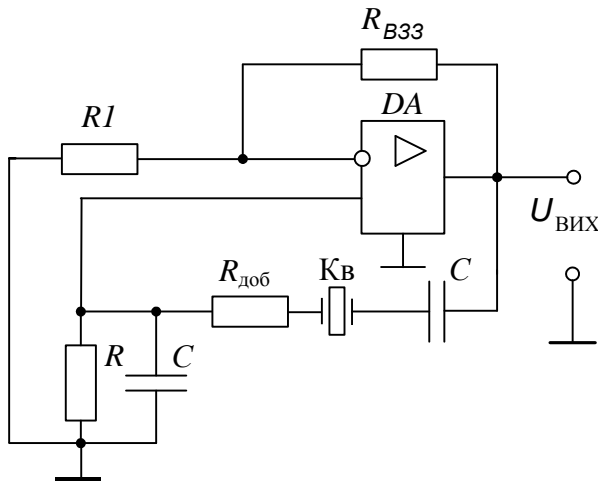


Рис.2.67

Через те, що кристал кварцу розміщують у кварцетримач, який має ємність C_0 , величина якої декілька пФ , то в кварцевому резонаторі можливий також

резонанс струмів з частотою:

$$f_c = 1/2\pi \sqrt{L_{кв} C_{екв}}$$

де $C_{екв} = C_0 \cdot C_{кв} / (C_0 + C_{кв})$.

Враховуючи, що $C_0 > C_{кв}$, резонансна частота струмів є вищою ніж резонансна частота напруг. Через те що $C_0 \gg C_{кв}$, еквівалентна ємність практично дорівнює ємності кварцу $C_{екв} \approx C_{кв}$, а це означає що частоти f_H і f_c мало відрізняються між собою.

У резонансному проміжку опір контуру має індуктивний характер, за межами його – ємнісний, а на резонансних частотах напруги і струму – активний (рис. 2.66, б, в).

Температурна нестабільність кварцового резонатора дуже мала. У деяких кристалів вона має значення 10^{-8} .

Схема кварцового генератора зображена на рис. 2.67. Елементи R і C виконують в основному функцію фільтра вищих гармонічних складових і вибираються з урахуванням резонансного опору кварцу.

На резонансній частоті опір кварцу є чисто активним і він забезпечує фазовий зсув рівний нулю. Опір $R_{\text{кв}}$ заміняє один із резисторів у колі ДЗЗ ОП. Для виконання умов збалансування резонансної частоти кварцу і частоти моста Віна, величину резистора R підбирають рівною опору кристала в режимі резонансу, а ємності конденсаторів C визначають із виразу:

$$C = 1/2\pi f_{\text{вих}}R.$$

Для кращої стабілізації параметрів вихідної напруги генератора, в разі великих змін температури, у коло ДЗЗ послідовно з кварцом необхідно включити додатковий резистор невеликого номіналу. У даному разі $R=R_{\text{дод}}+R_{\text{кв}}$.

RC- автогенератор з автоматично регульованим ВЗЗ

Коло автоматичного регулювання підсилення (АРП), підключене до інвертуючого входу ОП (рис. 2.68), компенсує зміну резонансного опору кварцу в разі зміни температури, підтримуючи цим амплітуду і частоту вихідної напруги незмінними. Крім того, АРП забезпечує надійний запуск автогенератора за рахунок того, що під час запуску $K_{\text{ВЗЗ}} \cdot K_{\text{ДЗЗ}} > 1$. Робота схеми полягає в наступному. Вихідна напруга генератора випрямляється, фільтрується і подається в вигляді керуючої напруги на затвор польового транзистора VT . До тих пір, поки амплітуда вихідної напруги $U_{\text{вих}}$ менша порога відпирання стабілітрона, напруга між затвором і витоків транзистора буде рівною нулю ($U_{\text{ЗВ}}=0$). Транзистор у даному випадку буде еквівалентний низькоомному резистору і коефіцієнт підсилення ОП, який визначається колом ВЗЗ, буде мати максимально можливе значення, що забезпечить ріст амплітуди вихідної напруги. Амплітуда вихідної напруги буде зростати до тих пір, доки не

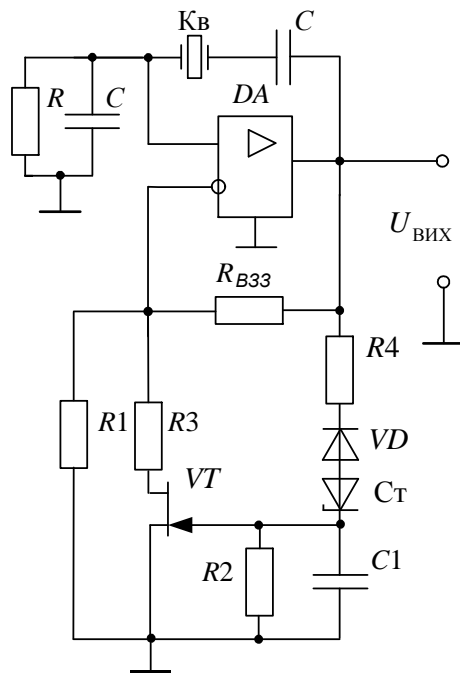


Рис. 2.68

відкриється стабілітрон (Ст) і не почне заряджатися конденсатор C_1 , напруга якого прикладається до затвору польового транзистора, забезпечуючи його призапирання. Це збільшує опір між стоком і витком польового транзистора, відповідно глибину ВЗЗ і зменшення коефіцієнта підсилення підсилювача.

При деякому значенні $U_{\text{вих}}$ повне підсилення в колах зворотних зв'язків генератора буде дорівнювати одиниці $K_{\text{ВЗЗ}} \cdot K_{\text{ДЗЗ}} = 1$ і

відбудеться стабілізація амплітуди вихідної напруги.

Запитання для самоконтролю

1. Дайте визначення і класифікацію генераторів.
2. Вкажіть умови самозбудження генераторів.
3. Нарисуйте схему LC - автогенератора на ОП і поясніть її роботу.
4. Поясніть, чому на низьких частотах використовуються RC - автогенератори.
5. Нарисуйте схему і поясніть роботу автогенератора на ОП з RC - зворотним зв'язком і фазовим зсувом $\varphi_{\text{ЗЗ}} = 180^\circ$.
6. Нарисуйте схему і поясніть роботу автогенератора на ОП з RC - зворотним зв'язком і фазовим зсувом $\varphi_{\text{ЗЗ}} = 0^\circ$.
7. Напишіть вираз, який визначає частоту автогенератора з колом ЗЗ у вигляді моста Віна.

8. Напишіть вираз, який визначає величину частоти самозбудження автогенератора з RC - колом зворотного зв'язку з $\varphi_{зз}=180^\circ$.
9. Назвіть основні причини, що приводять до нестабільності частоти автогенераторів.
10. Наведіть способи підвищення стабільності частоти автогенераторів.
11. Що собою представляє кварцовий резонатор? Поясніть сутність прямого і зворотного п'єзоефекту кварцу.
12. Якою еквівалентною електричною схемою можна представити кварцовий резонатор?
13. Нарисуйте схему кварцового генератора і поясніть її роботу.
14. Поясніть, для чого використовується автоматично регульований ВЗЗ в схемах автогенераторів.
15. Нарисуйте схему і поясніть роботу автогенератора з регульованим ВЗЗ.

Розділ 3. Імпульсні пристрої

Тема 3.1. Ключові схеми на транзисторах

Сигналом називають фізичний процес, що несе інформацію. Сигнали можуть бути звуковими, світловими, електричними та ін.

Інформація зосереджена у зміні параметрів фізичного процесу. Якщо параметри процесу не змінюються, то він не є сигналом. Наприклад, незмінні звук, світловий потік, синусоїдне електричне коливання ніякого повідомлення не несуть. Навпаки, у змінах гучності і тону звуку, яскравості і кольору випромінювання, амплітуди, частоти і фази електричного коливання зберігається інформація. Інформативним є також поява чи зникнення (закінчення) сигналу, наприклад, електричного коливання, тобто його зміна.

Розрізняють *аналогові* та *дискретні* сигнали.

Аналогові сигнали представляють собою безперервні в часі функції.

Аналоговий сигнал між максимальним і мінімальним значеннями може мати будь-яке значення. Зазвичай аналогові сигнали є безперервними.

Дискретними називаються сигнали, які представляють собою розривні в часі функції і можуть приймати обмежене число рівнів.

В електроніці зазвичай використовуються електричні сигнали.

Аналогова чи дискретна форми представлення електричних сигналів суттєво впливають на принципи побудови і особливості роботи електронних пристроїв, які формують, підсилюють і перетворюють ці сигнали.

Дискретні сигнали, що мають тільки два рівня – високої напруги (струму) і низької напруги (струму) називають **імпульсними** або **двійковими**.

Представлення інформації за допомогою імпульсних сигналів має ряд переваг, обумовлених високою надійністю і простотою реалізації пристроїв, якими вони генеруються чи перетворюються. Два дискретних значення, що приймають двійкові сигнали, зазвичай позначаються двома цифровими символами – «1» і «0» і називаються **цифровими**.

3.1.1. Класифікація і параметри імпульсних сигналів

Під електричним імпульсом розуміють короткочасне відхилення напруги (струму) відносно вихідного стану (зокрема від нульового), тривалість якого не перевищує довжини перехідного процесу в схемі.

Є два типи імпульсів: радіоімпульси і відеоімпульси.

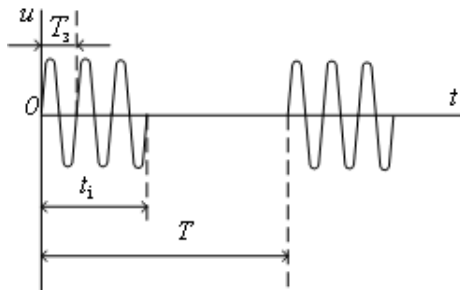


Рис. 3.1

Радіоімпульси (рис.3.1) представляють собою короткочасні високочастотні синусоїдальні коливання напруги чи струму, обвідна яких має форму відеоімпульсу.

Відеоімпульси – це короткочасні відхилення напруги (струму) відносно вихідного стану у колі постійного струму.

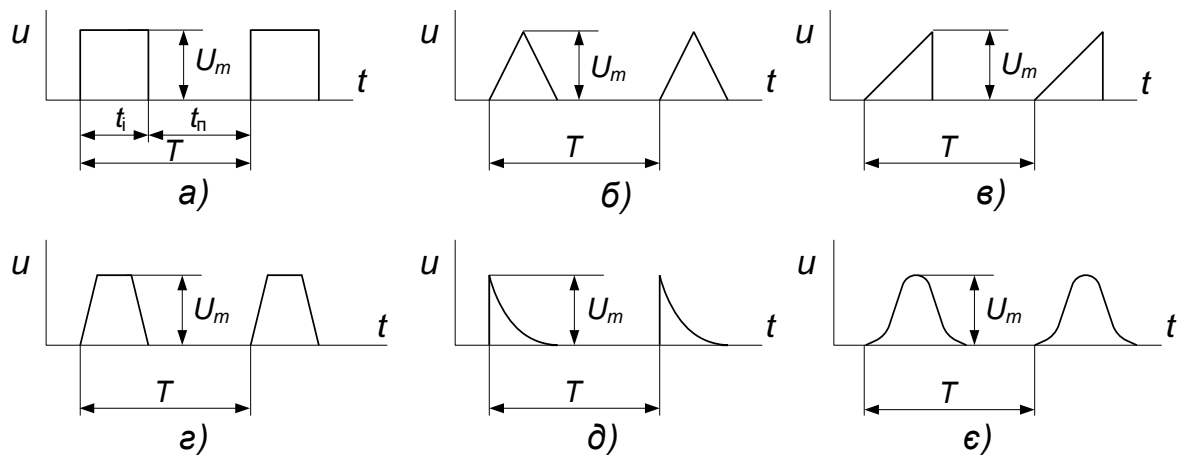


Рис. 3.2

В залежності від геометричної форми відеоімпульси бувають прямокутні (рис. 3.2, а), трикутні (рис. 3.2, б), пилкоподібні (рис. 3.2, в), трапецеїдальні (рис. 3.2, г), експоненціальні (рис. 3.2, д), дзвіноподібні (рис. 3.2, е).

Послідовність імпульсів характеризуються такими параметрами:

- U_i - амплітудою імпульсу;
- t_i - тривалістю імпульсу;
- t_{Γ} - тривалістю паузи;
- T – періодом надходження імпульсів;
- $f = 1/T$ - частотою повторення;
- $\gamma = t_i/T$ - коефіцієнтом заповнення;
- $Q = 1/\gamma = T/t_i = (t_i + t_n)/t_i = 1 + t_n/t_i$ - щільністю.

3.1.2. Насичений транзисторний ключ

Під ключами розуміють пристрої, які під дією керуючих сигналів виконують різні комутації: вмикання і вимикання пасивних і активних елементів, джерел живлення і т.п. Їх дія ґрунтується на тому, що у ввімкненому стані вони мають дуже малий, а у вимкненому – достатньо великий опір.

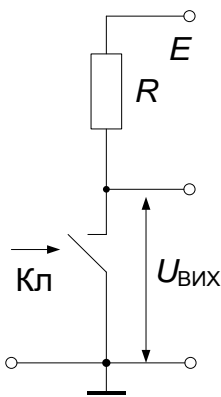


Рис. 3.3

Електронні ключі (ЕК) призначені для комутації (включення і виключення) струму в навантаженні і складаються з джерела напруги живлення, навантаження і ключа (рис. 3.3). В якості ключів використовують діоди, транзистори і тиристори.

Електронні ключі характеризуються наступними основними параметрами:

1. Швидкодією ключа, яка характеризується швидкістю перемикавання.
2. Пороговою напругою ЕК – напругою, навколо якої різко змінюється опір ключа.

3. Чутливістю – мінімальним перепадом сигналу, під дією якого відбувається безперебійне перемикання ключа.
4. Завадостійкістю - чутливістю ключа до дії імпульсів завади.
5. Надійністю.

Транзисторні ключі бувають інвертуючі і неінвертуючі, насичені і ненасичені.

Інвертуючі ключі (інвертори) виконуються за схемою зі СЕ, а неінвертуючі – за схемою зі СК.

При розгляді транзисторного ключа скористуємось графічним методом розрахунку транзисторних кіл. На рис. 3.4 наведені вхідна і вихідна динамічні характеристики транзистора ввімкненого за схемою зі СЕ. Відомо, що насичений ТК може перебувати у двох статичних режимах: відсікання і насичення. Переходи транзистора з одного статичного режиму в інший і навпаки характеризують його динамічні режими.

3.1.2.1. Статичні режими ТК

Режим насичення ТК

У режимі насичення робоча точка знаходиться в області I (рис. 3.4). Напруга на транзисторі в цьому режимі через пряме зміщення обох *p-n* переходів практично дорівнює нулю $U_{КЕН}=0$ (реально долі вольт).

Колекторний струм насичення транзистора обмежується резистором R_K і визначається як

$$I_{KH} = (E_K - U_{КЕН}) / R_K \approx E_K / R_K.$$

Для забезпечення режиму насичення в базовому колі повинен протікати відповідний струм (рис.3.5), який називається базовим струмом насичення, мінімальна величина якого визначається з виразу:

$$I_{BH} = I_{KH} / \beta = E_K / \beta \cdot R_K,$$

де β - коефіцієнт підсилення транзистора за струмом.

Як відомо, ця формула справедлива тільки для активного режиму

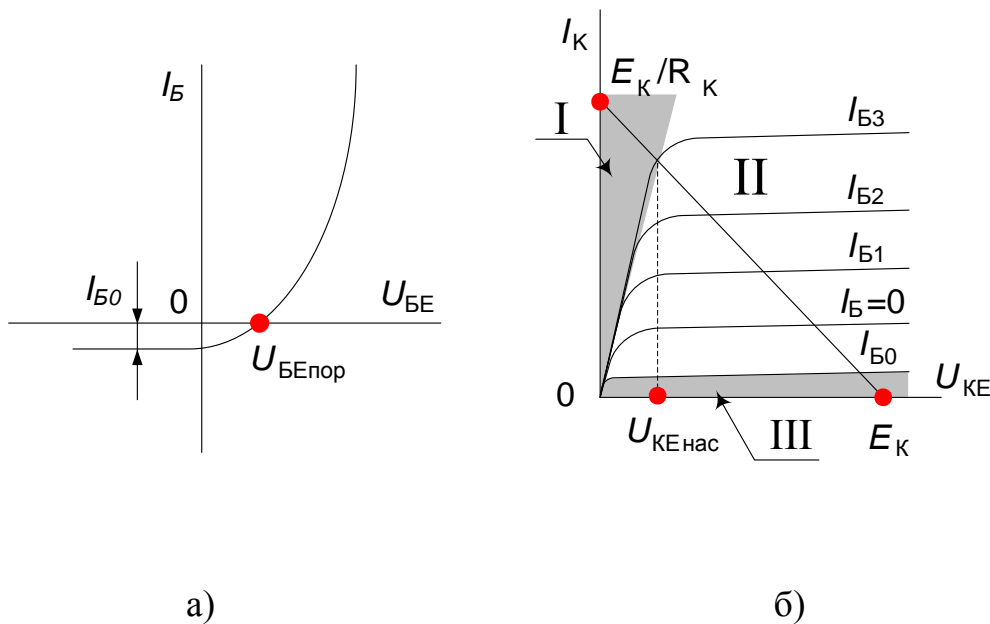


Рис. 3.4

транзистора (область II на рис. 3.4), а тому визначений за нею струм відповідає мінімальному базовому струму, який забезпечить знаходження робочої точки на границі насичення. Незначні зміни параметрів елементів схеми (збільшення R_B , E_K чи зменшення R_K) можуть привести до виходу транзистора з режиму насичення. Для надійного насичення транзистора необхідно в базу подати струм більший ніж струм насичення $I_B \geq I_{Bн}$. Відношення $S = I_B / I_{Bн}$ називається *коефіцієнтом (або ступенем) насичення* транзистора. Зазвичай в насичених ключах $S = 1,5 \div 3$.

Нехтуючи напругою $U_{BEн}$ в режимі насичення, знаходимо базовий струм $I_B = U_{ВХ} / R_B$, який повинен бути більшим $I_{Bн}$, або $(U_{ВХ} / R_B) \geq (E_K / \beta \cdot R_K)$, звідси $R_B \leq \beta U_{ВХ} R_K / E_K$. У разі, якщо $U_{ВХ} = E_K$, то $R_B \leq \beta R_K$.

Умова насичення повинна виконуватись при всіх значеннях коефіцієнта β вибраного транзистора, а тому опір базового резистора необхідно вибирати за умови що $R_B \leq \beta_{min} R_K$.

Опір транзистора в режимі насичення визначається відношенням

$R_{КЕН} = U_{КЕН} / I_{КН}$ і має величину *десятків ом*.

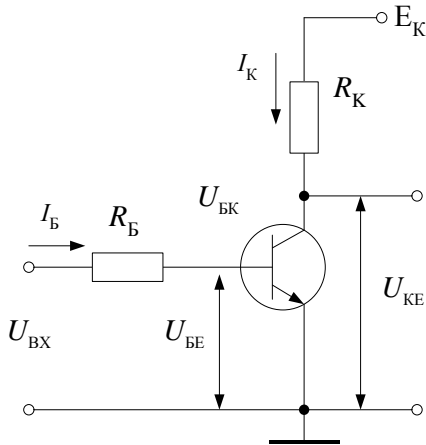


Рис. 3.5

малі і дорівнюють тепловому струму $I_{К0}$.

$$I_{Кв\dot{и}д\dot{т}} = I_{К0}; \quad I_{Б0} = -I_{К0}; \quad U_{КЕв\dot{и}д\dot{т}} = E_K - I_{К0} R_K \approx E_K.$$

$$R_{VТв\dot{и}д\dot{т}} = U_{КЕв\dot{и}д\dot{т}} / I_{Кв\dot{и}д\dot{т}} \approx E_K / I_{К0} (\geq 100 \text{ кОм}).$$

Для одержання необхідної швидкодії ключа опір резистора R_K

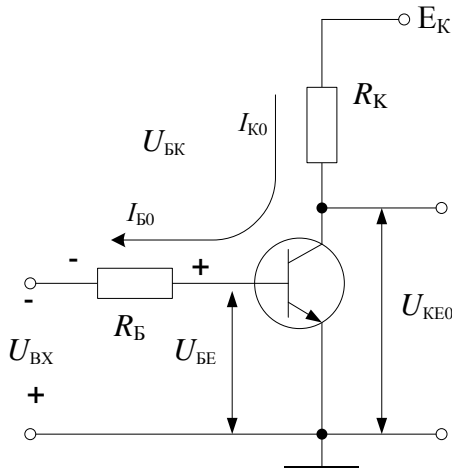


Рис. 3.6

вибирають невеликим (порядку кОм). У зв'язку з цим вихідний опір транзисторного ключа в режимі відтинання дорівнює $R_{ВИХ} = R_K R_{VТв\dot{и}д\dot{т}} / (R_K + R_{VТв\dot{и}д\dot{т}}) \approx R_K$.

Глибина відтинання, а також струми $I_{К0}$ і $I_{Е0}$, які протікають через R_B , залежать від величини його опору. Струми зворотно зміщених переходів транзистора створюють додаткове падіння напруги на R_B , яка може вивести транзистор з режиму відтинання. Для

надійного утримання транзистора в режимі відтинання напруга між базою і емітером транзистора повинна бути від'ємною $U_{БЕ} = -U_{ВХ} + (I_{К0} + I_{Е0}) R_B \leq 0$, або $-U_{ВХ} + (I_{К0} + I_{Е0}) R_B \leq 0$.

З цього виразу знаходимо, що $U_{ВХ} \geq (I_{К0} + I_{Е0})R_{Б}$, або $R_{Б} \leq U_{ВХ} / (I_{К0} + I_{Е0})$.

Висновок: Для надійного перебування транзистора у режимі відтинання необхідно подавати на вхід ключа відповідної величини запираючу напругу або керувати ключем біполярними імпульсами.

3.1.2.2. Динамічний режим ТК

Перехід транзистора з одного статичного стану в інший характеризує динаміку ТК. Такі переходи (динамічні режими) складаються з двох стадій:

- затримки перемикавання;
- фронту перемикавання.

Включення транзистора

Еквівалентна схема заміщення ключа на стадії затримки включення наведена на рис. 3.7, а.

Враховуючи, що $R_{Б} > R_{К}$ і $R_{Б} \gg r_{Б}$, її можна зобразити як на рис. 3.7, б, де $C_{ВХ} = C_{Е} + C_{К}$. Розглянемо процес включення ТК за умови, що в момент часу t_0 напруга на його вході зміниться стрибком від U_m^- до U_m^+ (рис.3.8, а).

У базовому колі встановлюється струм

$$I_{Б}^+ = (U_m^+ - U_{BE}^-) / R_{Б}.$$

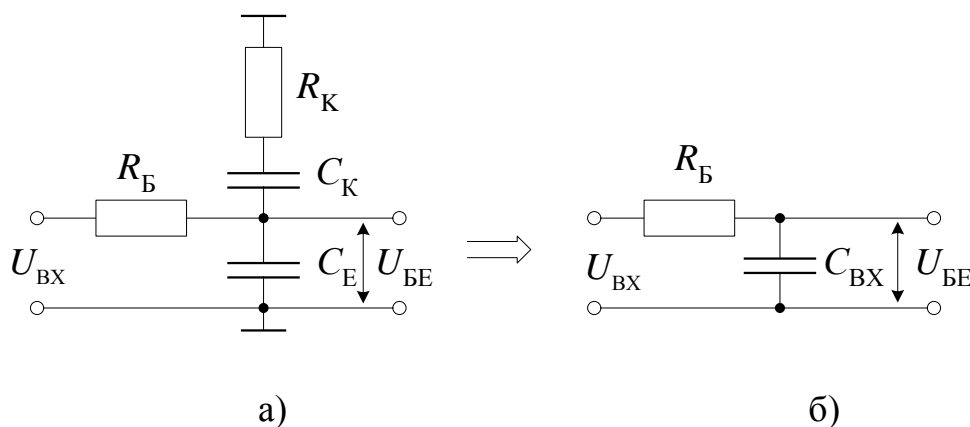


Рис. 3.7

Затримка включення

Хоча вхідна напруга змінюється стрибком, напруга U_{BE} через ємності C_K , C_E , C_M збільшується до значення $U_{пор}$ на протязі відповідного часу (рис. 3.8, б). Таким чином, імпульс колекторного струму починає формуватись з моменту часу t_1 , тобто з деякою затримкою відносно моменту подачі відпираючої напруги U_m^+ .

$$U_{BE}(t) = U_{C_{ex}}(t) = 2U_m(1 - e^{-t/\tau_{ex}}) - U_m, \text{ де } \tau_{ex} \cong R_B C_{ex}.$$

Інтервал часу $t_{зТВк} = t_1 - t_0$ визначає час затримки включення ключа (рис. 3.8, з).

Таким чином, затримка включення транзистора пов'язана з:

1. наявністю ємності C_{BX} ;
2. наявністю порога включення транзистора $U_{пор}$.

Для визначення часу затримки включення транзистора запишемо рівняння зміни напруги U_{BE} (рис. 3.8, б) при подачі до входу напруги, зображеної на рис. 3.8, а. У момент часу t_1 напруга U_{BE} досягне $U_{пор}$ і рівняння прийме вигляд:

$$U_{пор} = 2U_m(1 - e^{-t_{зТВк}/\tau_{ex}}) - U_m = U_m - 2U_m e^{-t_{зТВк}/\tau_{ex}}.$$

Розв'язуючи це рівняння відносно $t_{зТВк}$, одержимо час затримки при включенні транзистора

$$t_{зТВк} = \tau_{ex} \ln(2U_m / (U_m - U_{пор})) = 2,3\tau_{ex} \lg(2U_m / (U_m - U_{пор})).$$

Фронт включення

У момент часу t_1 , коли напруга на базі транзистора досягає величини $U_{пор}$, відкривається емітерний перехід і починається процес зростання колекторного

струму I_K і зниження колекторної напруги U_{KE} (рис. 3.8, в, г). Колекторний струм збільшується до моменту t_2 , пока транзистор не увійде в режим насичення. На інтервалі часу $t_1 - t_2$ відбувається формування фронту імпульсу колекторного струму $t_{ф\text{BK}} = t_2 - t_1$:

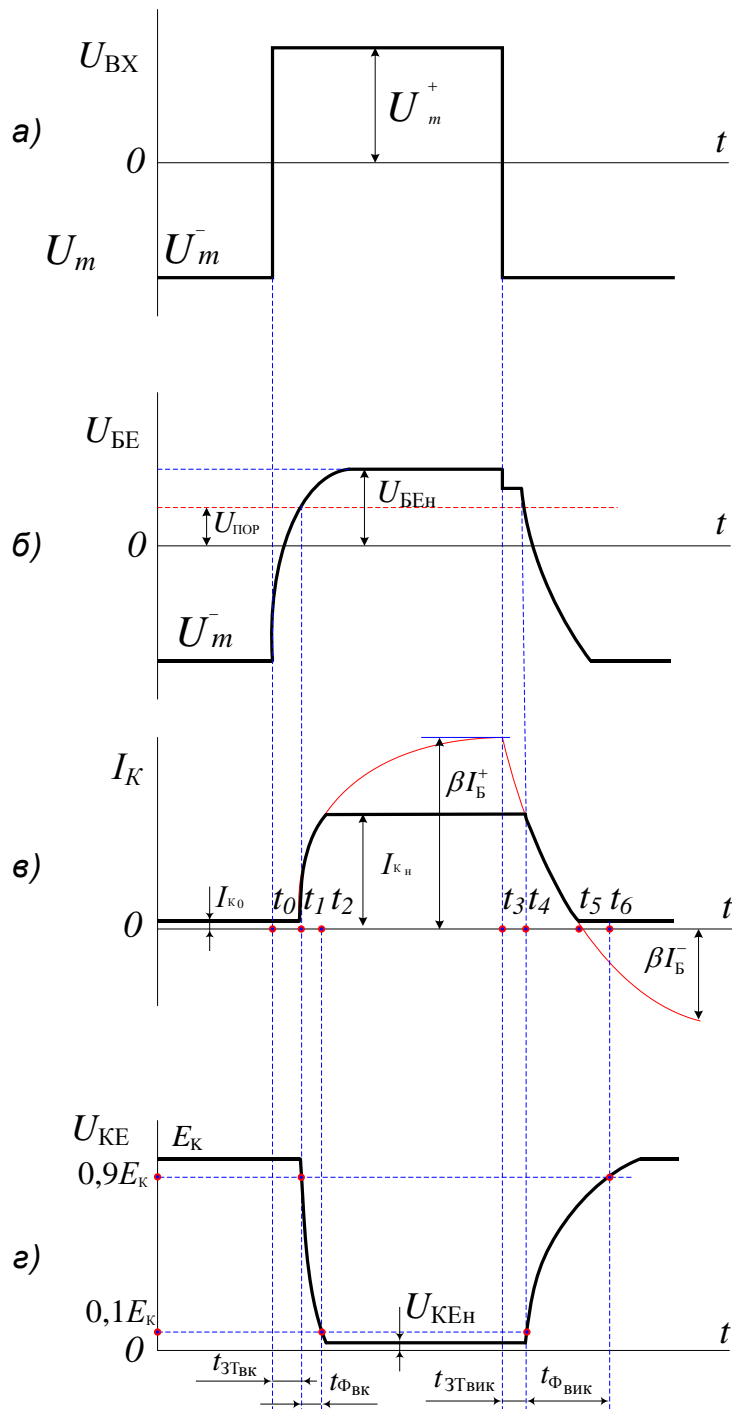


Рис. 3.8

$$i_K(t) = \beta I_B^+ (1 - e^{-t/\tau_{ек}}),$$

де $I_B^+ = U_m^+ / R_B$ - імпульс базового струму включення;

βI_B^+ - струм колектора, який був би, якби транзистор не увійшов у режим насичення (уявний струм колектора);

$\tau_{ек} = \tau_\beta + R_K C_K (1 + \beta)$ - стала часу колекторного кола;

τ_β - стала часу транзистора включеного за схемою зі СЕ при $R_K = 0$;

C_K - ємність колекторного переходу транзистора.

Підставивши $i_K(t) = I_{KH}$ і $t = t_{ф\text{ вк}}$, одержимо:

$$I_{KH} = \beta I_B^+ (1 - e^{-t_{ф\text{ вк}}/\tau_{ек}}) \Rightarrow I_{KH} = \beta I_B^+ - \beta I_B^+ e^{-t_{ф\text{ вк}}/\tau_{ек}},$$

$$\text{або } e^{t_{ф\text{ вк}}/\tau_{ек}} = \frac{\beta I_B^+}{\beta I_B^+ - I_{KH}}.$$

Розв'язуючи це рівняння визначимо $t_{ф\text{ вк}}$:

$$t_{ф\text{ вк}} = \tau_{ке} \ln(\beta I_B^+ / (\beta I_B^+ - I_{KH})) = \tau_{ке} \ln(S / (S - 1)) = 2,3 \tau_{ке} \lg(S / (S - 1)).$$

Час включення транзисторного ключа визначається $t_{вк} = t_{зт\text{ вк}} + t_{ф\text{ вк}}$.

Виключення транзистора

У момент часу t_3 змінюється полярність $u_{вх}$ з U_m^+ на U_m^- і починається процес виключення транзистора. При зміні полярності $u_{вх}$ базовий струм змінює свій напрямок і становиться рівним:

$$I_B^- = (U_m^- - U_{BE\text{нас}}) / R_B.$$

Затримка виключення

У результаті зміни полярності базового струму починається процес розсмоктування надлишкових зарядів неосновних носіїв у базі, що зменшує

ступінь насичення транзистора (відрізок часу t_3-t_4 на рис. 3.8, в). Доки уявний струм перевищує рівень $I_{КН}$, транзистор перебуває в насиченому стані. У момент t_4 концентрація неосновних носіїв біля колекторного переходу зменшується до нуля і на колекторному переході встановлюється зворотна напруга.

Таким чином, час розсмоктування надлишкових зарядів у базі $t_{розс} = t_{ЗТвик} = t_4 - t_3$ визначає затримку виключення транзистора.

Зміна уявного струму на етапі розсмоктування має експоненціальний характер, а тому

$$t_{ЗТвик} = \tau_{\beta_H} \ln \frac{\beta I_B^+ + |\beta I_B^-|}{I_{КН} + |\beta I_B^-|} = \tau_{\beta_H} \ln \frac{I_B^+ + |I_B^-|}{I_{БН} + |I_B^-|},$$

де τ_{β_H} - стала часу транзистора у режимі насичення.

Фронт виключення

Після завершення процесу розсмоктування надлишкових зарядів неосновних носіїв у базі, транзистор переходить в активний режим і починається формування фронту виключення. На цьому етапі відбуваються два процеси:

- зменшення колекторного струму до його відсічки (t_4-t_5),
- заряд ємностей C_K і C_H через R_K від джерела живлення E_K .

На першому етапі колекторний струм зменшується від значення $I_{КН}$ до $I_{К0}$. Цей процес відбувається досить швидко і залежить від запираючого базового струму. Значно більший час має процес заряду ємностей C_K і C_H .

Нехтуючи часом зменшення колекторного струму, фронт виключення (t_4-t_6) можна визначити як

$$t_{фвик} \cong 3\tau_{ке} = 3R_K (C_K^* + C_H).$$

Час виключення транзистора $t_{вик} = t_{ЗТ вик} + t_{ф вик}$.

3.1.3. Способи підвищення швидкодії транзисторних ключів

Швидкодія ТК, тобто час включення і час виключення, залежить як від параметрів транзистора (C_K, C_E, τ_β), так і параметрів схеми ТК і напруги управління $(U_m^+, U_m^-, R_K, R_B, C_H)$.

Довжина фронту включення і затримки виключення залежать від базового струму включення. Так збільшення I_B^+ приводить до зменшення $t_{ф\text{ вк}}$ і збільшення $t_{з\text{Т вк}}$. Цей недолік можна послабити, якщо зробити базовий струм не сталим на протязі дії відкриваючої напруги вхідного сигналу, а змінним. Перед вимиканням транзистора струм бази повинен трохи перевищувати рівень $I_{Бн}$, а в момент вмикання має бути великим. Це можна реалізувати за допомогою форсуючого конденсатора C .

3.1.3.1. Насичений транзисторний ключ з форсуючим конденсатором

(рис. 3.9, а)

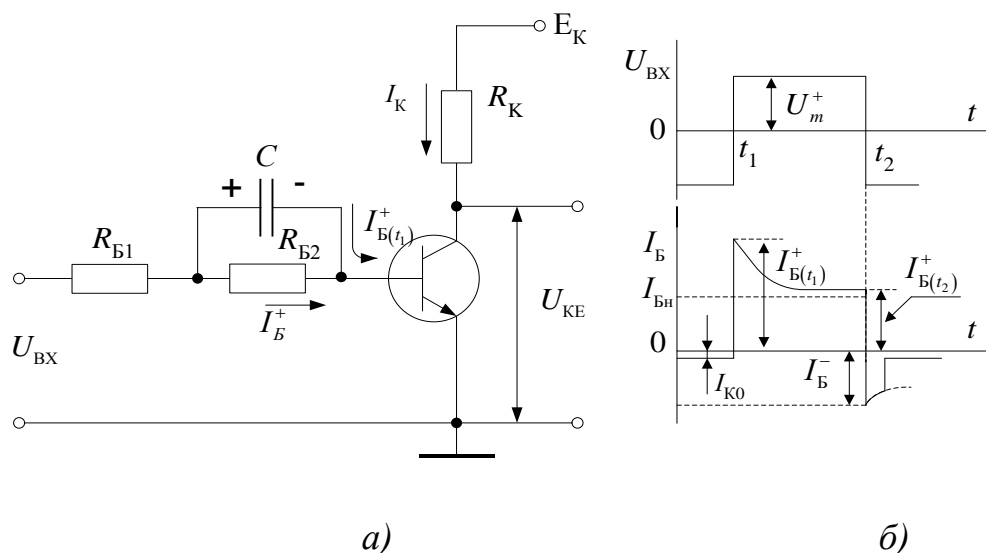
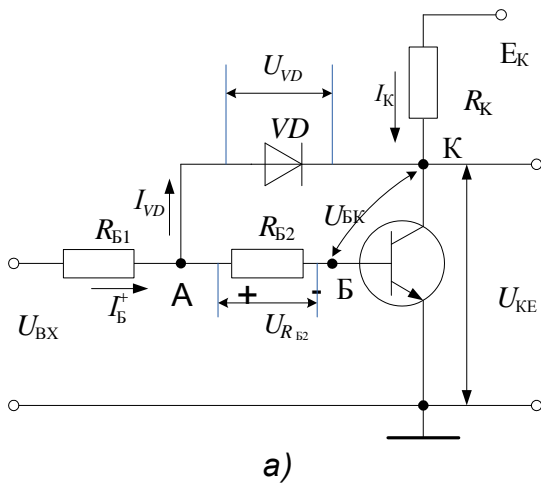


Рис. 3.9

При дії на вході від'ємної півхвилі вхідної напруги ($0-t_1$) транзистор закритий і в його базовому колі тече струм $I_{К0}$ (рис. 3.9, б).

Додатна півхвиля вхідного сигналу в момент t_1 відкриває транзистор. Струм бази в момент t_1 обмежений тільки опором резистора $R_{Б1}$:



$$I_{B(t_2)}^+ = U_m^+ / (R_{B1} + R_{B2}) > I_{BH}$$

По мірі заряду конденсатора C струм бази зменшується, наближаючись до усталеного рівня, величина якого повинна бути трохи більшою ніж I_{BH}

Конденсатор C створює умову, при якій базовий струм має велике значення у момент включення транзистора, що зумовлює зменшення затримки і фронту включення $t_{\phi \text{ вк}}$. Невеликий коефіцієнт насичення в момент закінчення додатної півхвилі вхідної напруги (t_2) зменшує $t_{3\text{ТВИК}}$.

Крім того, після зміни в момент t_2 полярності вхідного сигналу (рис. 3.9, б), напруга на конденсаторі, який зарядився на інтервалі t_1-t_2 (рис. 3.9, а), складається з напругою від'ємної півхвилі вхідного сигналу. Це збільшує від'ємний струм бази I_B^- , який сприяє прискореному виводу носіїв зарядів з бази транзистора і зменшенню $t_{3\text{ТВИК}}$.

Таким чином, конденсатор C прискорює включення і виключення транзистора.

3.1.3.2. Ненасичені транзисторні ключі

В ключових схемах з форсуючим конденсатором затримка при виключенні транзистора зменшується, але зовсім

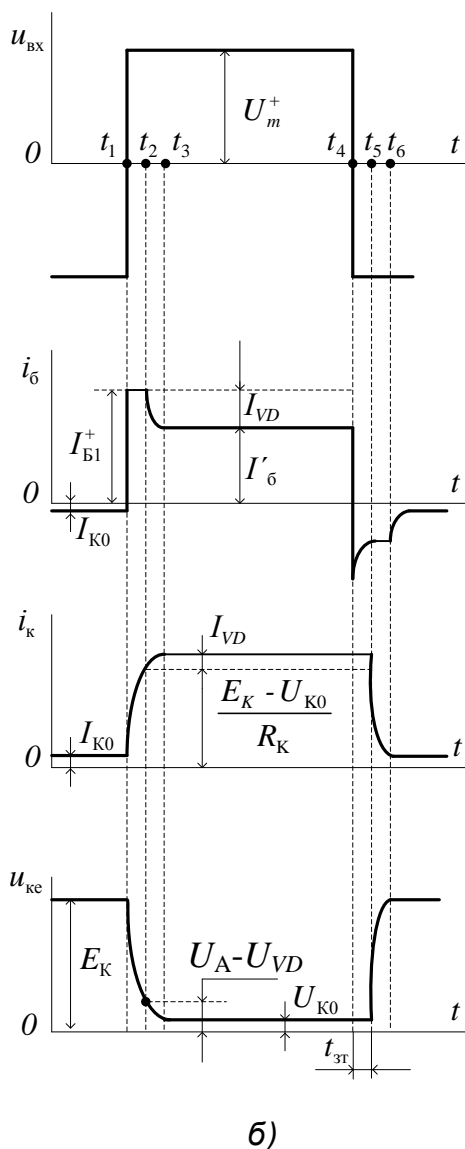


Рис. 3.10

не ліквідується. Це пов'язано з тим, що перед виключенням транзистора $I_B > I_{BH}$, і виключення починається з етапу розсмоктування неосновних носіїв заряду, що зумовлює затримку виключення.

Затримку виключення можна ліквідувати, якщо у включеному стані транзистор буде перебувати в активному режимі. Для цього напруга між базою і колектором *n-p-n* транзисторів повинна бути від'ємною ($U_{KB} < 0$). При цьому бажано, щоб транзистор знаходився на межі режиму насичення. У даному випадку амплітуда вихідного імпульсу буде майже такою ж, як і в ключовому каскаді з насиченим транзистором, а затримка виключення буде відсутня.

У ненасичених ключах використовують нелінійні від'ємні зворотні зв'язки, які стабілізують вихідну напругу в широкому діапазоні зміни коефіцієнта підсилення транзистора за струмом β .

Схема ненасиченого ключового каскаду, в якому за рахунок діода VD реалізований нелінійний від'ємний зворотний зв'язок, наведена на рис. 3.10, а.

З надходженням в момент t_1 додатної півхвилі вхідної напруги (рис. 3.10, б) транзистор відкривається, колекторний струм i_k зростає, а напруга U_{KE} зменшується. Перехід робочої точки з області відтинання до границі насичення відбувається не миттєво, а тому на протязі часу включення транзистора (t_1-t_2) напруга на колекторі додатна і більша ніж напруга на резисторі R_{B2} , тобто діод буде закритий і не впливати на величину базового струму, який буде дорівнювати:

$$I_{B1}^+ = U_m^+ / (R_{B1} + R_{B2}).$$

На даному інтервалі анод діода має додатний потенціал відносно бази і рівний напрузі на резисторі R_{B2}

$$U_A = U_{R_{B2}} = I_{B1}^+ R_{B2}.$$

Діод буде закритий до тих пір, доки потенціал колектора U_K не зменшиться до величини $U_A - U_{VD}$. В момент t_2 U_K стає меншою ніж $U_A - U_{VD}$, діод відкривається і через нього відгалужується частина базового струму, який

протікає через діод і колектор-емітер транзистора. В момент t_3 струм діода досягне усталене значення. Час затримки виключення (t_4-t_5) в розглянутій схемі мале і визначається не часом розсмоктування зарядів у базовій області, а часом встановлення зворотного опору діода при його запиранні, який в разі використання швидкодіючих імпульсних діодів має дуже мале значення. Напруга між базою і колектором транзистора після відкриття діода буде підтримуватись від'ємною, якщо $I_{B2}^+ R_{B2} > U_{VD}$.

У даному випадку $U_{BK} = -I_{B2}^+ R_{B2} + U_{VD} < 0$ і транзистор буде перебувати в активному режимі, тобто ненасиченим. Відкриття діода зумовлює фіксацію колекторної напруги, а також зменшення базового струму транзистора. Це пов'язане з тим, що після відкриття діода напруга в точці А практичне не змінюється і визначається рівністю $U_A = I_{B2}^+ R_{B2} + U_{BEнас} \approx I_{B2}^+ R_{B2}$. Струм через резистор R_{B1} не зміниться і буде дорівнювати $I_{B1}^+ = (U_m^+ - U_A) / R_{B1} \approx (U_m^+ - I_{B2}^+ R_{B2}) / R_{B1}$. До включення діода VD весь цей струм замикався через базу транзистора, а після відпирання діода частина цього струму буде замикатись через діод. Базовий струм зменшиться і буде дорівнювати $I_{B1}' = I_{B1}^+ - I_{VD}$.

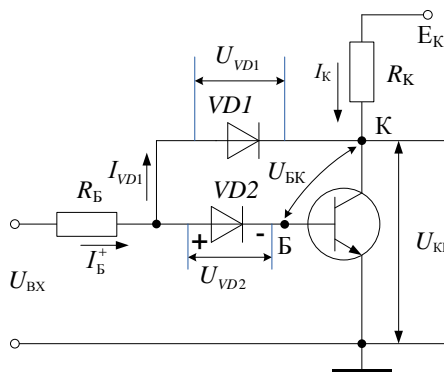


Рис. 3.11

Після відпирання діода VD струм через колекторний резистор $I_{R_K} = (E_K - U_{K0}) / R_K = const$ не змінюється, тому що напруга на колекторі транзистора фіксується на рівні U_{K0} . Колекторний струм транзистора продовжує зростати за рахунок збільшення струму через діод $i_K(t) = I_{R_K} + i_{VD}$. Після досягнення i_{VD}

усталеного стану транзисторний ключ переходить у статичний режим, при якому колекторний перехід транзистора залишається зміщеним у зворотному напрямку, тобто, транзистор буде перебувати в активному режимі.

Замість резистора R_{B2} можна використати діод (рис.3.11). Напряга відкритого діоду $VD2$ менше залежить від коливання вхідного струму ніж напряга на резисторі R_{B2} у схемі на рис. 3.10, *a*. Для відпирання діоду нелінійного зворотного зв'язку $VD1$ у схемі на рис. 3.11 необхідно щоб напряга на відкритому діоді $VD2$ була більшою ніж напряга відпирання діоду $VD1$. Це забезпечується, наприклад, якщо діод $VD2$ кремнієвий, а діод $VD1$ германієвий, або, якщо діоди одностипні, то включають замість $VD2$ два діода послідовно.

Нелінійний зворотний зв'язок частіше всього реалізують за допомогою діода Шотткі ($VD_{Ш}$), який представляє собою алюміній-кремнієвий діод з малим падінням напруги у відкритому стані ($<0,5$ В).

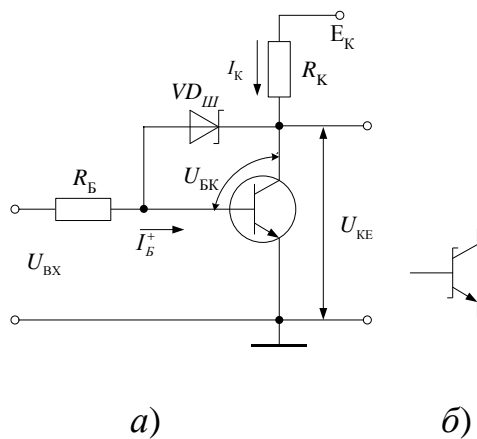


Рис. 3.12

У діода Шотткі практично відсутнє накопичення зарядів, а тому його виключення складає доли наносекунди. Схема ТК з діодом Шоттки зображена на рис. 3.12. Діод Шоттки підключають паралельно колекторному переходу транзистора. При вмиканні ключа транзистор прагне перейти в режим насичення, якщо $U_{BK} > 0,7$ В. Однак раніше, ніж відкриється колекторний перехід транзистора, відкриється діод Шоттки. Падіння напруги на відкритому

діоді Шоттки менше необхідної напруги для прямого зміщення колекторного переходу і тому транзистор не зможе перейти у режим насичення, а залишиться близько межі включення, тобто, в активному (ненасиченому) режимі. У зв'язку з цим буде відсутній час розсмоктування і, відповідно, пов'язана з ним затримка виключення ключа.

Схема ТК з $VD_{Ш}$ потребує включення меншого числа додаткових елементів і тому більш придатна при побудові мініатюрних каскадів. Її часто використовують для побудови швидкодіючих інтегральних мікросхем.

Спільну інтегральну структуру транзистор-діод Шотткі називають транзистором Шотткі, умовне зображення якого показано на рис. 3.12, б.

3.1.4. Ключі на польових транзисторах

Схема ключового каскаду на n -канальному польовому транзисторі з p - n -переходами приведена на рис.3.13.

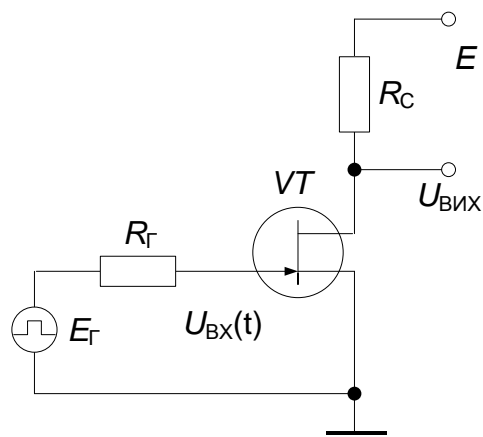


Рис. 3.13

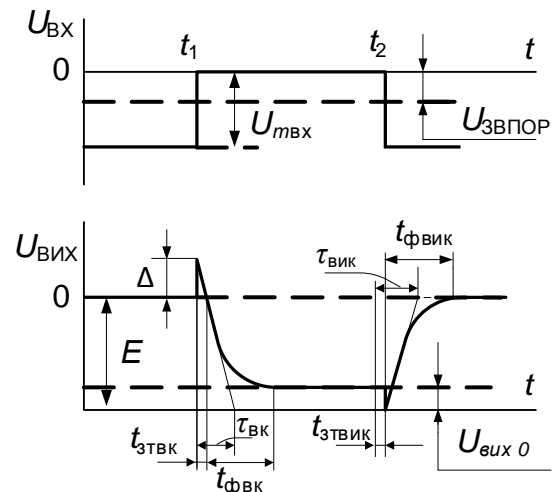


Рис.3.14

3.1.4.1. Статичні режими

При $|U_{ВХ}| > |U_{ЗВПОР}|$ транзистор буде вимкнений і напруга на виході ключа буде дорівнювати практично напрузі джерела живлення $U_{ВИХ}=E$ (інтервал $0 \div t_1$ на рис. 3.14). При $|U_{ВХ}| < |U_{ЗВПОР}|$ (інтервал $t_1 \div t_2$) транзистор вимкнений і напруга на виході ключа визначається з виразу:

$$U_{ВИХ0} = E \frac{r_k}{r_k + R_C},$$

де $r_k = U_{СВН} / I_{cm}$ – опір провідного каналу транзистора при відповідній напрузі $U_{ЗВ}$.

3.1.4.2. Динамічний режим

Перехід транзистора з одного статичного стану в інший характеризує динаміку ключа. Швидкість переключення, тобто формування фронтів,

польового транзистора визначається наявністю в транзисторі і в схемі ключа ємностей. Розглянемо включення і виключення транзистора за умови, що генератор E_T генерує імпульси з ідеально крутими фронтами (рис. 3.14) і внутрішній опір генератора дорівнює нулю $R_T=0$.

3.1.4.2.1. Режим включення. Еквівалентна схема ключа при відпиранні транзистора приведена на рис. 3.15. Умова, що $R_T=0$, дозволяє зробити висновок, що незважаючи на наявність ємності між затвором і витоком транзистора $C_{ЗВ}$, напруга на затворі транзистора зміниться практично миттєво. З цієї причини ємність $C_{ЗВ}$ на еквівалентній схемі не показана. Стрибок вхідної напруги $U_{мвх}$ на затворі транзистора визве стрибок вихідної напруги, за рахунок поділу напруги $U_{мвх}$ між ємністю $C_{ЗС}$ і еквівалентною ємністю між стоком і витоком транзистора, яка складається з ємності між стоком і витоком транзистора, ємностей монтажною і навантаження $C_{СВекв} = C_{СВ} + C_M + C_H$. Стрибок напруги між стоком і витоком транзистора, тобто на

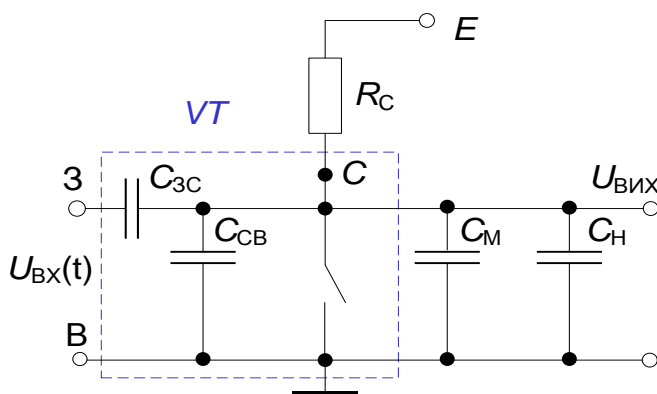


Рис. 3.15

виході ключа, буде визначатись

$$\Delta = U_{мвх} \frac{C_{ЗС}}{C_{ЗС} + C_{СВекв}}$$

Величина $\Delta \ll U_{мвх}$ через те,

що $C_{СВекв} \gg C_{ЗС}$.

Таким чином, включення транзистора супроводжується стрибком напруги, яка є причиною затримки на час $t_{зТВК}$ початку зміни вихідної напруги.

Після стрибка вихідної напруги (момент t_1 на рис.3.14) починається зміна вихідної напруги від $(E+\Delta)$ до $U_{вих0}$ зі сталою часу

$$\tau_{вк} = (C_{ЗС} + C_{СВекв}) \frac{R_C r_k}{R_C + r_k}$$

Довжина фронту включення ключа

дорівнює:

$$t_{\text{фвк}} \approx 2,2\tau_{\text{вк}} = 2,2(C_{\text{зс}} + C_{\text{св}} + C_{\text{м}} + C_{\text{н}}) \frac{r_{\text{к}}R_{\text{с}}}{r_{\text{к}} + R_{\text{с}}}$$

Після завершення формування фронту включення ключа на його виході встановиться напруга $U_{\text{вих0}}$.

3.1.4.2.2. Режим виключення

Від'ємний перепад вхідного сигналу в момент t_2 від нуля до $-U_{\text{твх}}$ визиває запирання транзистора.

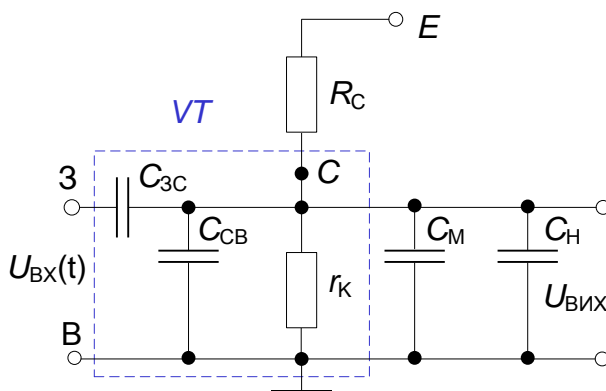


Рис. 3.16

Від'ємний стрибок вхідної напруги визиває перезаряд ємностей схеми і формування на виході ключа від'ємного стрибка напруги $-\Delta$, амплітуда і довжина якого залежать від параметрів транзистора і елементів схеми. Цей стрибок напруги затримує момент початку зміни вихідної

напруги і переходу транзистора в активну область, що є причиною затримки виключення транзистора $t_{\text{зтвк}}$.

Після цього ємності починають заряджатись від джерела напруги E через резистор $R_{\text{с}}$, формуючи фронт виключення ключа $t_{\text{фвк}}$. Еквівалентна схема ключа на ПТ на інтервалі виключення приведена на рис. 3.16 ($r_{\text{к}}$ – опір каналу). Схема складена з урахуванням еквівалентної схеми запертого транзистора для змінного сигналу. Напруга на виході ключа під час запирання транзистора залежить від сталої часу заряду ємностей

$$\tau_{\text{вк}} = (C_{\text{зс}} + C_{\text{свекв}})R_{\text{с}},$$

а довжина фронту виключення ключа

$$t_{\text{фвк}} \approx 2,2\tau_{\text{вк}} = 2,2(C_{\text{зс}} + C_{\text{св}} + C_{\text{м}} + C_{\text{н}})R_{\text{с}}.$$

З приведених для $t_{\text{фвк}}$ і $t_{\text{фвик}}$ виразів видно, що $t_{\text{фвик}} \gg t_{\text{фвк}}$.

Таким чином, інерційність ключів на ПТ з p - n - переходами визначається процесами перезаряду вхідних і вихідних ємностей ключа.

При розгляді ключів на ПТ потрібно мати на увазі наступне:

1. Польові транзистори керуються напругою, що зводить до нуля споживану потужність в статичних режимах;

2. Через те, що струм ПТ, на відміну від БП транзисторів, визначається тільки рухом основних для напівпровідника носіїв заряду, то при його перемиканні відсутні процеси пов'язані зі зміною об'ємного заряду неосновних носіїв. Це зумовлює перехідні процеси тільки процесом перезаряду відповідних ємностей.

Одночасно потрібно враховувати, що ПТ мають більшу залишкову напругу і більший опір у включеному стані, а також що вихідні ВАХ польових транзисторів на початковому відрізку якісно відрізняються від вихідних характеристик БП транзисторів залежністю їх похідних $di_C/du_{\text{СВ}}$ від керуючої напруги $u_{\text{ЗВ}}$.

Через це залишкова напруга на включеному ПТ сильно залежить від величини керуючої напруги. Послабити цей недолік можна зменшенням струму стоку шляхом збільшення опору R_C . Однак збільшення опору навантаження приводить до зростання сталої часу перезаряду ємностей навантаження $\tau_H = R_C C_H$, що зменшує швидкодію ключів на ПТ.

При збільшенні частоти комутації (перемикання) значно зростає вхідний струм ПТ, що зумовлено перезарядом його вхідної ємності. Це приводить до падіння коефіцієнту підсилення за потужністю при збільшенні частоти перемикання.

Отже, повністю реалізувати переваги ключів на ПТ можливо тільки на невисоких частотах переключення з використанням спеціальних схемотехнічних рішень, які дозволяють збільшити швидкість перезаряду ємності навантаження C_H .

Слід також відзначити різницю полярностей керуючої (вхідної) і вихідної напруг, що ускладнює схемотехніку ключів на ПТ з $p-n$ - переходами.

Такого недоліку не мають ключі виконані на МДН- транзисторах з індукованим каналом, в яких полярності вхідної і вихідної напруг співпадають. Такі ключі будуть розглянуті при розгляді логічних елементів.

Запитання для самоконтролю

1. Назвіть, що називається сигналом і які бувають сигнали.
2. Що називається електричним імпульсом і які типи імпульсів вам відомі?
3. За якими признаками класифікуються відеоімпульси?
4. Якими параметрами характеризуються відеоімпульси?
5. Якими параметрами характеризуються електронні ключі?
6. Поясніть умови насиченого стану транзисторного ключа.
7. Поясніть умови режиму відтинання транзисторного ключа.
8. Поясніть причини затримки включення транзисторного ключа.
9. Поясніть причини затримки виключення транзисторного ключа.
10. Від чого залежить довжина фронтів включення і виключення транзисторного ключа?
11. Поясніть, чому використання форсуючого конденсатора в базовому колі біполярного транзистора зменшує час його перемикання.
12. Якими способами можна забезпечити роботу біполярного транзистора без заходу його в режим насичення?
13. Поясніть роботу ненасиченого транзисторного ключа, в якому використовується від'ємний зворотний зв'язок за допомогою діода.
14. Чому в ключах з діодом Шотки останній включається безпосередньо між базою і колектором транзистора?
15. Наведіть еквівалентну схему ключа на ПТ з $p-n$ - переходами на інтервалі включення і поясніть від чого залежать його затримка і фронт включення.

16. Наведіть еквівалентну схему ключа на ПТ з $p-n$ - переходами на інтервалі виключення і поясніть від чого залежать його затримка і фронт виключення.

17. Які переваги і недоліки ключів на ПТ з $p-n$ - переходами?

Тема 3.2. Диференційні і інтегрувальні ланки

Диференційні та інтегрувальні ланки в імпульсних пристроях використовуються в якості формувачів імпульсів заданої довжини.

3.2.1. Диференційні ланки

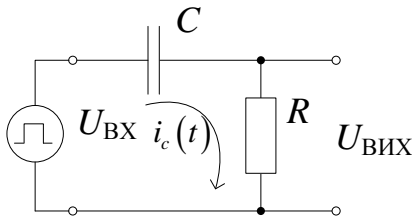


Рис.3.17

Ланка називається диференційною, якщо її стала часу $\tau = RC$ в багато разів менша довжини вхідного імпульсу $t_{i_{ex}}$, а вихідна напруга знімається з резистора R (рис. 3.17). На практиці рахується, що ланка буде диференційною, якщо $\tau \leq 0,1t_i$.

Графіки напруг на елементах такої ланки, в разі виконання умови що $\tau \leq 0,1t_i$ і дії на вході одиночного імпульсу, зображено на рис. 3.18.

Напруга на конденсаторі і резисторі (виході ланки) визначається як

$$u_C(t) = U_m(1 - e^{-t/\tau}), \quad u_R(t) = U_m \cdot e^{-t/\tau}.$$

Приймаємо, що $r_{вн\text{ген}} = 0$, тоді $i_c(t) = C \frac{du_C}{dt}$;

$$u_C(t) = u_{ex}(t) - u_{вух}(t) \approx u_{ex}(t), \quad \text{якщо } u_{вух}(t) \ll u_{ex}(t).$$

Вихідна напруга є похідною від вхідної напруги

$$u_{вух}(t) = i_C(t) \cdot R = RC \frac{du_{ex}(t)}{dt} = \tau \frac{du_{ex}(t)}{dt}.$$

При подачі на вхід прямокутного імпульсу вихідна напруга буде змінюватись відповідно виразу: $u_{вух}(t) = u_R(t) = U_m e^{-t/\tau}$.

При $t = t_{i_{вух}}$ напруга на виході ланки дорівнює $U_R(t) = 0,1U_m$.

Використавши ці рівняння, визначимо довжину вихідного імпульсу

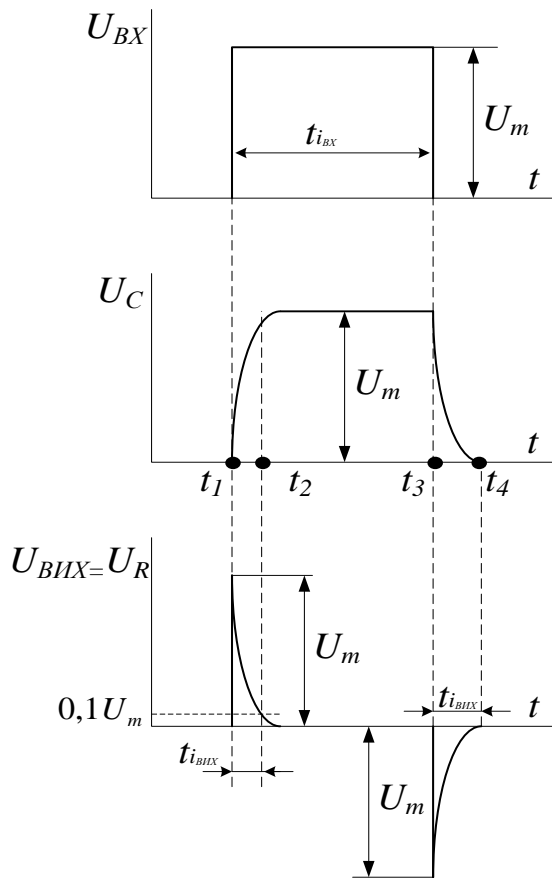


Рис. 3.18

$$0,1U_m = U_m \cdot e^{-t_{i\text{вИХ}}/\tau} \Rightarrow$$

$$e^{t_{i\text{вИХ}}/\tau} = 10 \Rightarrow$$

$$t_{i\text{вИХ}} = \tau \ln 10 = 2,3 \lg 10 = 2,3\tau.$$

У залежності від співвідношення τ і $t_{i\text{вИХ}}$ можливі наступні випадки (рис.3.19):

1. Якщо $\tau < 0,1t_{i\text{вИХ}}$, то $t_{i\text{вИХ}} = 2,3\tau$ і ланка буде *диференційною* (рис.3.19, б).
2. Якщо $2,3\tau \leq t_{i\text{вИХ}}$, то $t_{i\text{вИХ}} = 2,3\tau$, а ланка називається *вкорочуючою* (рис.3.19, в).
3. Якщо $\tau \gg t_{i\text{вИХ}}$, то $t_{i\text{вИХ}} = t_{i\text{вИХ}}$, а ланка називається *перехідною* (рис. 3.19, г).

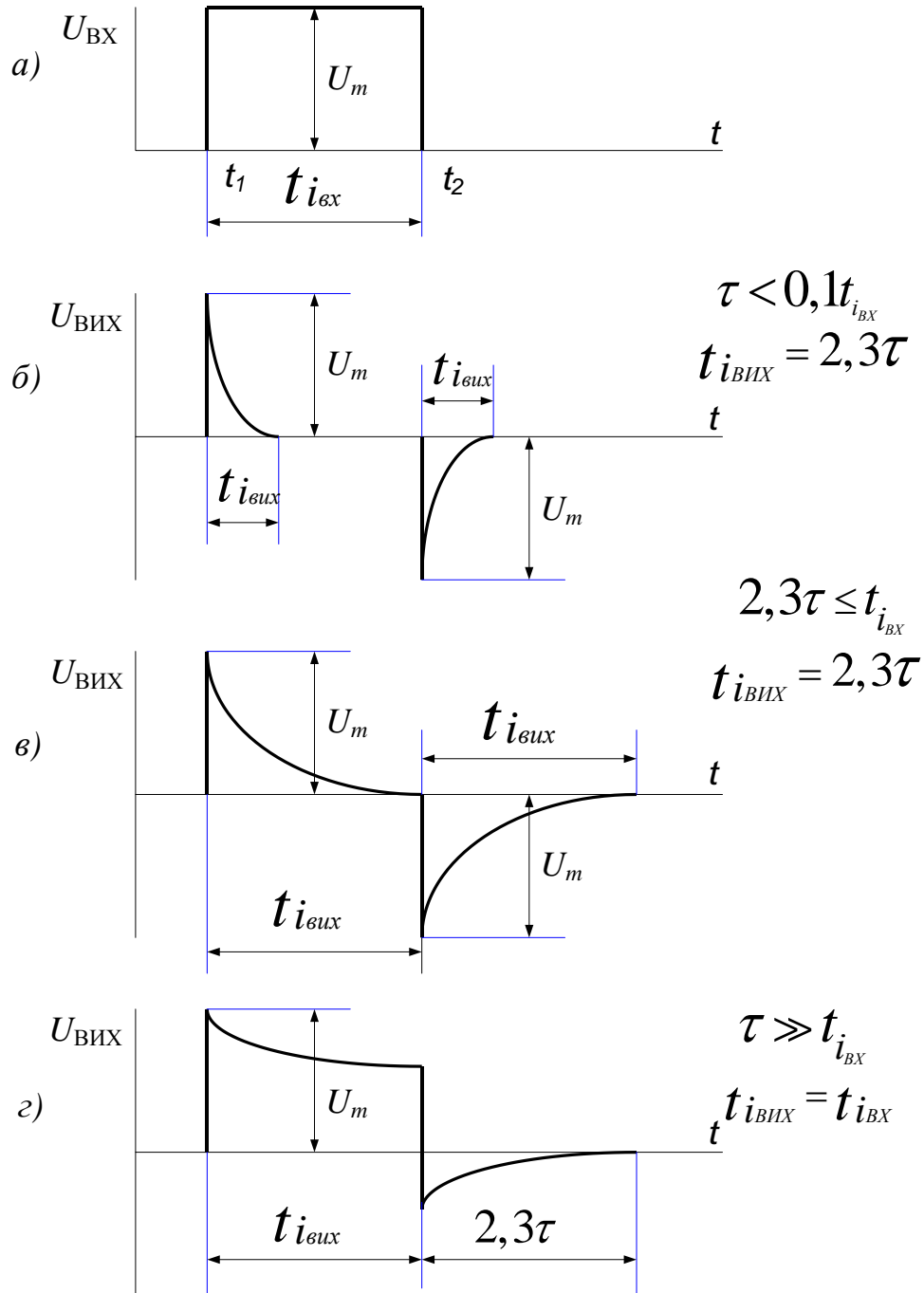


Рис. 3.19

3.2.2. Інтегрувальні ланки (рис. 3.20.)

Ланка буде інтегрувальною, якщо $\tau \gg t_{i_{BX}}$ (практично $\tau \geq 10t_i$), а

$U_{BVIХ}$ знімається з ємності C .

Якщо $2,3\tau \leq t_{\text{вх}}$, то ланка називається подовжуючою.

Для інтегрувальної ланки напруга на ємності пропорційна інтегралу

струму
$$u_C(t) = \frac{1}{C} \int i_C t dt .$$

Якщо $U_R(t) \gg U_C(t)$, то
$$i_C(t) = \frac{u_{\text{вх}}(t) - u_C(t)}{R} = \frac{u_R(t)}{R} \approx \frac{u_{\text{вх}}(t)}{R} .$$

Підставивши значення струму у формулу для визначення U_C , одержимо

$$u_C(t) = \frac{1}{RC} \int u_{\text{вх}}(t) dt .$$

Перейдемо до визначеного інтегралу

$$u_C(t) = u_0 + \frac{1}{RC} \int_{t_1}^{t_2} u_{\text{вх}}(t) dt .$$

Якщо на вхід такої ланки будуть надходити послідовність імпульсів, то можливі два випадки.

1) Довжина паузи довша ніж час розряду конденсатора (рис. 3.22)

$$t_{\text{п}} > t_{\text{розр}} = 2,3\tau .$$

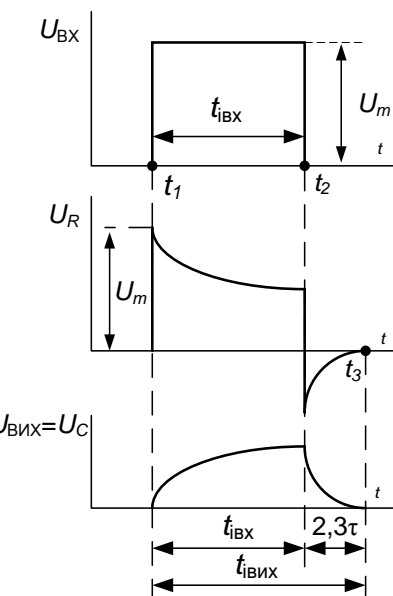


Рис. 3.21

2) Довжина паузи коротша ніж час розряду конденсатора (рис. 3.23)

$$t_{\text{п}} < t_{\text{розр}} = 2,3\tau .$$

У першому випадку процеси відбуваються аналогічні вище розглянутим. На виході будуть формуватися подовжені імпульси

$$t_{\text{івих}} = t_{\text{вх}} + 2,3\tau .$$

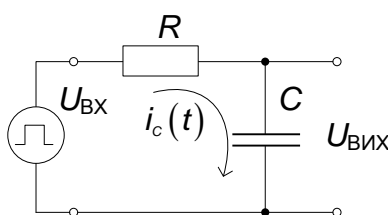


Рис. 3.20

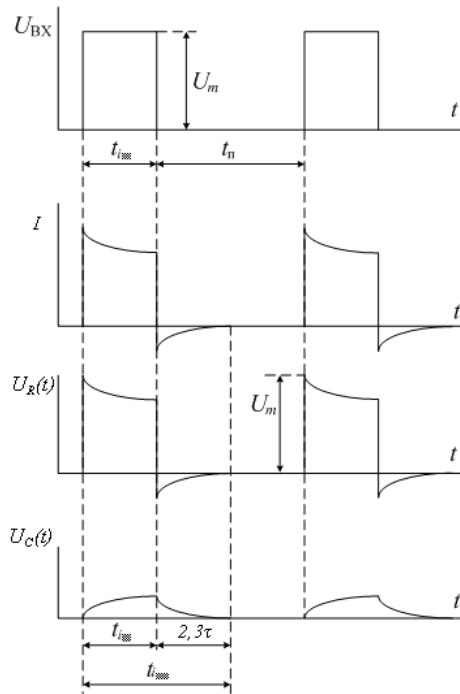


Рис. 3.22

У другому випадку конденсатор за час паузи не встигає розрядитись і кожний черговий імпульс підзаряджує його. Напряга на конденсаторі зростає до середнього значення вхідної напруги

$$U_{сер} = U_m \frac{t_u}{T} = \gamma U_m = \frac{U_m}{Q}.$$

Якщо $i_C(t) = I = const$, то

$$U_C(t) = \frac{I \cdot t}{C} \text{ тобто, напруга на конденсаторі } C$$

буде зростати лінійно (рис. 3.24).

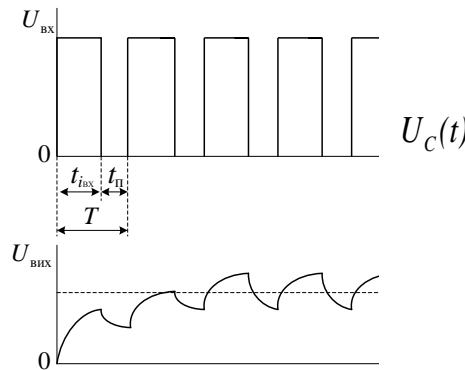


Рис. 3.23

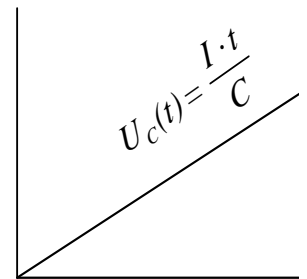


Рис. 3.24

Запитання для самоконтролю

1. Поясніть, яка RC - ланка називається диференційною?
2. Які функції виконують диференційні і інтегрувальні ланки в імпульсних схемах?
3. Нарисуйте схему диференційної RC - ланки, покажіть часові діаграми на її елементах при вхідному імпульсі прямокутної форми.
4. Поясніть, які потрібно виконати умови, щоб RC - ланка була диференційною.
5. Поясніть, в яких випадках RC - ланка буде подовжуючою.
6. Поясніть, в яких випадках RC - ланка буде перехідною.
7. Як потрібно включити RC - ланку, щоб вона була інтегрувальною. За яких умов це буде?
8. Які два випадки можуть бути, якщо на вхід інтегрувальної ланки подавати послідовність прямокутних імпульсів?
9. Поясніть режим роботи інтегрувальної RC - ланки, якщо до її входу подавати послідовність імпульсів з довжиною паузи меншою ніж $2,3\tau$ ($\tau=RC$).
10. Поясніть, яка буде форма напруги на виході інтегрувальної ланки при постійному зарядному струмові конденсатора.

Тема 3.3. Логічні елементи

3.3.1. Класифікація логічних елементів (ЛЕ)

Логічні елементи – це пристрої, що реалізують логічні функції.

Теоретичною основою цифрової електроніки є алгебра логіки, яку ще називають булевою на честь англійського математика Дж. Буля, який розробив основні положення математичної логіки – науки про використання математичних методів для вирішення логічних задач. Використання апарату алгебри логіки в цифровій електроніці зумовлене тим, що цифрові елементи характеризуються двома станами, а тому можуть бути описані булевими функціями. На відміну від змінної в звичайній алгебрі логічна змінна має тільки два значення, котрі зазвичай називаються логічним нулем і логічною одиницею. Позначаються логічні величини “0” і “1” або просто **0** і **1**. Різні логічні змінні можуть бути зв'язані функціональними залежностями. Наприклад, вираз $Y = f(X1, X2)$ вказує на функціональну залежність логічної змінної Y від логічних змінних $X1$ і $X2$, які називаються аргументами (або вхідними змінними).

Який би складний не був логічний зв'язок поміж логічною функцією та її аргументами, його завжди можна представити набором елементарних логічних операцій. Основними логічними операціями є **заперечення** (операція НЕ, інверсія), **диз'юнкція** (операція АБО (*OR*), логічне додавання) і **кон'юнкція** (операція І (*AND*), логічне множення).

Запереченням (інверсією, операцією НЕ) називається такий зв'язок між вхідною логічною змінною X і вихідною логічною змінною Y , при якому Y правдиве тільки тоді, коли X хибне, і, навпаки, Y хибне тоді, коли X правдиве. За допомогою логіко-математичної символіки логічна функція Y записується як $Y = \bar{X}$ і читається “ Y не є X ”.

Логічним додаванням (диз'юнкцією, операцією АБО) декількох змінних називається така функція, яка хибна тільки тоді, коли одночасно хибні усі аргументи (доданки, вхідні змінні).

Таблиця 3.1

Назва ЛЕ	Умовне графічне позначення	Таблиця істинності	Логічне рівняння															
I		<table border="1"> <thead> <tr> <th>X1</th> <th>X2</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	X1	X2	Y	0	0	0	0	1	0	1	0	0	1	1	1	$Y=X1X2$
X1	X2	Y																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
АБО		<table border="1"> <thead> <tr> <th>X1</th> <th>X2</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	X1	X2	Y	0	0	0	0	1	0	1	0	0	1	1	1	$Y=X1+X2$
X1	X2	Y																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
НЕ		<table border="1"> <thead> <tr> <th>X</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> </tr> </tbody> </table>	X	Y	0	1	1	0	$Y=\bar{X}$									
X	Y																	
0	1																	
1	0																	
I-НЕ		<table border="1"> <thead> <tr> <th>X1</th> <th>X2</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	X1	X2	Y	0	0	0	0	1	0	1	0	0	1	1	1	$Y=\overline{X1X2}$
X1	X2	Y																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
АБО-НЕ		<table border="1"> <thead> <tr> <th>X1</th> <th>X2</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	X1	X2	Y	0	0	0	0	1	0	1	0	0	1	1	1	$Y=\overline{X1+X2}$
X1	X2	Y																
0	0	0																
0	1	0																
1	0	0																
1	1	1																

Операція логічного додавання позначається знаком + або символом \vee . Наприклад, операція АБО між двома змінними $X1$ і $X2$ записується $Y=X1 \vee X2$ або $X1 + X2$ і читається: “ $Y \in X1$ або $X2$ ”.

Логічне множення (кон’юнкція, операція I) декількох змінних називається така функція, яка справедлива тільки тоді, коли одночасно справедливі усі вхідні

змінні (аргументи).

Операція логічного множення (I) позначається знаком математичного множення, тобто крапкою, яку можна не писати, або символом \wedge . Наприклад, операція I між двома змінними $X1$ і $X2$ записується $Y = X1 \wedge X2$ або $Y = X1 \cdot X2 = X1X2$ і читається: “ $Y \in X1$ і $X2$ ”.

Елементарні логічні операції над двійковими змінними реалізуються електронними схемами, які називаються логічними елементами (ЛЕ). Число входів ЛЕ відповідає числу входів відтвореної ним булевої функції. Назви, умовні графічні позначення, таблиці істинності та логічні рівняння перелічених ЛЕ наведені в табл. 3.1.

Подані також в таблиці логічні елементи І-НЕ (елемент Шефера) та АБО-НЕ (елемент Пірса) являються універсальними, тому що використовуючи їх, можна виконувати будь яку із трьох логічних операцій. Крім перелічених ЛЕ промисловістю випускаються ряд інших комбінованих ЛЕ.

3.3.2. Схемна реалізація логічних елементів

Логічні елементи (ЛЕ) можуть виконуватись за допомогою різних електронних приладів (діодів, транзисторів та ін.). На рис. 3.25 наведені найпростіші схеми логічних елементів виконаних на транзисторах та їх часові

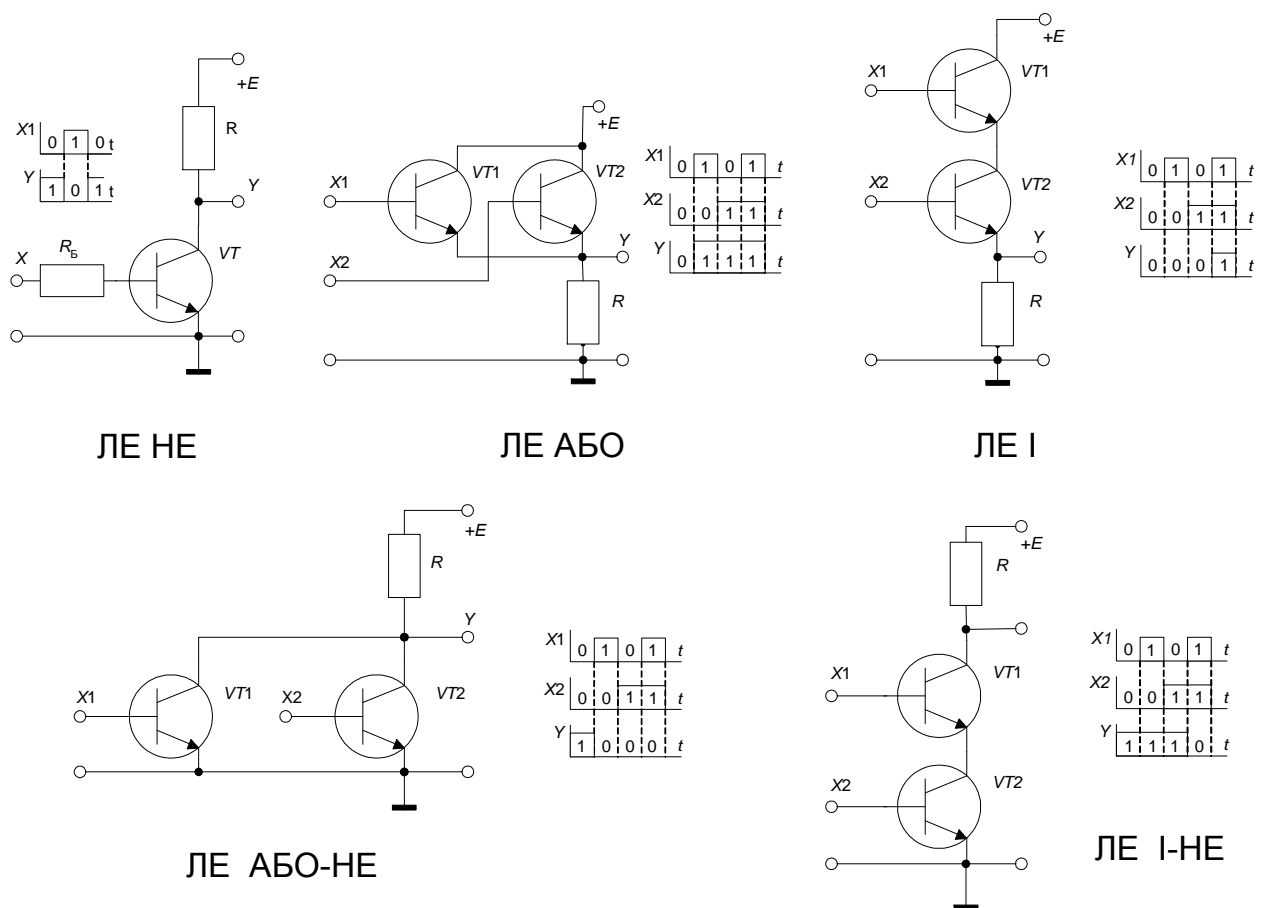


Рис. 3.25

діаграми. Аналізуючи за часовими діаграмами можливі набори вхідних змінних X_1 , X_2 і відповідні їм значення функції Y , можна легко зрозуміти принцип роботи кожної схеми.

3.3.2.1. Транзисторно-транзисторні ЛЕ

Найбільш поширеною схемою базового логічного елемента І-НЕ є схема на основі транзисторно-транзисторної логіки (ТТЛ). В цьому елементі логічні операції І і НЕ реалізуються транзисторами.

Схема І виконана на багатоемітному транзисторі (БЕТ) $VT1$ (рис. 3.26, а). Його база через резистор $R1$ з'єднана з додатним полюсом джерела живлення E , емітери ($X1, X2, X3$) БЕТ є входами елемента, а в коло колектора ввімкнутий емітер - базовий перехід транзистора $VT2$.

Схема НЕ виконана на транзисторах $VT2, VT3$ і $VT4$ за схемою складного інвертора. Він забезпечує малий вихідний опір логічного елемента при обох рівнях сигналу на виході, високу навантажувальну спроможність, достатню швидкодію і високу завадостійкість. Діод VD призначений для надійного запирання транзистора $VT3$.

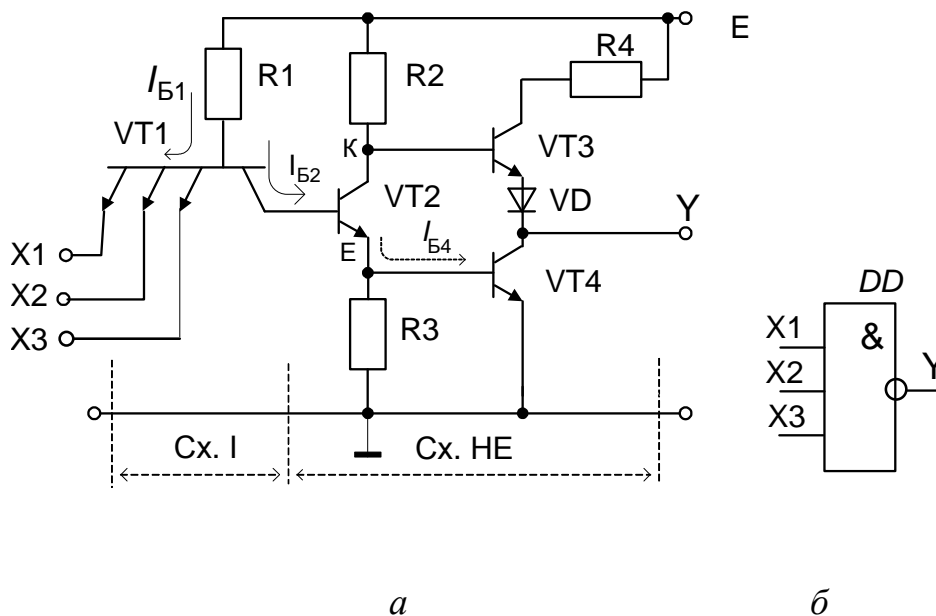


Рис. 3.26

Потенціал бази закритого транзистора $VT3$

$$U_{BVT3} = U_{BEнасVT4} + U_{KEнасVT2} .$$

Потенціал емітера при відсутності діода $U_{EVT3} = U_{КЕнасVT4}$.

Напруга між базою і емітером транзистора $VT3$ буде дорівнювати:

$$U_{BEVT3} = U_{BVT3} - U_{EVT3} =$$

$$U_{BEнасVT4} + U_{КЕнасVT2} - U_{КЕнасVT4} \approx U_{BEнасVT4},$$

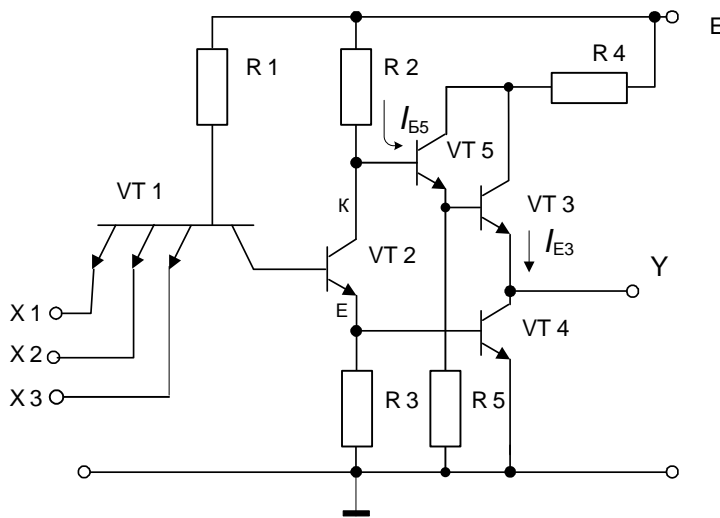
тобто, якщо діод VD буде відсутній, то транзистор $VT3$ може бути відкритим.

Резистор $R4$ (130 Ом) захищає схему від короткого замикання на виході і обмежує струм I_K транзистора $VT3$ при перемиканні елемента.

Розглянемо роботу схеми. Якщо на всі входи БЕТ $VT1$ подати напруги відповідні рівням логічної одиниці ($X1 = X2 = X3=1$), то емітерні переходи БЕТ будуть закриті і базовий струм I_B $VT1$ через відкритий колекторний перехід потече в базу транзистора $VT2$, а потім підсилений струм з емітера $VT2$ поступає в базу транзистора $VT4$ і відкриває його. Транзистор $VT3$ буде закритим, а тому напруга на виході Y буде відповідати рівню логічного нуля. Якщо бодай на одному вході БЕТ $VT1$ з'явиться напруга логічного нуля, то відкриється відповідний емітерний перехід і БЕТ $VT1$ перейде у стан насичення. Потенціал його колектора знизиться практично до нуля, а базовий струм I_B $VT1$ перейде в коло відкритого емітерного переходу. У результаті транзистори $VT2$ і $VT4$ закриються, а транзистор $VT3$ відкриється. На виході Y встановиться високий рівень напруги, тобто логічна одиниця. Таким чином, схема реалізує функцію $Y = \overline{X1 \cdot X2 \cdot X3}$. Умовне графічне зображення і літерне позначення елемента І-НЕ показані на рис. 3.26, б.

Використання базового ТТЛ- елемента при побудові різних схем. ТТЛ елемент з підвищеною навантажувальною можливістю

Транзистори $VT3$ і $VT5$ (рис. 3.27) утворюють складений транзистор (схема Дарлінгтона). У нього значення коефіцієнта підсилення за струмом дорівнює добутку коефіцієнтів підсилення цих транзисторів $\beta_{скл} = \beta_5 \beta_3$.

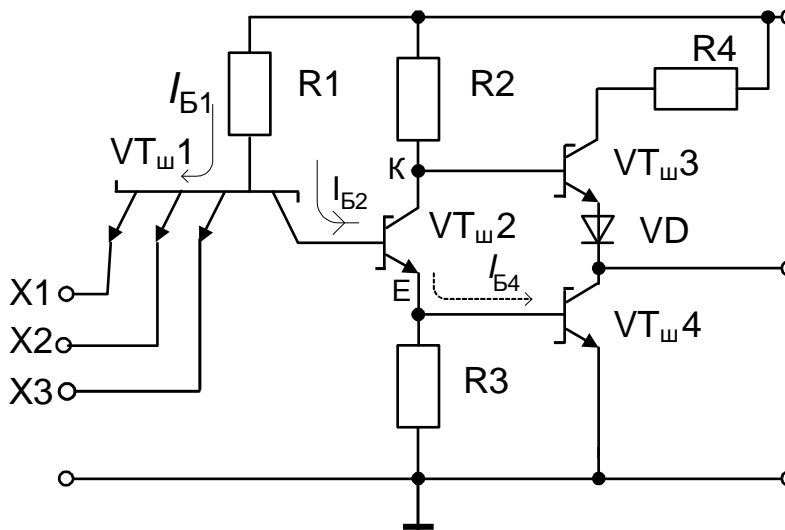


Це приводить до збільшення вихідного струму $i_{E3} = i_{B5}(1 + \beta_{СКЛ})$ і відповідно підвищення навантажувальної можливості ЛЕ.

Рис.3.27

ТТЛ елемент підвищеної швидкодії

В розглянутій раніше схемі ТТЛ транзистори входять у режим



насичення, що приводить до збільшення часу перемикання схеми. Для підвищення швидкодії логічних елементів використовують транзистори Шоткі. Базовий елемент

Рис. 3.28

транзисторно-транзисторної логіки на транзисторах Шоткі зображений на рис. 3.28. Транзистори Шоткі не можуть перебувати у режимі насичення і тим самим виключається затримка виключення, що збільшує їх швидкодію перемикання.

Слід зазначити, що використання транзисторів Шотткі погіршує статичні параметри ЛЕ: збільшується рівень логічного нуля приблизно на 0,2 В, що погіршує завадостійкість ЛЕ.

ТТЛ елемент з відкритим колектором (елемент індикації)

ТТЛ з відкритим колектором (рис. 3.29) використовують для роботи на нестандартне навантаження, наприклад, світлодіод (*VD*), лампу розжарювання (*HL*) чи обмотку реле (*P*).

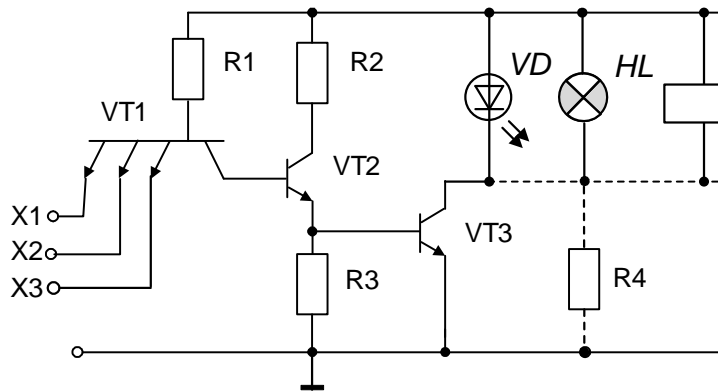


Рис. 3.29

лампа розжарення світяться, або спрацьовує реле.

Він реалізує логічну операцію І-НЕ ($Y = \overline{X1 \cdot X2 \cdot X3}$). При збігу на входах логічних одиниць транзистори VT2 і VT3

відкриваються і через навантаження тече струм і світлодіод чи

ТТЛ елемент з трьома вихідними станами

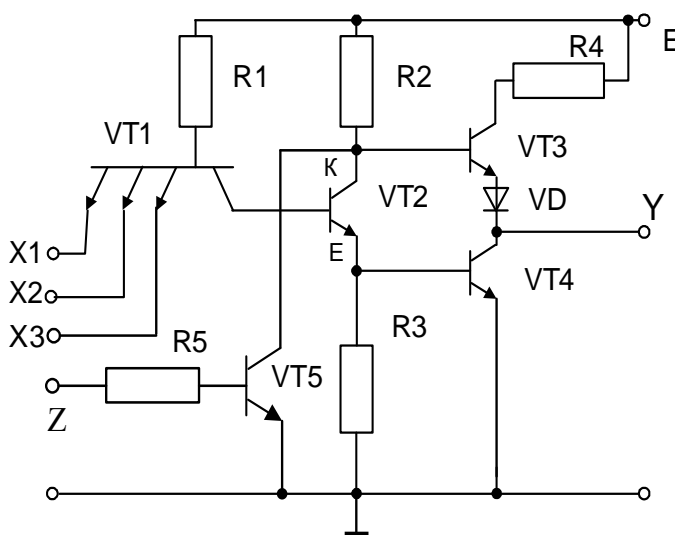


Рис. 3.30

ТТЛ елементи з складним інвертором не можна об'єднувати виходами на спільне навантаження (для реалізації монтажного АБО). Це пояснюється тим, що елементи можуть споживати великий струм від джерела

живлення і рівень сигналу становиться логічно не визначеним.

Об'єднання виходів ЛЕ необхідне у випадках розробки двонаправлених інформаційних шин чи магістральних пристроїв для використання їх у каналах зв'язку цифрових пристроїв.

Схема з трьома вихідними станами (рис. 3.30) доповнена транзисторним ключем на транзисторі $VT5$, який керується сигналом Z . Якщо на вході Z діє логічний нуль, то транзистор $VT5$ буде закритим і не впливати на роботу схеми, тобто схема буде реалізовувати функцію І-НЕ.

Якщо на вхід Z подати напругу відповідну рівню логічного нуля, транзистор $VT5$ відкриється і транзистори $VT3$ і $VT4$ закриються незалежно від комбінації вхідних сигналів $X1, X2, X3$ і схема перейде в третій (високоомний) стан, в якому ЛЕ практично цілком відключається від навантаження, тобто не споживає і не видає струм.

Логічні елементи з трьома станами можна об'єднувати виходами до спільного навантаження. При цьому навантаження в будь-який час обслуговується тільки одним ЛЕ, а інші елементи повинні перебувати у третьому стані.

3.3.2.2. Логічні елементи на польових транзисторах

Особливістю схем на МОН транзисторах є те, що у них відсутні резистори. Їх роль виконують відповідним чином увімкнені транзистори.

Інтегральні схеми в основному виконуються на МОН транзисторах з

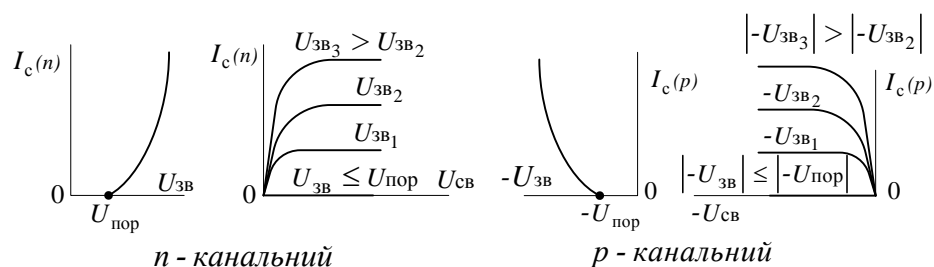


Рис. 3.31

індукованим каналом, статичні характеристики яких зображені на рис. 3.31.

Основою всіх логічних схем на польових транзисторах є інвертор (схема НЕ), зображений на рис. 3.32.

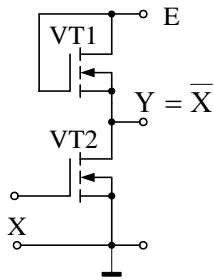


Рис. 3.32

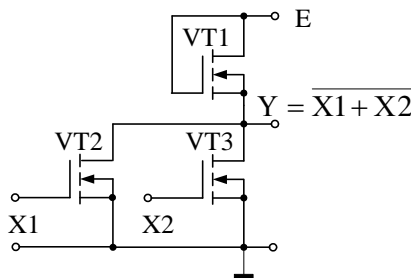


Рис. 3.33

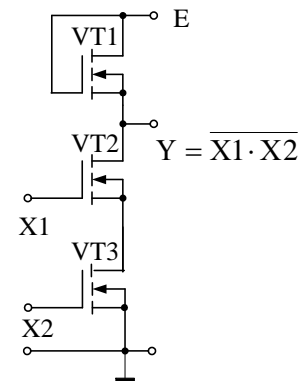


Рис. 3.34

Транзистор $VT1$, затвор якого з'єднаний із стоком, працює в активному режимі і виконує роль резистора навантаження, а транзистор $VT2$ працює в імпульсному режимі і відіграє роль ключа. Якщо на затвор транзистора $VT2$ подати напругу, рівень якої відповідає логічному 0, то транзистор $VT2$ закриється і на виході елемента буде висока напруга, рівень якої відповідає логічній 1. Якщо ж на затвор подати напругу відповідну логічній 1, то транзистор $VT2$ відкриється і вихід елемента з'єднається з нульовою шиною, тобто $Y=0$. Таким чином, схема виконує операцію НЕ $Y = \bar{X}$.

Елемент АБО-НЕ утворюється паралельним з'єднанням транзисторів $VT2$, $VT3$, що працюють у ключовому режимі і з'єднання їх стоків з витоком навантажувального транзистора $VT1$ (рис. 3.33), який працює в активному режимі. Входами схеми є затвори транзисторів $VT2$, $VT3$. Якщо хоча б на одному вході схеми присутній сигнал логічної одиниці (наприклад $X1 = 1$), то транзистор $VT2$ буде відкритий і сигнал на виході схеми буде відповідати логічному нулю ($Y = 0$). У разі, коли $X1=X2=0$, транзистори $VT2$, $VT3$ будуть закриті і напруга на виході буде мати високий рівень, тобто $Y = 1$. Таким чином, схема реалізує операцію АБО-НЕ ($Y = \overline{X1 + X2}$).

Елемент І-НЕ (рис. 3.34) реалізується послідовним включенням навантажувального транзистора $VT1$, який працює в активному режимі, і

транзисторів $VT2$, $VT3$, які працюють в ключовому режимі. Якщо напруга на вході одного із транзисторів буде дорівнювати логічному нулю (наприклад, $X1 = 0$), то цей транзистор (в даному випадку $VT2$) буде закритий і на виході схеми буде високий рівень сигналу, тобто логічна одиниця ($Y = 1$). У разі, якщо на обох входах одночасно будуть присутні високі рівні сигналів ($X1 = X2 = 1$), транзистори $VT2$, $VT3$ будуть відкриті і на виході встановиться сигнал логічного нуля, тобто $Y = 0$. Таким чином, схема виконує операцію І-НЕ ($Y = \overline{X1 \cdot X2}$).

Логічні елементи на МОН- транзисторах споживають незначну потужність, мають високу навантажувальну властивість і завадостійкість, займають мало місця на поверхні кристалу, вони технологічні і дешеві. У зв'язку з цим вони використовуються у випадках, коли не потрібна велика швидкодія, а необхідна велика ступінь інтеграції. Схеми на МОН-транзисторах мають меншу швидкодію, ніж схеми на біполярних транзисторах. Це пояснюється наявністю значних ємностей між затвором, витокком, стоком і підкладкою МОН- транзистора, на перезаряд яких потрібен відповідний час.

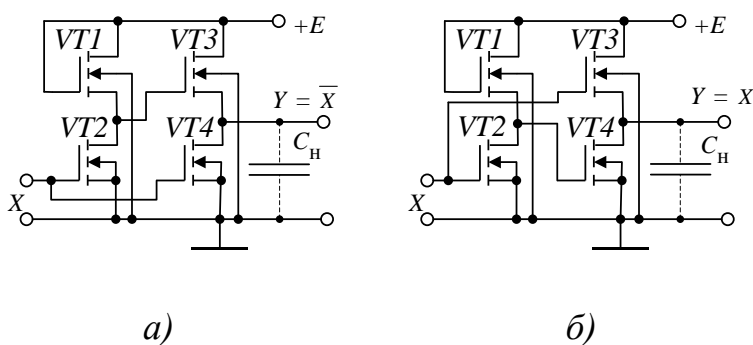


Рис.3.35

При роботі з великими ємнісними навантаженнями ($C_n > 100\text{пФ}$) використовують схеми буферних підсилювачів з інвертуванням і без інвертування вхідного сигналу (рис. 3.35, а, б).

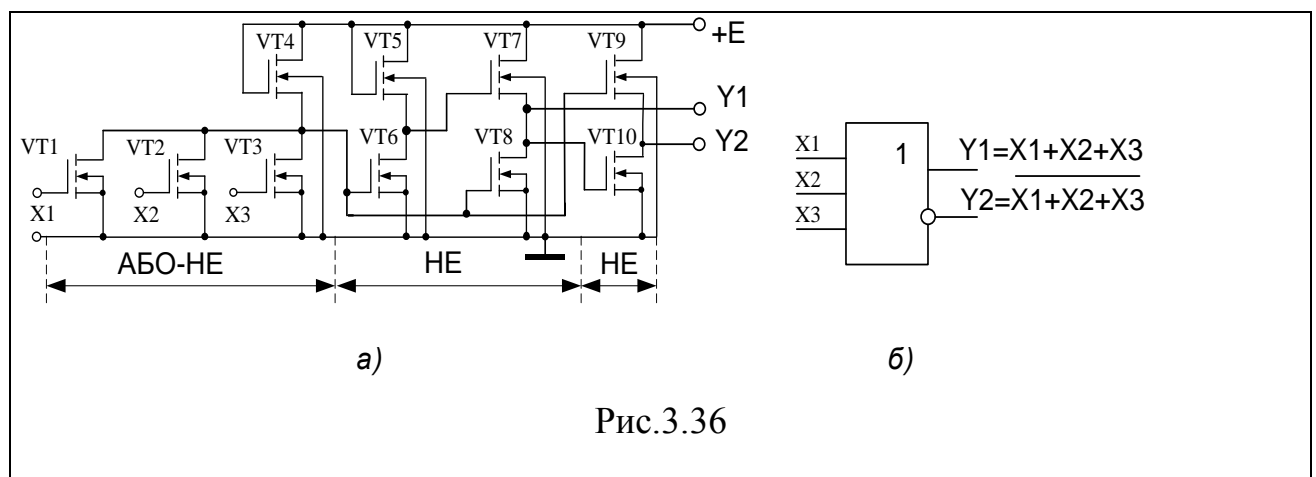
Такі підсилювачі дозволяють одержати на їх виході повну амплітуду напруги живлення, мають більш високу швидкодію, ніж розглянуті вище схеми.

У разі подачі на вхід схеми (рис. 3.35, а) напруги відповідній рівню логічної одиниці, транзистори $VT2$ і $VT4$ будуть відкриті, а транзистор $VT3$ - закритий. Через транзистор $VT4$ розряджається ємність навантаження C_H .

При вхідній напрузі, рівній рівню логічного нуля, транзистори $VT2$ і $VT4$ запираються і відкривається транзистор $VT3$, через який заряджається ємність C_H . Таким чином досягається висока навантажувальна властивість схеми і підвищується її швидкодія.

Якщо потрібно забезпечити роботу ЛЕ з великим ємнісним навантаженням без інвертування вхідного логічного сигналу, то використовується буферний каскад без інвертування вхідного сигналу (рис. 3.35, б). У разі подачі на вхід такої схеми напруги відповідній рівню логічної одиниці транзистори $VT1$ і $VT3$ будуть відкриті, а - $VT2$ закритий. Це забезпечить швидкий заряд ємності навантаження C_H і встановлення на виході високого рівня напруги (логічної одиниці). При подачі на вхід напруги відповідній рівню логічного нуля транзистори $VT1$ і $VT3$ будуть закриті, а - $VT2$ відкритий, що забезпечить швидкий розряд ємності навантаження і встановлені на виході логічного нуля.

Основна логічна схема на МОН-транзисторах з буферними підсилювачами зображена на рис. 3.36. Вона має прямий ($Y1$) і інверсний ($Y2$)



виходи і виконує функцію АБО/АБО-НЕ. По виходу Y_1 реалізується функція АБО ($Y = X_1 + X_2 + X_3$), а по виходу Y_2 – АБО-НЕ ($Y = \overline{X_1 + X_2 + X_3}$).

Логічні елементи на КМОН транзисторах

Крім логічних елементів на МОН транзисторах логічні елементи реалізуються на КМОН транзисторах. КМОН транзисторами (комплементарна

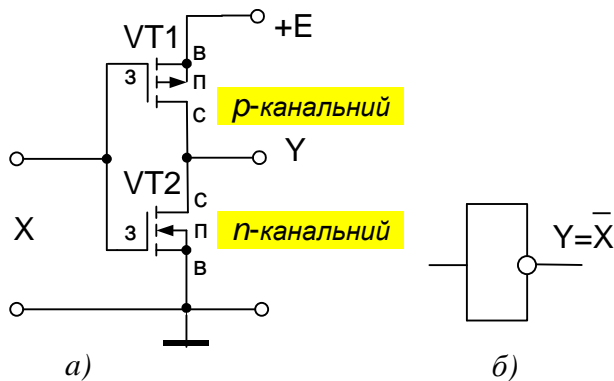


Рис. 3.37

пара) називаються два послідовно з'єднані МОН транзистори з різними типами провідності каналів.

Перевагами схем на КМОН-транзисторах є мала споживана потужність, висока швидкодія і підвищена завадостійкість. В основі усіх логічних КМОН-схем лежить

КМОН-інвертор (рис. 3.37). Затвори транзисторів VT_1 (p -каналний) і VT_2 (n -

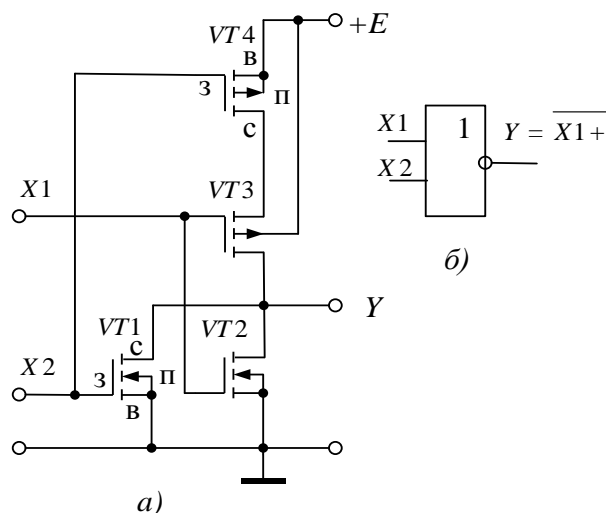


Рис. 3.38

каналний) об'єднані і на них подається керуюча напруга. З об'єднаних стоків знімається вихідна напруга.

При подачі на вхід напруги високого рівня (логічної одиниці) транзистор VT_2 відкривається, а транзистор VT_1 закривається і на виході Y встановлюється низький рівень напруги, тобто, логічний нуль.

При подачі на вхід напруги, відповідної рівню логічного нуля, відкривається транзистор VT_1 , а VT_2 закривається і на виході Y встановлюється

високий рівень напруги, тобто, логічна одиниця. Таким чином, схема реалізує логічну функцію НЕ ($Y = \bar{X}$).

Висока швидкодія таких схем реалізується за рахунок того, що в колах заряду і розряду паразитних ємностей схеми включені малі опори відкритих транзисторів.

На рис. 3.38, *a* приведена схема, яка реалізує логічну функцію АБО-НЕ ($Y = \overline{X1 + X2}$). При надходженні до входу $X1$ (або $X2$) напруги, відповідної рівню логічної одиниці, відкривається транзистор $VT2$ (або $VT1$) і закривається $VT3$ (або $VT4$), в результаті чого напруга на виході Y буде відповідати рівню логічного нуля ($Y = 0$). Якщо одночасно подати на входи $X1$ і $X2$ напруги, відповідні рівням логічного нуля, транзистори $VT1$ і $VT2$ будуть закриті, а $VT3$ і $VT4$ будуть відкриті. Напруга на виході Y буде відповідати рівню логічної одиниці (близької до напруги E).

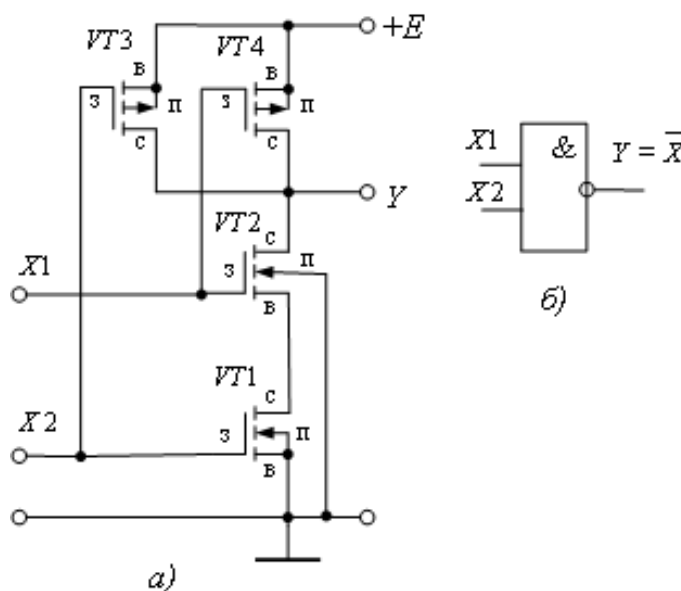


Рис. 3.39

Схема, яка реалізує функцію І-НЕ ($Y = \overline{X1 \cdot X2}$), зображена на рис.3.39, *a*.

Переваги логічних елементів на КМОН-транзисторах:

- Мала споживана потужність;
- Висока швидкодія;
- Підвищена завадостійкість;
- Високий коефіцієнт

розгалуження по виходу;

- Можуть працювати в широкому діапазоні напруги живлення, що дозволяє стикувати їх з ТТЛ- схемами.

До недоліків КМОН логічних елементів слід віднести:

- Менш щільна упаковка, ніж у МОН структурах;
- Більша втрата потужності в динамічному режимі через перезаряд міжелектродних ємностей і одночасне відпирання усіх транзисторів у момент переключення;
- КМОН схеми не можуть керуватися ТТЛ схемами, рівень логічної одиниці яких недостатній для переключення КМОН логічних елементів.

Запитання для самоконтролю

1. Поясніть, які логічні операції називаються елементарними і якими логічними рівняннями вони описуються.
2. Сформулюйте аксіоми кон'юнкції, диз'юнкції та інверсії.
3. Приведіть способи, якими можна подати логічні функції.
4. Поясніть, що таке диз'юнктивна нормальна форма (ДНФ) запису логічної функції. Наведіть приклад.
5. Поясніть відмінність між диз'юнктивною нормальною формою і досконалою диз'юнктивною нормальною формою (ДДНФ) запису логічної функції.
6. Поясніть, що таке кон'юнктивна нормальна форма (КНФ) і досконала кон'юнктивна нормальна форма (ДКНФ) запису логічної функції.
7. Що таке базис і які бувають базиси побудови логічних функцій.
8. Поясніть, в чому полягає універсальність логічного елемента І-НЕ.
9. Поясніть, в чому полягає універсальність логічного елемента АБО-НЕ.
10. Наведіть умовне графічне зображення логічних елементів І, АБО, НЕ, І-НЕ, АБО-НЕ.
11. Поясніть, що таке функціонально повна система ЛЕ.
12. Поясніть роботу базового ТТЛ елемента І-НЕ.

13. Поясніть роботу базового ТТЛ елемента І-НЕ з підвищеною навантажувальною спроможністю.
14. На яких транзисторах будуються ТТЛ елементи підвищеної швидкодії?
15. Наведіть схему ТТЛ елемента з відкритим колектором. Де використовуються такі схеми?
16. Наведіть схему і поясніть роботу ТТЛ елемента з трьома вихідними станами.
17. Наведіть схему ЛЕ НЕ на МОН транзисторах. В яких режимах працюють транзистори такої схеми?
18. Наведіть схему і поясніть роботу ЛЕ 2АБО-НЕ на МОН транзисторах.
19. Наведіть схему і поясніть роботу ЛЕ 2І-НЕ на МОН транзисторах.
20. Для чого в схемах ЛЕ на МОН транзисторах використовують буферні підсилювачі?
21. Поясніть роботу буферного підсилювача на МОН транзисторах з інвертуванням вихідного сигналу.
22. Поясніть роботу буферного підсилювача на МОН транзисторах без інвертуванням вихідного сигналу.
23. Чим пояснюється менша швидкодія ЛЕ на МОН транзисторах в порівнянні з ЛЕ на БТ?
24. Наведіть схему ЛЕ 2І-НЕ на комплементарних КМОН транзисторах і поясніть її роботу.
25. Наведіть схему і поясніть її роботу ЛЕ 2АБО-НЕ на комплементарних КМОН транзисторах.
26. Поясніть роботу ЛЕ НЕ на КМОН транзисторах. Поясніть переваги і недоліки таких ЛЕ.

Тема 3.4. Генератори і формувачі електричних імпульсів

3.4.1. Мультивібратори на операційних підсилювачах

Мультивібратор (МВ) – це релаксаційний генератор прямокутних імпульсів. МВ може працювати в автоколивальному режимі, режимах очікування та синхронізації.

МВ можуть виконуватися на тунельних діодах, тиристорах, транзисторах, операційних підсилювачах, логічних елементах.

В автоколивальному режимі МВ має два квазісталіх стани рівноваги і переходить із одного стану в інший самочинно під впливом внутрішніх позитивних зв'язків.

У режимі очікування мультивібратор має один сталий стан і один несталий (квазісталий), під час якого на його виході формується імпульс. Перехід від сталого до несталого стану відбувається під дією зовнішніх імпульсів, а в зворотному напрямку – за рахунок внутрішніх процесів у схемі. Мультивібратор у режимі очікування називається *одновібратором*.

У режимі синхронізації МВ працює в автоколивальному режимі, але перехід його із одного стану в інший відбувається під дією зовнішніх імпульсів. При цьому частота синхронізуючих сигналів повинна перевищувати частоту власних коливань МВ. Це забезпечує незалежність коливань від дестабілізуючих факторів, що впливають на параметри його елементів.

Мультивібратори на ОП

Принципова схема автоколивального мультивібратора приведена на рис. 3.42, а, а часові діаграми, що пояснюють процеси в мультивібраторі – на рис. 3.42, б. Операційний підсилювач охоплений двома колами зворотних зв'язків: додатнім і від'ємним. ДЗЗ забезпечується резисторами R_1 і R_2 , а ВЗЗ – конденсатором C і резистором R . При розгляді принципу дії схеми (рис. 3.40, а) будемо рахувати, що операційний підсилювач ідеальний, тобто, $K_U = \infty$, $R_{ВХ} = \infty$, $R_{ВНХ} = 0$.

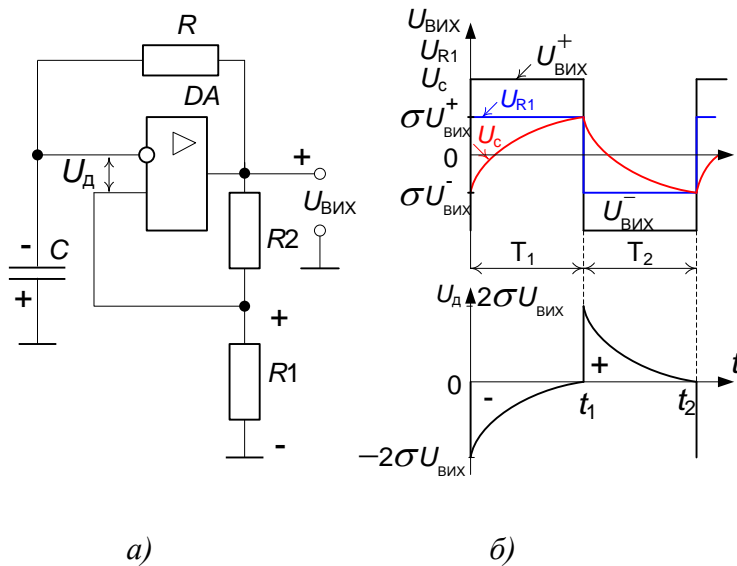


Рис.3.40

Автоколивальний режим у схемі забезпечується додатнім зворотним зв'язком, а елементи від'ємного зворотного зв'язку (R і C) забезпечують перемикання схеми із одного стійкого стану в інший і виконують роль частотно-вибіркової ланки. Так як схема працює

в автоколивальному режимі, то розглядати її принцип дії можна з будь-якого часу. Припустимо, що в момент $t=0$, конденсатор заряджений з вказаною на рис. 3.40, а полярністю, а напруга на прямому вході ОП є додатною і дорівнює $U_{\Pi} = U_{R1} = U_{\text{ВИХ}} R1 / (R1 + R2) = \sigma U_{\text{ВИХ}}$, де $\sigma = R1 / (R1 + R2)$.

Напруга на диференційному вході ОП визначається різницею напруг на його інверсному і прямому входах

$$U_{\text{Д}} = U_{\text{I}} - U_{\text{II}} = -U_{\text{C}} - U_{R1} < 0.$$

ОП працює в режимі компаратора, а тому напруга на його виході (виході автогенератора) визначається виразом

$$U_{\text{ВИХ}} = -(-U_{\text{Д}})K_{\text{ОП}} = U_{\text{ВИХ}}^+ \approx +U_{\text{ЖИВ}},$$

де $U_{\text{ЖИВ}}$ – напруга джерела живлення.

На відрізку $t_0 - t_1$ відбувається перезарядження конденсатора через резистор R і вихідний опір ОП, який, як уже відзначалось, дорівнює нулю. Напруга на конденсаторі змінюється зі сталою часу $\tau = RC$ від $\sigma U_{\text{ВИХ}}^-$ до $\sigma U_{\text{ВИХ}}^+$.

Напруга на виході мультивібратора на цьому відрізку часу не буде змінюватись через те, що напруга на диференційному вході весь цей відрізок

часу є від'ємною. Враховуючи, що напруга на ємності змінюється за експоненціальним законом, відрізок часу T_1 визначається з виразу

$$(U_{\text{ВИХ}}^+ + \sigma U_{\text{ВИХ}}^-) \cdot e^{-T_1/\tau} = U_{\text{ВИХ}}^+ - \sigma U_{\text{ВИХ}}^-.$$

Враховуючи, що за модулем $|U_{\text{ВИХ}}^-| = U_{\text{ВИХ}}^+$, одержимо

$$(1 + \sigma) \cdot e^{-T_1/\tau} = 1 - \sigma, \text{ або } (1 - \sigma)e^{T_1/\tau} = 1 + \sigma.$$

Прологарифмував обидві частини останнього рівняння, визначимо T_1

$$T_1 = \tau \cdot \ln[(1 + \sigma)/(1 - \sigma)] = R \cdot C \cdot \ln(1 + 2R_1/R_2).$$

В момент t_1 напруга на інверсному вході ОП (U_C) перевищить напругу на прямому вході ($\sigma \cdot U_{\text{ВИХ}}^+$), що приведе до зміни полярності напруги на диференційному вході ОП, тобто $U_D = U_I - U_{\text{П}} = U_C - U_{R1} > 0$. Полярність напруги на виході мультівібратора стрибком зміниться на протилежну

$$U_{\text{ВИХ}} = - (U_D) K_{\text{ОП}} = U_{\text{ВИХ}}^- \approx -U_{\text{ЖИВ}}.$$

Напруга на прямому вході ОП також змінить свою полярність і стане рівною $\sigma U_{\text{ВИХ}}^-$. На відрізку $t_1 - t_2$ конденсатор знову буде перезаряджатись з тією ж сталою часу $\tau = RC$ доки, підтримуючи на диференційному вході ОП додатну напругу і від'ємну на виході. З моменту t_2 процеси в схемі повторюються. Таким чином $T_1 = T_2$, а період повторення імпульсів вихідної напруги мультівібратора

$$T = T_1 + T_2 = 2RC \cdot \ln(1 + 2R_1/R_2).$$

Якщо прийняти $R_1 = R_2$, то $T = 2RC \cdot \ln 3 = 2,2RC$, а частота вихідної напруги мультівібратора $f = 1/T = 1/2,2RC$.

3.4.2. Мультивібратори на ЛЕ

У багатьох випадках схеми мультивібраторів виконують на логічних елементах.

Схема мультивібратора складається з двох інверторів (схем НЕ) з перехресними додатними зворотними зв'язками (ДЗЗ) (рис. 3. 41, а). $R1C1$ і $R2C2$ називаються часозадавальними колами. Діоди $VD1$ і $VD2$ є захисними.

Робота схеми. Припустимо, що в момент часу t_0 на виході $DD1$ потенціал стрибком збільшився до рівня U^1 , а на виході $DD2$ до рівня U^0

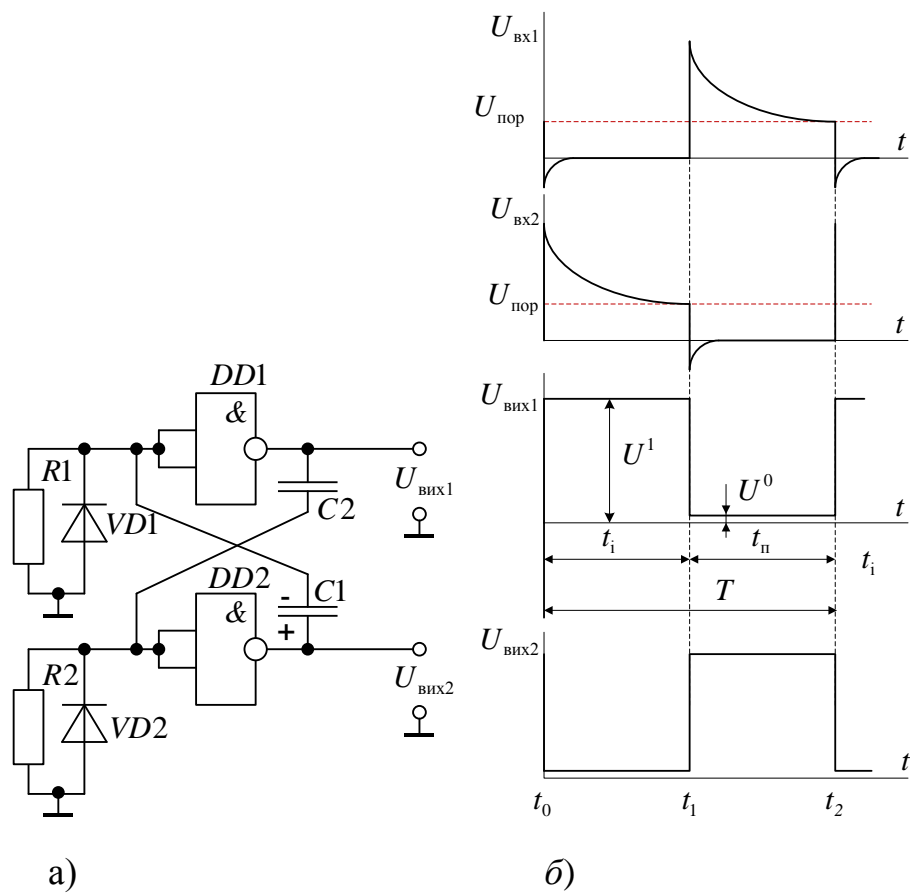


Рис. 3.41

(приймаємо $U^0=0$). Конденсатор $C1$ заряджений на попередньому інтервалі з полярністю вказаною на рис. 3. 413, а.

На інтервалі t_0-t_1 конденсатор $C2$ заряджається від вихідної напруги $U_{\text{вх}2}^1$ ЛЕ $DD1$ через резистор $R2$. На резисторі $R2$ зарядний струм створює напругу $U_{\text{вх}2}$, величина якої перевищує рівень порогу $U_{\text{пор}}$. Цією напругою на виході ЛЕ $DD2$ підтримується логічний «0». Конденсатор $C1$ на інтервалі t_0-t_1 розряджається через вихідний опір $U_{\text{вих}2}^0$ ЛЕ $DD2$ і відкритий діод $VD1$. На вході ЛЕ $DD1(U_{\text{вх}1})$ підтримується невелика від'ємна напруга відповідна напрузі відсічки $VD1$. Стала часу розряду конденсатора $C1$ $\tau_{\text{роз}C1} = C1(r_{\text{пр}1} + R_{\text{вих}2}^0)$.

Стала часу кола заряду конденсатора $C2$ $\tau_2 = C2(R_{\text{вих}1}^1 + R_2)$.

По мірі розряду конденсатора $C2$ напруга на вході ЛЕ $DD2$ $U_{\text{вх}2}$ зменшується; коли вона досягне рівня $U_{\text{пор}}$, у схемі розвивається регенеративний процес переключення, який завершується стрибкоподібною зміною напруги на виході елементу $DD2$ до рівня U^1 , а на виході ЛЕ $DD1$ до рівня U_0 .

Конденсатор $C1$ після розряду до напруги $U^0 + e_{0VD1}$ починає заряджатися від напруги $U_{\text{вих}2}$ через $R_{\text{вих}2}^1$ і резистор $R1$. Додатна напруга, що з'явилася на резисторі $R1$ під час зарядки конденсатора $C1$ перевищує $U_{\text{пор}}$ і утримує ЛЕ $DD1$ у стані відповідному логічному «0» на виході. Конденсатор $C2$, який зарядився до напруги близької до $U^1 - U_{\text{пор}}$, розряджається через $R_{\text{вих}1}^0$ і діод $VD2$.

Коли напруга на резисторі $R1$ ($u_{\text{вх}1}$) по мірі заряду конденсатора $C1$ знизиться до значення $U_{\text{пор}}$, знову розвивається регенеративний процес переключення ЛЕ $DD1$ і $DD2$ (момент t_2) і т. д.

Стала часу заряду конденсатора $C1$ дорівнює:

$$\tau_1 = C1(R_{\text{вих}2}^1 + R1).$$

Довжина імпульсу і паузи визначаються відношеннями:

$$t_i = C2(R_{\text{вих}1}^1 + R2) \ln \frac{U^1 - U^0}{U_{\text{пор}}},$$

$$t_n = C1(R'_{вих2} + R1) \ln \frac{U^1 - U^0}{U_{пор}}$$

Період повторення імпульсів $T=t_i+t_n$, а частота імпульсів - $f = 1/T$.

Недоліком розглянутого мультивібратора є жорсткий режим збудження коливань, тобто можуть мати місце стани, при яких обидва ЛЕ можуть бути одночасно закритими (наприклад, при повільному зростанні напруги живлення

під час вмикання). Для надійного запуску МВ схему доповнюють елементом І ($DD3$ і $DD4$) (рис. 3.42).

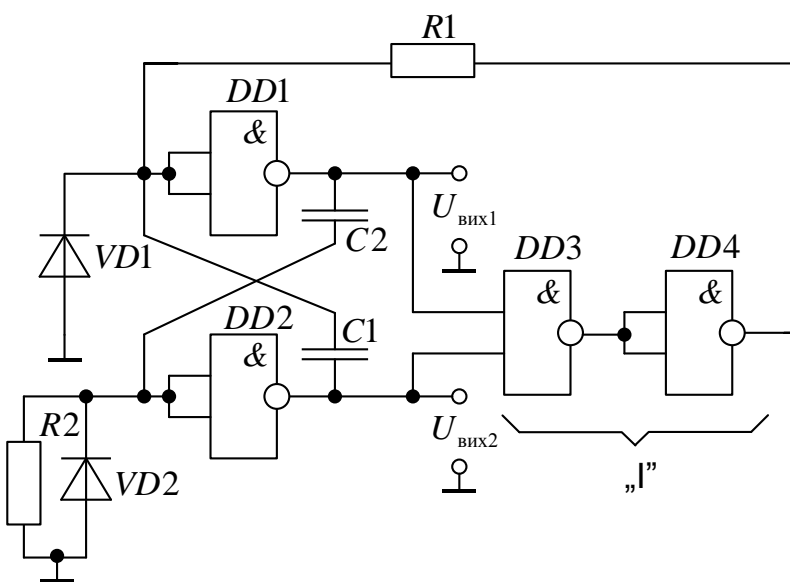


Рис. 3.42

Якщо мультивібратор працює нормально, то на входах ЛЕ $DD3$ (на виходах $U_{вих1}, U_{вих2}$) будуть різні логічні рівні і на його виході (виході $DD4$) буде логічний «0». В разі, якщо ЛЕ $DD1$ і $DD2$ одночасно закриті, то на

обох входах ЛЕ $DD3$ будуть «1» і на виході ЛЕ $DD4$ також буде «1», що приведе до відкриття ЛЕ $DD1$ і появи умови для виникнення коливального процесу.

3.4.3. Одновібратори на операційних підсилювачах

Одновібратор - це мультивібратор, який працює у режимі очікування і має один сталий і один несталий (квазісталий) стан, під час якого на його виході формується імпульс.

Перехід від сталого до несталого стану відбувається під дією зовнішніх імпульсів, а в зворотному напрямку – за рахунок внутрішніх процесів у схемі. Одновібратори застосовують для формування прямокутних імпульсів заданої тривалості й амплітуди, а також для затримки імпульсів на певний час.

На рис. 3.43, а зображена схема одновібратора на ОП, яка відрізняється від автоколивального мультивібратора наявністю діода VD і колом запуску ($C1, R3, VD1$). Через те, що паралельно конденсатору C включений діод VD , напруга на конденсаторі і, відповідно, на інверсному вході ОП $U_c = U_i$ не може бути від'ємною (якщо нехтувати напругою на відкритому діоді, яка $\approx -0,7$ В).

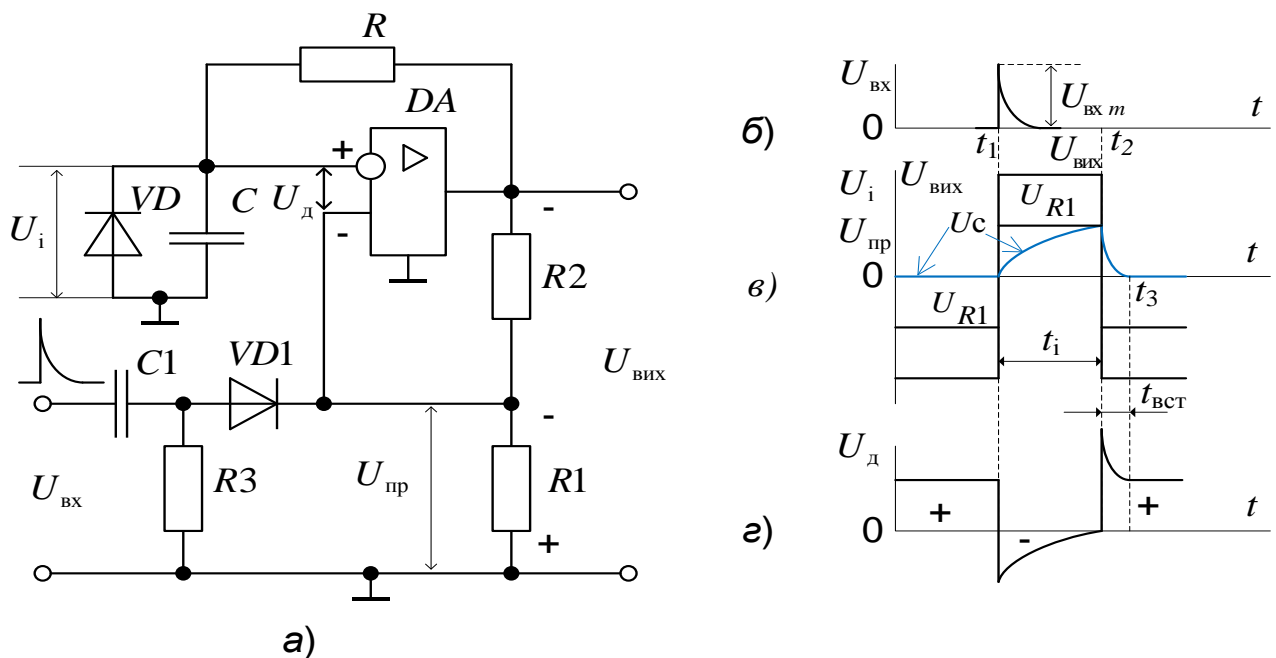


Рис. 3.43

Якщо напруга на виході і, відповідно, на прямому вході ОП $U_{\text{пр}}=U_{R1}=-U_{\text{вих}} \cdot R1/(R1+R2)=-\sigma U_{\text{вих}}$ буде від'ємною, то напруга на диференційному вході ОП буде додатною $U_d = U_i - (-U_{\text{пр}}) = \sigma U_{\text{вих}} > 0$. Напруга на виході ОП буде

від'ємною $U_{\text{вих}} = -U_{\text{д}} \cdot K_{\text{ОП}}$ і схема самостійно не зможе вийти із цього стану, тобто буде перебувати у сталому стані (інтервал $0 \div t_1$ на рис. 3.43, з). Розглянемо роботу одновібратора з моменту подачі до його входу імпульсу з амплітудою $U_{\text{вх} m} > |\sigma U_{\text{вих}} = U_{R1}|$ (t_1 на рис. 3.43, а).

Під впливом вхідного імпульсу напруга на диференційному вході ОП змінить свою полярність, тобто стане від'ємною

$$U_{\text{д}} = U_{\text{С}} - (-U_{R1} + U_{\text{вх}m}) < 0.$$

ОП перейде у додатний насичений стан і відповідно $U_{R1} = U_{\text{вих}} \cdot R1 / (R1 + R2) = \sigma U_{\text{вих}}$, а $U_{\text{д}} = U_{\text{С}} - (U_{R1} + U_{\text{вх}m}) < 0$.

Після переходу ОП у додатний насичений стан необхідність у вхідному імпульсі відпадає, тому що напруга на диференційному вході залишається від'ємною завдяки зміні полярності напруги на резисторі $R1$ (на прямому вході ОП).

На інтервалі $t_1 \div t_2$ відбувається заряд конденсатора C під дією вихідної напруги:

$$U_{\text{С}}(t) = U_{\text{вих}}(1 - e^{-t/\tau}), \quad (3.1)$$

де $\tau = RC$.

На даному інтервалі вихідна напруга $U_{\text{вих}}$ буде додатною, тому що $U_{\text{д}} = U_{\text{С}} - U_{R1} < 0$.

У момент часу $t = t_2$ напруга на конденсаторі досягне рівня напруги на резисторі $R1$ $U_{\text{С}}(t) = U_{R1} = \sigma U_{\text{вих}}$.

Підставимо в (3.1) $U_{\text{С}}(t)_1 = \sigma U_{\text{вих}}$ і $t_2 - t_1 = t_i$ одержимо:

$$\sigma U_{\text{вих}} = U_{\text{вих}}(1 - e^{-t_i/\tau}) \rightarrow e^{-t_i/\tau} = 1 - \sigma \rightarrow e^{t_i/\tau} = 1 / (1 - \sigma).$$

Прологарифмуємо цю рівність і одержимо довжину імпульсу:

$$t_i = \tau \ln 1 / (1 - \sigma) = \tau \ln(1 + R1 / R2) = 2,3RC \lg(1 + R1 / R2).$$

На інтервалі $t_2 - t_3$ відбувається відновлення сталого стану.

При $t > t_3$ напруга $U_C(t)$ стане більшою ніж U_{R1} , а $U_{д} = U_C - U_{R1} > 0$ і ОП перейде у від'ємний насичений стан, в якому він був до подачі вхідного імпульсу.

На цьому інтервалі напруга на конденсаторі, який буде розряджатись через вихідний опір ОП і резистор R , буде змінюватись за законом:

$$U_C(t) = (U_{вих}^- + \sigma U_{вих}^+) e^{-t/\tau}.$$

У момент часу $t = t_3$ рівняння прийме вигляд

$$U_{вих}^- = (U_{вих}^- + \sigma U_{вих}^+) e^{-t_{від}/\tau},$$

де $t_3 - t_2 = t_{від}$ – час відновлення сталого стану МВ.

Рішаючи це рівняння відносно $t_{від}$, з урахуванням що $U_{вих}^+ = |U_{вих}^-|$, визначимо час переходу схеми у сталий стан

$$t_{від} = \tau \cdot \ln(1 - \sigma) = \tau \cdot \ln \frac{2R1 + R2}{R1 + R2} = 2,3RC \lg \frac{2R1 + R2}{R1 + R2}.$$

3.4.4. Одновібратор на ЛЕ

На рис. 3.44 приведена схема і часові діаграми роботи одновібратора, виконаного на логічних елементах І-НЕ.

На інтервалі $t_0 - t_1$ схема перебуває у сталому стані, при якому $U_{ВХ}^1 = 1$; $U_R = 0$; U_C ; $U_{ВИХ1} = 0$; $U_{ВИХ2} = 1$. У такому стані схема буде перебувати до тих пір, поки на вході не з'явиться сигнал логічного нуля. Якщо в момент часу t_1 на вхід короткочасно подати сигнал логічного нуля $U_{ВХ}^0 < U_{ПОР}$, то на виході елемента $DD1$ появиться сигнал логічної одиниці $U_{ВИХ1} = U^1$. Цей сигнал через конденсатор C виділиться на резисторі R і переключить ЛЕ $DD2$ у нульовий стан, тобто $U_{ВИХ2} = U^0$. Так як вихід $DD2$ з'єднаний з одним із входів $DD1$, то на виході ЛЕ $DD1$ буде утримуватись логічна одиниця і потреба у вхідному сигналі, який був поданий на інший вхід ЛЕ $DD1$, відпадає. Таким чином, вхідний сигнал забезпечує тільки перехід схеми у несталий стан, а тому його довжина повинна трохи перевищувати час перемикавання ЛЕ.

На інтервалі $t_1 = t_2$ стан схеми забезпечується напругою (U_R) на вході ЛЕ $DD2$, яка змінюється відповідно $U_R(t) = U^1 e^{-t/\tau_3}$.

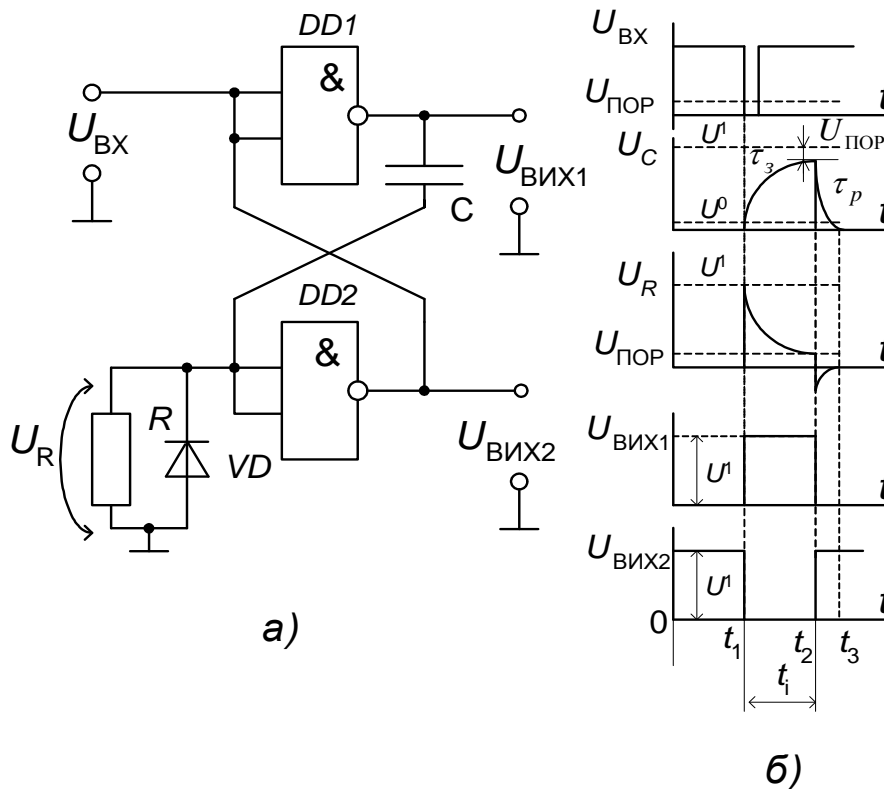


Рис.3.44

У момент t_2 $U_R(t) = U_{\text{ПОР}}$, а $t_2 - t_1 = t_i$ – довжина вихідного імпульсу. Підставимо ці значення у наведене рівняння і вирішимо його відносно t_i

$$U_{\text{ПОР}} = U^1 e^{-t_i/\tau_3} \Rightarrow e^{t_i/\tau_3} = U^1 / U_{\text{ПОР}}.$$

Звідки довжина імпульсу $t_i = \tau_3 \ln(U^1/U_{\text{ПОР}}) = 2,3 \tau_3 \lg(U^1/U_{\text{ПОР}})$, де $\tau_3 = (R + r_{\text{ВИХ}}^1) C$ – стала часу заряду конденсатора.

На інтервалі t_2-t_3 конденсатор розряджається через вихідний опір ЛЕ $DD1$ та діод VD і схема переходить у вихідний (стійкий) стан. Час переходу у вихідний стан визначається з виразу

$$t_{\text{В}} = t_3 - t_2 = \tau_p \ln[(U^1 - U_{\text{ПОР}})/U^0],$$

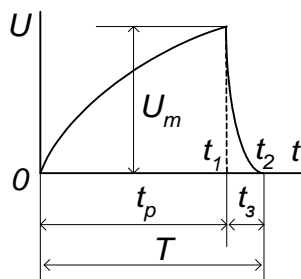
де $\tau_p = (r_{\text{ВИХ}}^0 + r_{VD}) \cdot C$ – стала часу розряду конденсатора.

3.4.5. Генератори лінійно змінюваної (пилкоподібної форми) напруги (ГПН)

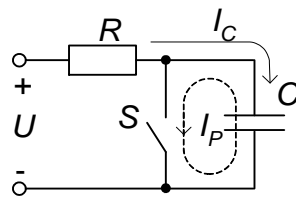
Генератори лінійно змінюваної напруги використовуються в системах керування, вимірних пристроях, для одержання розгортки електронного променя на екрані електронно-променевої трубки, для отримання регульованих часових затримок імпульсних сигналів та інше.

Імпульси лінійно змінюваної напруги (рис. 3.45, а) характеризуються

такими параметрами:



а)



б)

Рис. 3.45

- амплітудою U_m ,
- довжиною робочого (прямого) t_p і зворотного (спаду) t_3 ходу,
- періодом повторення T ,
- коефіцієнтом

нелінійності K_H

$$K_H = \frac{\left. \frac{dU}{dt} \right|_{t=0} - \left. \frac{dU}{dt} \right|_{t=t_p}}{\left. \frac{dU}{dt} \right|_{t=0}},$$

де вказані швидкості зростання напруги на початку ($t=0$) і в кінці ($t=t_p$) робочого ходу;

- коефіцієнтом використання напруги джерела живлення

$$K_e = U_m / E.$$

Формування лінійно змінюваної напруги ґрунтується на чергуванні у часі заряду і розряду конденсатора, рис. 3.45, б. При розімкненому ключі S конденсатор заряджається від напруги U відповідно виразу

$$U_C(t) = U(1 - e^{-t/\tau_3}),$$

де $\tau_3 = RC$ – стала часу заряду конденсатора.

Якщо замкнути ключ S (момент t_1), конденсатор швидко розрядиться, а після його розмикання - знову буде заряджатися і т.д.

Така крива має форму експоненти, тобто є нелінійною. Це пов'язано з тим, що під час заряджання конденсатора його струм зменшується і, як результат, знижується швидкість зростання напруги і збільшується коефіцієнт нелінійності K_H .

Якщо для формування лінійно змінюваної напруги використати тільки початковий відрізок експонент, тобто довжину робочого ходу зробити значно меншою сталої часу зарядного кола конденсатора $t_p \ll \tau_3$, то можна отримати лінійно змінювану напругу із задовільним коефіцієнтом нелінійності, але в даному разі буде низький коефіцієнт використання джерела напруги $K_B = U_m / U \ll 1$.

ГПН зі струмостабілізуючим елементом

З відомого виразу для визначення напруги на конденсаторі

$U_C(t) = \frac{1}{C} \int i_C(t) dt$ випливає, що для одержання лінійно змінюваної напруги з

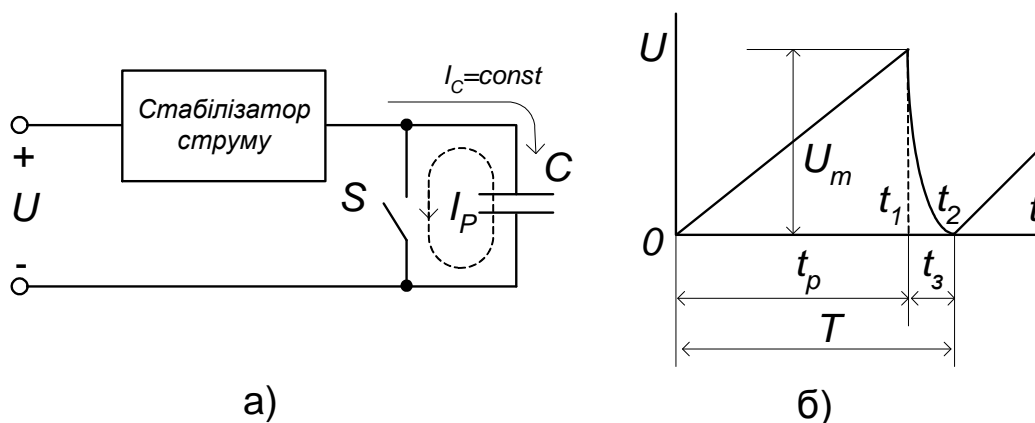


Рис. 3.46

малим K_H і високим K_B необхідно стабілізувати зарядний струм конденсатора. Це досягається включенням у зарядне коло конденсатора стабілізатора струму (рис. 3.46).

У такому разі напруга на конденсаторі буде визначатись відношенням $U_c(t) = I_c t / C$, тобто зростати лінійно з часом. При цьому буде високим

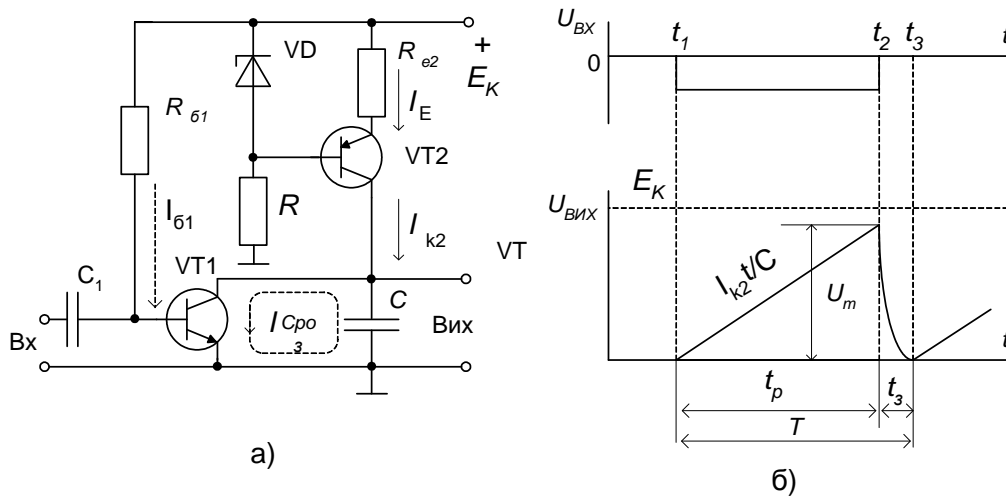


Рис. 3.47

коефіцієнт використання напруги джерела живлення.

На рис. 3.47, а наведена схема генератора лінійно змінюваної напруги з стабілізатором струму. Стабілізатор струму виконаний на транзисторі VT_2 , який включений за схемою зі СК (емітерний повторювач). Напруга на базі транзистора VT_2 стабілізується параметричним стабілізатором (резистор R і стабілітрон VD). Через те, що коефіцієнт підсилення емітерного підсилювача дорівнює одиниці, $U_{Re} = U_{ст} = const$. Колекторний струм транзистора VT_2 є зарядним струмом конденсатора і приблизно дорівнює емітерному струму, тобто $I_c = I_{k2} = I_{E2} = U_{ст} / R_{e2} = const$. На транзисторі VT_1 виконаний ключ, через який розряджається конденсатор. На рис. 3.47, б наведені часові діаграми генератора, що пояснюють його роботу.

У разі відсутності на вході імпульсу ($0 - t_1$) транзистор VT_1 буде відкритий базовим струмом $I_{б1}$ і конденсатор буде шунтований малим опором насиченого транзистора. При подачі до бази транзистора VT_1 від'ємного імпульсу ($t_1 - t_2$) він закриється і колекторним струмом I_{k2} конденсатор буде заряджатися за лінійним законом

$$U_c(t) = I_{k2} \cdot t / C.$$

Після зникнення вхідного імпульсу ($t_2 - t_3$) транзистор $VT1$ відкриється і конденсатор розрядиться через його малий опір, формуючи зворотний хід імпульсу. Довжина зворотного ходу визначається сталою часу розряду конденсатора $t_3 \approx (3 \div 5)\tau_p$.

Запитання для самоконтролю

1. Що таке мультівібратор (МВ). В яких режимах можуть працювати МВ?
2. Наведіть схему і поясніть роботу МВ на ОП.
3. Поясніть, від чого залежить частота імпульсів симетричного МВ на ОП.
4. Наведіть схему МВ на ЛЕ і поясніть її роботу.
5. Поясніть, як забезпечити надійний запуск МВ на ЛЕ.
6. Що таке одновібратор (ОВ). Де використовуються ОВ?
7. Наведіть схему і поясніть роботу ОВ на ОП.
8. Чим визначається частота вихідних імпульсів ОВ на ОП?
9. Від чого залежить довжина вихідних імпульсів ОВ на ОП?
10. Які імпульси потрібні для запуску ОВ на ОП? Яка повинна бути амплітуда цих імпульсів?
11. Наведіть схему і поясніть роботу ОВ на ЛЕ.
12. Від чого залежить довжина вихідних імпульсів ОВ на ЛЕ?
13. Якими параметрами характеризуються імпульси лінійно змінюваної напруги?
14. Для чого в зарядне коло конденсатора, на якому формується лінійно змінювана напруга, включають стабілізатори струму?
15. Наведіть схему і поясніть роботу генератора лінійно змінюваної напруги на транзисторах.

Розділ 4. Цифрові пристрої

Тема 4.1. Арифметичні та логічні основи цифрових пристроїв

4.1.1. Арифметичні основи цифрових пристроїв

Носіями інформації в цифровій електроніці є електричні сигнали у вигляді імпульсів. Обробка інформації відбувається у цифровій формі, тобто кожній цифрі ставиться у відповідність рівень сигналу.

Сукупність знаків і цифр, а також правила їх запису називається системою числення. Розрізняють непозиційні і позиційні системи числення.

У непозиційних системах числення значення кожної цифри не залежить від її позиції. Найбільш відомою непозиційною системою числення є римська, в якій використовуються сім знаків. У таблиці наведені цифри римської системи числення та їх десятковий еквівалент.

Знаки римської системи	I	V	X	L	C	D	M
Десятковий еквівалент	1	5	10	50	100	500	1000

Для запису проміжних чисел користуються правилом: кожний менший знак, що стоїть праворуч від більшого, прибавляється до його значення, а якщо стоїть ліворуч – віднімається від нього. Наприклад, 4 – IV; 60 – LX; 90 – XC.

Недоліком такої системи числення є відсутність нуля та складність формальних правил запису чисел і арифметичних дій з ними.

Позиційна система числення – система, в якій значення символу залежить від його місця в ряду цифр, які зображають число. Наприклад, в числі 123 перша цифра ліворуч (1) означає кількість сотень, друга (2) – кількість десятків, третя (3) – кількість одиниць.

Для запису чисел у позиційній системі числення використовують певну кількість символів (цифр і букв). Число таких знаків називається **основою**

позиційної системи числення. Система числення з основою два (цифри 0 і 1) називається двійковою, з основою три (цифри 0, 1, 2) – трійковою, з основою десять (цифри 0, 1, 2, ..., 9) – десятковою. У системах числення з основою більшою десяти додають букви латинського алфавіту – *A, B, C, D, E, F*. В позначеннях пишуть десятковий індекс, що дорівнює основі системи числення, яка застосована.

У позиційних системах числення значення кожної цифри визначається її зображенням і позицією в числі. Окремі позиції в записі числа називають **розрядами**, а номер позиції – номером розряду. Число розрядів у записі числа називається його **розрядністю**.

Так, будь-яке число у позиційній системі числення представляється у вигляді полінома

$$X_{(q)} = a_n \cdot q^n + a_{n-1} \cdot q^{n-1} + a_n \cdot q^n + \dots \\ + a_1 \cdot q^1 + a_0 \cdot q^0 + a_{-1} \cdot q^{-1} + a_{-2} \cdot q^{-2} + \dots + a_{-m} \cdot q^{-m} = \sum_{i=-m}^{i=n} a_i \cdot q^i,$$

де q – основа системи числення; $X_{(q)}$ – довільне число, записане в системі числення з основою q ; a_i – коефіцієнт ряду (цифри системи числення); n, m – кількість цілих і дробових розрядів.

Цифри кожного розряду мають свою вагу, яка визначається відношенням

$$p_i = \frac{q^i}{q^0} = q^i.$$

На практиці застосовують скорочений запис чисел

$$X_{(q)} = a_n a_{n-1} \dots a_3 \dots a_1 a_0 a_{-1} a_{-2} \dots a_{-m}.$$

“Вага” кожної цифри в числі визначається значенням самої цифри і деяким множником q^k , де q – основа системи числення; 0, 1, 2, ..., n – номери розрядів цілої

частини числа; $-1, -2, \dots, -m$ – номери розрядів дробової частини числа. Широке використання двійкового коду зумовлене наступними причинами:

- простотою технічної реалізації елементів з двома станами, наприклад, перемикач у станах “замкнено” і “розімкнено”, транзистор у станах “відкритий” і “закритий”, магнітопровід у станах “намагнічено” і “розмагнічено”;
- хорошою відмінністю двох станів;
- простотою виконання арифметичних операцій;
- економічністю устаткування.

Необхідно відмітити, що в двійковій системі числення число має більшу кількість розрядів, ніж в десятковій, що є її недоліком.

Наприклад, число

$$X_{(2)} = 100110_2 = 1 \cdot 2^5 + 0 \cdot 2^4 + 0 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0 = 38_{10}.$$

З наведеного прикладу видно, що дворозрядне десяткове число 38 зображається шестирозрядним двійковим числом.

Наведемо приклади запису чисел в позиційних системах:

❖ двійкова система: $q=2; a_i \in \{0,1\}$;

$$X_{(2)} = (111)_2 = 1 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 = (7)_{10};$$

❖ вісімкова система: $q=8; a_i \in \{0,1, 2, \dots, 7\}$;

$$X_{(8)} = (123)_8 = 1 \cdot 8^2 + 2 \cdot 8^1 + 3 \cdot 8^0 = (83)_{10}.$$

З наведених прикладів видно, що в системах числення з більшою основою (при однаковій розрядності чисел) можна записати більше різних чисел.

4.1.1.1. Переведення чисел з однієї системи числення в іншу

Переведення з десяткової системи числення в будь-яку іншу позиційну систему проводять методом послідовного ділення на основу нової системи доти, доки частка від ділення не буде меншою, ніж основа нової системи.

Одержана перша остача є значенням молодшого розряду в новій системі, а остання – значенням старшого розряду.

Число в новій системі записують у вигляді остачі від ділення, починаючи з останньої частки, справа наліво. Дробове число записують у вигляді цілих частин чисел, що отримують при множенні тільки дробової частини на основу, починаючи зверху після коми, і при цьому задають точність

Початкове число	Частка	Остача	Розряд двійкового числа
38/2	19	0	a_0
19/2	9	1	a_1
9/2	4	1	a_2
4/2	2	0	a_3
2/2	1	0	a_4
			a_5

обчислень.

Для переведення двійкового числа в десяткове потрібно помножити усі цифри розрядів на їх вагові коефіцієнти і взяти їх суму.

Для переведення десяткового числа в двійкове необхідно поділити

десяткове число на 2. Одержана перша остача буде значенням молодшого розряду двійкового числа, а першу частку необхідно знову ділити.

Цей процес продовжується до появи неподільної частки. Розглянемо приклад переводу числа 38_{10} з десяткової системи числення у двійкову. Записуючи неподільну частку і остачі в зворотному порядку їх появи,

знаходимо: $38_{10} = 100110_2$.

0,	625 x 2
$a_{-1}=1$	250 x 2
$a_{-2}=0$	500 x 2
$a_{-3}=1$	000 x 2
$a_{-4}=0$	000

Для переведення правильного дробу з однієї системи числення в іншу не обходимо помножити перевідне число на основу нової системи, від результату відокремити цілу частину, а дробову частину, що залишилася, знову помножити на цю основу. Процес такого множення продовжувати до одержання заданого

числа цифр. Результат записують як цілі частини добутку в порядку їхнього одержання. Розглянемо це на прикладі переведення правильного десятичного дробу $X=0,625$ у двійкове число з точністю до четвертого знака:

$$X_{(10)} = X_{(2)} = a_{-1} \cdot q^{-1} + a_{-2} \cdot q^{-2} + a_{-3} \cdot q^{-3} + a_{-4} \cdot q^{-4}.$$
$$0,625_{(10)} = 0,1010_{(2)}.$$

4.1.2. Логічні основи побудови цифрових пристроїв

4.1.2.1. Основні поняття алгебри логіки

Теоретичною основою цифрової електроніки є алгебра логіки, яку ще називають булевою на честь англійського математика Дж. Буля, який розробив основні положення математичної логіки – науки про використання математичних методів для вирішення логічних задач. Використання апарату алгебри логіки в цифровій електроніці зумовлене тим, що цифрові елементи характеризуються двома станами, а тому можуть бути описані булевими функціями. На відміну від змінної в звичайній алгебрі логічна змінна має тільки два значення, котрі зазвичай називаються логічним нулем і логічною одиницею. Позначаються логічні величини “0” і “1” або просто **0** і **1**. Різні логічні змінні можуть бути зв’язані функціональними залежностями. Наприклад, вираз $Y = f(X1, X2)$ вказує на функціональну залежність логічної змінної Y від логічних змінних $X1$ і $X2$, які називаються аргументами (або вхідними змінними).

Який би складний не був логічний зв’язок поміж логічною функцією та її аргументами, його завжди можна представити набором елементарних логічних операцій. Основними логічними операціями є **заперечення** (операція НЕ, інверсія), **диз’юнкція** (операція АБО (*OR*), логічне додавання) і **кон’юнкція** (операція І (*AND*), логічне множення).

Запереченням (інверсією, операцією НЕ) називається такий зв’язок між вхідною логічною змінною X і вихідною логічною змінною Y , при якому Y правдиве тільки тоді, коли X хибне, і, навпаки, Y хибне тоді, коли X правдиве.

За допомогою логіко-математичної символіки логічна функція Y записується як $Y = \bar{X}$ і читається “ Y не є X ”.

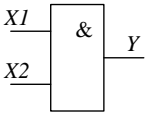
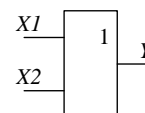
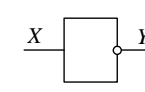
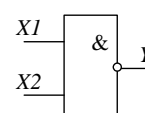
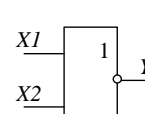
Логічним

додаванням

(диз'юнкцією, операцією АБО) декількох змінних називається така функція, яка хибна тільки тоді, коли одночасно хибні усі аргументи (доданки, вхідні змінні).

Операція логічного додавання позначається знаком $+$ або символом \vee . Наприклад, операція АБО між двома змінними $X1$ і $X2$ записується $Y = X1 \vee X2$ або $X1 + X2$ і читається: “ Y є $X1$ або $X2$ ”.

Таблиця 4.2

Назва ЛЕ	Умовне графічне позначення	Таблиця істинності	Логічне рівняння															
I		<table border="1" style="display: inline-table; border-collapse: collapse;"> <tr><td>X1</td><td>X2</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </table>	X1	X2	Y	0	0	0	0	1	0	1	0	0	1	1	1	$Y = X1X2$
X1	X2	Y																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
АБО		<table border="1" style="display: inline-table; border-collapse: collapse;"> <tr><td>X1</td><td>X2</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </table>	X1	X2	Y	0	0	0	0	1	1	1	0	1	1	1	1	$Y = X1 + X2$
X1	X2	Y																
0	0	0																
0	1	1																
1	0	1																
1	1	1																
НЕ		<table border="1" style="display: inline-table; border-collapse: collapse;"> <tr><td>X</td><td>Y</td></tr> <tr><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td></tr> </table>	X	Y	0	1	1	0	$Y = \bar{X}$									
X	Y																	
0	1																	
1	0																	
I-НЕ		<table border="1" style="display: inline-table; border-collapse: collapse;"> <tr><td>X1</td><td>X2</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table>	X1	X2	Y	0	0	1	0	1	0	1	0	0	1	1	0	$Y = \overline{X1X2}$
X1	X2	Y																
0	0	1																
0	1	0																
1	0	0																
1	1	0																
АБО-НЕ		<table border="1" style="display: inline-table; border-collapse: collapse;"> <tr><td>X1</td><td>X2</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table>	X1	X2	Y	0	0	1	0	1	0	1	0	0	1	1	0	$Y = \overline{X1 + X2}$
X1	X2	Y																
0	0	1																
0	1	0																
1	0	0																
1	1	0																

Логічним множення (кон'юнкція, операція **I**) декількох змінних називається така функція, яка справедлива тільки тоді, коли одночасно справедливі усі вхідні змінні (аргументи).

Операція логічного множення (**I**) позначається знаком математичного множення, тобто крапкою, яку можна не писати, або символом \wedge . Наприклад, операція **I** між двома змінними $X1$ і $X2$ записується $Y = X1 \wedge X2$ або $Y = X1 \cdot X2 = X1X2$ і читається: “ Y є $X1$ і $X2$ ”.

Елементарні логічні операції над двійковими змінними реалізуються електронними схемами, які називаються логічними елементами (ЛЕ). Число входів ЛЕ відповідає числу входів відтвореної ним булевої функції. Назви, умовні графічні позначення, таблиці істинності та логічні рівняння перелічених ЛЕ наведені в табл. 4.2.

Подані також в таблиці логічні елементи І-НЕ (елемент Шефера) та АБО-НЕ (елемент Пірса) являються універсальними, тому що використовуючи їх, можна виконувати будь яку із трьох логічних операцій. Крім перелічених ЛЕ промисловістю випускаються ряд інших комбінованих ЛЕ.

4.1.2.2. Основні аксіоми та закони булевої алгебри

Для тотожних перетворень логічних функцій в алгебрі логіки використовують аксіоми, тотожності і закони.

Аксіоми для логічних операцій диз'юнкції, кон'юнкції та інверсії для однієї змінної приведені в табл. 4.3. Ці аксіоми залишаються справедливими не тільки для однієї змінної, а також для цілих виразів.

Таблиця 4.3

А к с і о м и:		
кон'юнкції	диз'юнкції	інверсії
$X \cdot 0 = 0$	$X + 0 = X$	$\bar{\bar{X}} = X$
$X \cdot 1 = X$	$X + 1 = 1$	
$X \cdot X = X$	$X + X = X$	
$X \cdot \bar{X} = 0$	$X + \bar{X} = 1$	

Закони алгебри логіки приведені в табл. 4.4.

Тотожності:

$$X1 + \bar{X}1X2 = X1 + X2; \quad X1(\bar{X}1 + X) = X1X2.$$

Слід звернути увагу на властивість симетрії, що має місце для основних тотожностей і законів алгебри логіки. Усі вони представлені двома співвідношеннями. В кожній такій парі один вираз впливає з іншого заміною логічного додавання множенням і, навпаки, логічного множення додаванням. Цей принцип симетрії в алгебрі логіки називається принципом двоякості.

Таблиця 4.4

Закони	для диз'юнкції	для кон'юнкції
переміщувальний	$X_1+X_2=X_2+X_1$	$X_1X_2=X_2X_1$
сполучний	$X_1+X_2+X_3=(X_1+X_2)+X_3$	$X_1X_2X_3=(X_1X_2)X_3$
розподільний	$X_1(X_2+X_3)=X_1X_2+X_1X_3$	$X_1+X_2X_3=(X_1+X_2)(X_1+X_3)$
поглинання	$X_1+X_1X_2=X_1$	$X_1(X_1+X_2)=X_1$
склеювання	$X_1X_2+X_1\bar{X}_2=X_1$	$(X_1+X_2)(X_1+\bar{X}_2)=X_1$
де Моргана	$\overline{X_1+X_2+X_3}=\bar{X}_1\bar{X}_2\bar{X}_3$	$\overline{X_1X_2X_3}=\bar{X}_1+\bar{X}_2+\bar{X}_3$

4.1.3. Способи представлення логічних функцій (ЛФ)

Значення логічної функції Y , як результат виконання логічних операцій над двійковими змінними – аргументами $X_1, X_2, X_3, \dots, X_n$, залежить від значення аргументів.

Будь-яку логічну функцію можна описати різними способами: описати словами, часовими діаграмами, таблицями істинності, аналітичними виразами та ін.

Словесний спосіб. Наприклад, функцію логічної операції **I** можна описати словами так: функція приймає значення 1 (істинно), якщо усі аргументи одночасно приймають значення 1.

Інший приклад. Логічна функція трьох змінних $Y=f(X_1, X_2, X_3)$ приймає значення одиниці в разі, якщо дві чи більше змінних приймають значення одиниці. Така функція описує дію мажоритарного елемента “2 з 3-х”.

Табличний спосіб. Усі можливі комбінації вхідних змінних (X_1, X_2, \dots, X_n) і відповідні їм значення функції Y можна представити таблицею, яка називається таблицею істинності. При числі вхідних змінних n число їх можливих комбінацій дорівнює 2^n . При цьому конкретну комбінацію називають набором. В табл. 4.5 приведена таблиця істинності для мажоритарного елемента “2 з 3-х”, яка має 2^3 можливих наборів.

Аналітичний спосіб. Від табличного способу легко перейти до аналітичного способу опису логічної функції. З таблиці істинності 4.5 видно, що функція Y приймає значення одиниці тільки на тих наборах, на яких не менше двох змінних мають значення одиниці. Це такі набори:

- $X_1=0, X_2=1, X_3=1;$
- $X_1=1, X_2=0, X_3=1;$
- $X_1=1, X_2=1, X_3=0;$
- $X_1=1, X_2=1, X_3=1.$

Таблиця 4.5

Номер набору	Вхідні змінні (аргументи)			Функція
	X1	X2	X3	
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1

Функцію можна записати як суму добутків усіх наборів вхідних змінних, на яких вона приймає значення одиниці. При цьому змінні, які мають значення нуля, записуються з інверсією.

$$Y(X_1, X_2, X_3) = \overline{X_1} \cdot X_2 \cdot X_3 + X_1 \cdot \overline{X_2} \cdot X_3 + X_1 \cdot X_2 \cdot \overline{X_3} + X_1 \cdot X_2 \cdot X_3.$$

Таким чином, функція представлена сумою (диз'юнкцією) кон'юнкцій. Така форма запису функції називається **диз'юнктивною нормальною формою (ДНФ)**. Добутки вхідних логічних змінних (кон'юнкцій) називаються **мінтермами** або **конституентами одиниці**. Якщо в кожен мінтерм входять усі вхідні змінні або їх інверсії, то така форма запису називається **досконалою диз'юнктивною нормальною формою (ДДНФ)**, або першою стандартною формою запису логічної функції.

Аналогічно із таблиці істинності можна виділити набори вхідних змінних, на яких функція приймає нульові значення і записати для цих наборів ДДНФ, взявши функцію з інверсією

$$\overline{Y(X_1, X_2, X_3)} = \overline{X_1} \cdot \overline{X_2} \cdot \overline{X_3} + \overline{X_1} \cdot \overline{X_2} \cdot X_3 + \overline{X_1} \cdot X_2 \cdot \overline{X_3} + X_1 \cdot \overline{X_2} \cdot \overline{X_3}.$$

Інвертуючи ліву і праву частини цього рівняння і використав аксіому подвійного інвертування та закон де Моргана, одержимо:

$$\overline{\overline{Y(X_1, X_2, X_3)}} = \overline{\overline{X_1 \cdot X_2 \cdot X_3 + X_1 \cdot X_2 \cdot X_3 + X_1 \cdot X_2 \cdot X_3 + X_1 \cdot X_2 \cdot X_3}}$$

$$Y(X_1, X_2, X_3) = (X_1 + X_2 + X_3) \cdot (X_1 + X_2 + \overline{X_3}) \cdot (X_1 + \overline{X_2} + X_3) \cdot (\overline{X_1} + X_2 + X_3)$$

Вирази в дужках є сумами вхідних змінних, при яких функція дорівнює

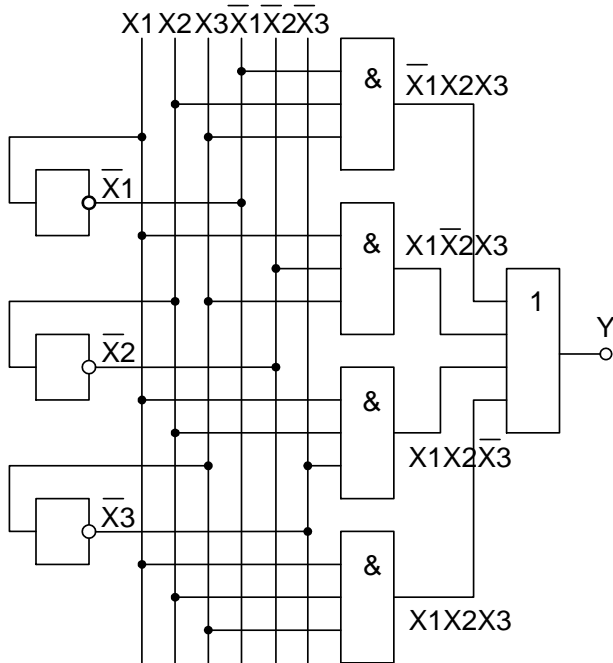


Рис. 4.1

нулю. Такі суми називаються **макстермами**, або **конституентами нуля**. Така форма запису функції називається **кон'юнктивною нормальною формою (КНФ)**. В разі, якщо в кожен макстерм входять усі вхідні змінні або їх інверсії, то така форма запису функції називається **досконалою кон'юнктивною нормальною формою (ДКНФ)**, або другою стандартною формою запису логічної функції.

Логічна функція Y є визначеною, якщо відомі її логічні значення для кожного можливого набору вхідних змінних X_1, X_2, \dots, X_n . Якщо для деяких наборів вхідних змінних функція не задана, то таку функцію називають **недовизначеною** або **частково визначеною**.

4.1.4. Побудова комбінаційних пристроїв за заданими функціями у відповідних базисах

Після одержання аналітичного запису логічної функції можна перейти до побудови схеми цифрового пристрою, що її реалізує.

Побудуємо електричну схему мажоритарного елемента “2 з 3-х” за його рівнянням у ДДНФ, яке має вигляд:

$$Y(X_1, X_2, X_3) = \overline{X_1} \cdot X_2 \cdot X_3 + X_1 \cdot \overline{X_2} \cdot X_3 + X_1 \cdot X_2 \cdot \overline{X_3} + X_1 \cdot X_2 \cdot X_3 \quad (4.1)$$

Для реалізації логічного пристрою знадобляться:

- три схеми НЕ (для інвертування вхідних змінних X_1, X_2, X_3);
- чотири тривходові схеми І (для виконання операції кон'юнкції кожного мінтерму);
- одна чотирьохвходова схема АБО (для виконання диз'юнкції мінтермів).

Схема розглянутого елемента зображена на рис. 4.1.

Набір логічних елементів, за допомогою яких можна побудувати будь-якої складності схему цифрового пристрою, називається **функціонально повною системою** логічних елементів або **базисом**. Функціональну повноту утворюють такі набори логічних елементів:

- НЕ, АБО, І;
- НЕ, АБО;
- НЕ, І;
- І-НЕ;
- АБО-НЕ.

За допомогою аксіом і теорем алгебри логіки легко показати, що кожен з цих наборів є функціонально повним.

Найбільш вживаними є логічні елементи І-НЕ та АБО-НЕ, які ще називаються **універсальними**. На рис. 24.2 показана реалізація будь-якої із трьох логічних операцій (інверсії, кон'юнкції та диз'юнкції) на універсальних логічних елементах.

Покажемо реалізацію принципової схеми мажоритарного елемента “2 з 3-х” в універсальних базисах І-НЕ та АБО-НЕ.

Спочатку необхідно перетворити рівняння (4.1) у відповідний базис, скориставшись аксіомою подвійного заперечення та законом де Моргана.

Для перетворення вихідного рівняння (4.1) у базис І-НЕ необхідно замінити знаки додавання знаками множення.

Для цього потрібно проінвертувати праву частину і за законом де Моргана перетворити суму в добуток. Для того,щоб при цьому функція не змінилась, проінвертуємо праву частину рівняння двічі (на основі аксіоми подвійної інверсії).

Логічна операція	На елементах І-НЕ	На елементах АБО-НЕ
Інверсія		
Кон'юнкція		
Диз'юнкція		

Рис. 4.2

$$Y(X_1, X_2, X_3) = \overline{\overline{\overline{X_1} \cdot X_2 \cdot X_3 + X_1 \cdot \overline{X_2} \cdot X_3 + X_1 \cdot X_2 \cdot \overline{X_3} + X_1 \cdot X_2 \cdot X_3}}$$

Розкриваємо одну риску за теоремою де Моргана і одержимо рівняння в базисі І-НЕ

$$Y(X_1, X_2, X_3) = \overline{\overline{\overline{X_1 \cdot X_2 \cdot X_3} \cdot \overline{X_1 \cdot X_2 \cdot X_3}} \cdot \overline{X_1 \cdot X_2 \cdot X_3} \cdot \overline{X_1 \cdot X_2 \cdot X_3}} \quad (4.2).$$

Для побудування схеми необхідно використати:

1. Три ЛЕ 2І-НЕ (для одержання інверсних значень X_1 , X_2 і X_3);
2. Чотири ЛЕ 3І-НЕ (для перемноження і інвертування чотирьох мінтермів);
3. Один ЛЕ 4І-НЕ.

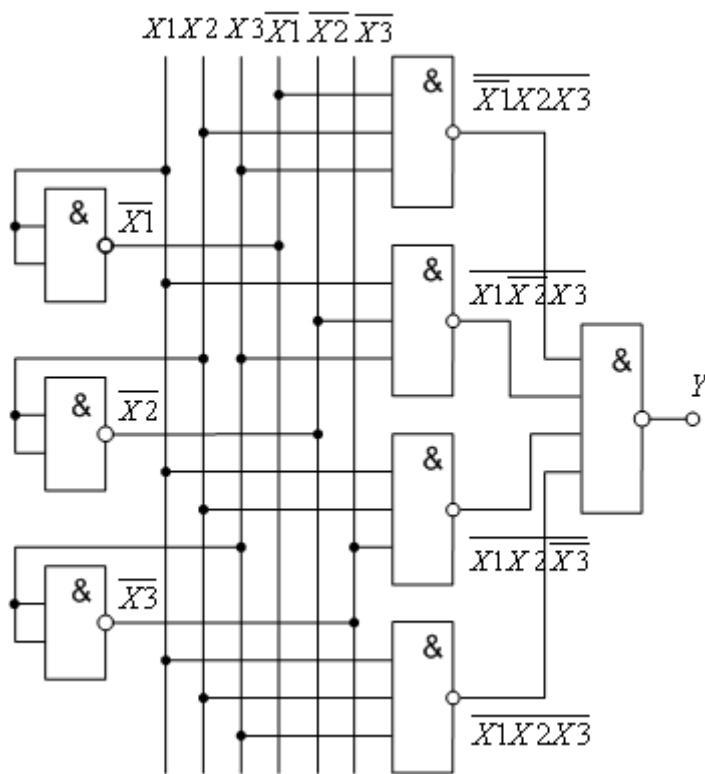


Рис.4.3

Схема мажоритарного елемента «2 з 3-х» в базисі І-НЕ зображена на рис. 4.3.

Для реалізації логічної функції у базисі АБО-НЕ необхідно у вихідному рівнянні (4.1) добутки замінити тотожними доданками, використавши теорему де Моргана і аксіому подвійного заперечення. Крім того, для збереження базису потрібно ще двічі про інвертувати всю праву частину рівняння.

$$Y(X_1, X_2, X_3) = \overline{\overline{\overline{X_1 \cdot X_2 \cdot X_3} + \overline{X_1 \cdot X_2 \cdot X_3} + \overline{X_1 \cdot X_2 \cdot X_3} + \overline{X_1 \cdot X_2 \cdot X_3}} = \overline{\overline{X_1 + X_2 + X_3} + \overline{X_1 + X_2 + X_3} + \overline{X_1 + X_2 + X_3} + \overline{X_1 + X_2 + X_3}} \quad (4.3)$$

Схема мажоритарного елемента в базисі АБО-НЕ зображена на рис. 4.4.

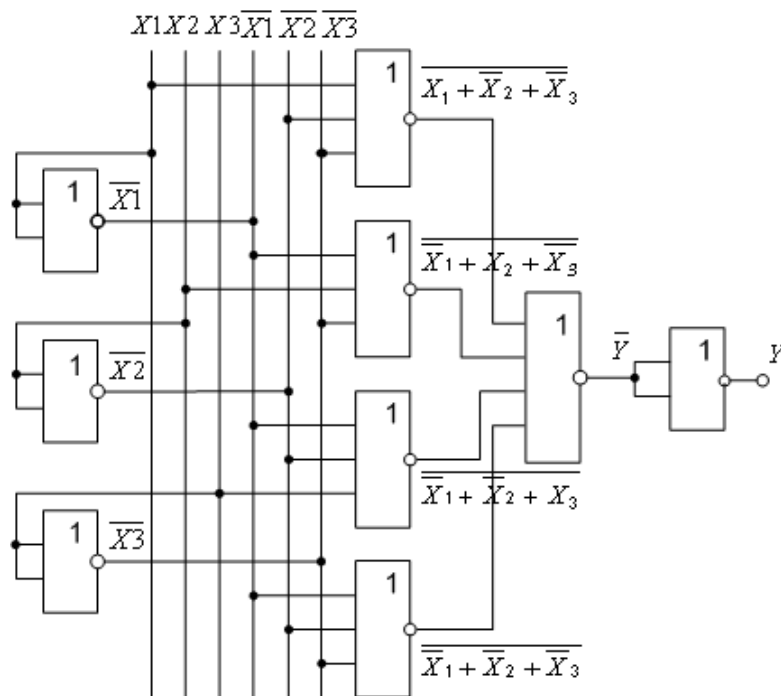


Рис. 4.4

Запитання для самоконтролю

1. Назвіть, які є системи числення.
2. Чим відрізняються позиційні системи числення від непозиційних?
3. Представте позиційну систему числення у вигляді полінома і в скороченому вигляді.
4. Які переваги і які недоліки має двійкова система числення відносно позиційних систем з іншою основою?
5. Поясніть процес переведення чисел з двійкової системи числення в десяткову.
6. Поясніть процес переведення чисел з десяткової системи числення в двійкову.
7. Назвіть елементарні логічні операції булевої алгебри і поясніть їх суть.
8. Сформулюйте аксіоми кон'юнкції, диз'юнкції та інверсії.

9. Сформулюйте закон де Моргана для диз'юнкції і кон'юнкції.
10. Наведіть способи представлення логічних функцій.
11. Поясніть, що таке диз'юнктивна нормальна форма (ДНФ) запису логічної функції. Наведіть приклад.
12. Поясніть, чим відрізняється досконала диз'юнктивна нормальна форма (ДДНФ) запису ЛФ від ДНФ. Наведіть приклад.
13. Поясніть сутність кон'юнктивної нормальної форми (КНФ) запису логічної функції.
14. Наведіть приклад досконалої кон'юнктивної нормальної (ДКНФ) форми запису ЛФ.
15. Яка ЛФ називається недовизначеною? Наведіть приклад.
16. Що таке функціонально повна система логічних елементів?
17. Наведіть перелік наборів ЛЕ, що відповідають функціональною повнотою.
18. Поясніть що логічний елемент І-НЕ є функціонально повним.
19. Поясніть функціональну повноту ЛЕ АБО-НЕ.
20. Покажіть на прикладі перетворення логічного рівняння в базис І-НЕ.
21. Реалізуйте наступне рівняння в базисі АБО-НЕ:
$$Y(X_1, X_2, X_3, X_4) = X_1 \overline{X_2} + \overline{X_3} X_4.$$
22. З якою метою виконують тотожні перетворення логічних функцій? Як це впливає на техніко-економічні і технічні параметри пристроїв?

Тема 4.2. Мінімізація логічних функцій

4.2.1. Алгебраїчний метод мінімізації ЛФ

Прямий спосіб побудови логічного пристрою, представлених в ДДНФ чи в ДКНФ, зазвичай не є задовільним для практики, тому що використовується «надлишкова» за повнотою система логічних елементів.

Крім того, при прямому способі побудови пристрій не є оптимальним з точки зору кількості використаних для його побудови елементів. Одержану функцію за допомогою правил і теорем булевої алгебри можна перетворити в ряд інших, тотожних, з точки зору одержаного результату, але простіших в реалізації. З усіх можливих варіантів необхідно вибрати найкращий (найпростіший), який реалізується меншою кількістю логічних елементів. При цьому покращуються як техніко-економічні (коштовність, маса, габарити), так і чисто технічні «наприклад, швидкодія, надійність» показники розроблюваного пристрою, тому що довгі кола логічних елементів зумовлюють більший час затримки сигналу на виході при перемиканні пристрою, зменшують надійність.

З цієї причини після одержання аналітичної форми запису логічної функції її необхідно мінімізувати. Під мінімізацією розуміють таку форму запису функції, яка потребує при реалізації найменшого числа елементів.

Відомо декілька методів мінімізації, серед яких найбільш поширеними на практиці є: алгебраїчний метод, метод карт Карно (діаграм Вейча) та метод Квайна – Мак-Класкі.

В основі методів мінімізації лежить знаходження і склеювання сусідніх кон'юнкцій. **Сусідніми** називаються дві однакового рангу кон'юнкції, до складу яких входять логічні добутки одних і тих же змінних, якщо тільки одна змінна входить в одну із кон'юнкцій з інверсією, а в іншу – без інверсії.

Наприклад, сусідніми є наступні кон'юнкції:

$$X_1 X_2 X_3 \text{ і } X_1 X_2 \bar{X}_3 \text{ або } \bar{X}_1 \bar{X}_2 \bar{X}_3 \text{ і } X_1 \bar{X}_2 \bar{X}_3.$$

Алгебраїчний спосіб мінімізації полягає в спрощенні логічної функції шляхом послідовного використання аксіом і законів булевої алгебри. При цьому використовують наступні типові прийоми:

- додавка одного або декількох однотипних членів з числа тих, які є в першій стандартній формі (ДДНФ). Через те, що $A+A+\dots+A=A$, то додавка до наявного члена A одного чи декількох таких же членів не змінить правдивості рівності $Y=f(X_1, X_2, \dots, X_n)$;

- множення окремих членів функції на суму $A+\bar{A}$, де A може бути як однією із змінних X_1, X_2, \dots, X_n , так і функцією цих змінних. Оскільки $A+\bar{A}=1$, то таке множення не порушить тотожності вихідного і одержаного співвідношень;

- виділення доданків типу $A+\bar{A}$ шляхом використання розподільчого закону. Вираз спроститься, оскільки $A+\bar{A}=1$;

- використання законів склеювання і поглинання.

Після проведення всіх можливих перетворень одержують функцію, яка немає надлишкових членів і не підлягає подальшій мінімізації. Таку форму запису функції називають **тупиковою**. Причому функція може мати декілька тупикових форм.

Наприклад: Проведемо мінімізацію раніше складеної функції в ДДНФ для мажоритарного елемента «2 з 3-х».

Вихідна функція має вигляд:

$$Y(X_1, X_2, X_3) = \bar{X}_1 X_2 X_3 + X_1 \bar{X}_2 X_3 + X_1 X_2 \bar{X}_3 + X_1 X_2 X_3.$$

До доданку $X_1 X_2 X_3$ добавимо ще два таких доданки і виконаємо групування членів на основі використаного розподільчого закону

$$\begin{aligned}
 Y(X_1, X_2, X_3) &= \overline{X_1} \cdot X_2 \cdot X_3 + \underline{\underline{X_1 \cdot \overline{X_2} \cdot X_3}} + \underline{\underline{X_1 \cdot X_2 \cdot \overline{X_3}}} + \\
 &\quad + \underline{\underline{X_1 \cdot X_2 \cdot X_3}} + \underline{\underline{X_1 \cdot X_2 \cdot X_3}} + \underline{\underline{X_1 \cdot X_2 \cdot X_3}} = \\
 &= X_2 \cdot X_3 (\overline{X_1} + X_1) + X_1 \cdot X_3 (\overline{X_2} + X_2) + X_1 \cdot X_2 (\overline{X_3} + X_3) = \\
 &= X_2 \cdot X_3 + X_1 \cdot X_3 + X_1 \cdot X_2.
 \end{aligned}$$

Одержана форма запису логічної функції є тупиковою.

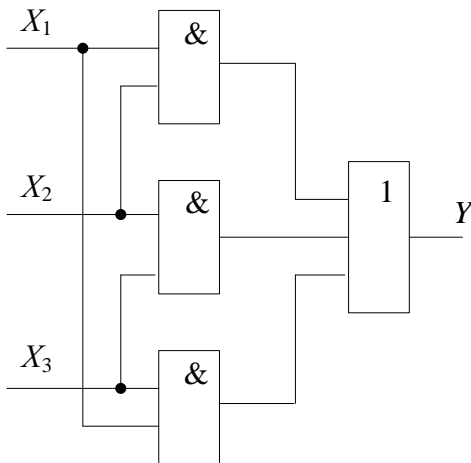


Рис.4.4

Схема логічного пристрою побудована згідно з тупиковою функцією мажоритарного елемента «2 з 3-х» зображена на рис.4.4.

Порівнюючи цю схему з раніше одержаною без мінімізації (рис. 4.1) бачимо, що мінімізація дозволила суттєво спростити пристрій:

- відпала потреба в інверторах (сх. НЕ);
- знадобилось менше число входів у кожного з елементів І та кількість таких елементів;
- потрібен елемент АБО з меншим числом входів.

Подальше перетворення рівняння тупикової форми залежить від наявності типів ЛЕ.

Наприклад, для реалізації ЛФ на елементах І-НЕ перетворимо тупикове рівняння відповідно правилу де Моргана.

$$\begin{aligned}
 Y(X_1, X_2, X_3) &= X_2 \cdot X_3 + X_1 \cdot X_3 + X_1 \cdot X_2 = \\
 &= \overline{\overline{X_2 \cdot X_3 + X_1 \cdot X_3 + X_1 \cdot X_2}} = \overline{\overline{X_2 \cdot X_3} \cdot \overline{X_1 \cdot X_3} \cdot \overline{X_1 \cdot X_2}}.
 \end{aligned}$$

Схема на елементах І-НЕ зображена на рис. 4.5.

Мінімізація логічних функцій алгебраїчним методом потребує відповідної навички, тому що складно визначити, чи є одержана логічна функція тупиковою, а інколи складно визначити доданки, які піддаються склеюванню.

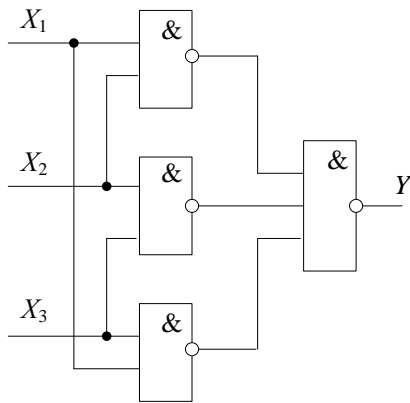


Рис. 4.5

4.2.2. Мінімізація ЛФ методом карт Карно

Цей метод автоматизує процедуру знаходження і склеювання сусідніх кон'юнкцій (мінтермів).

Карта Карно – це таблиця, яка має комірки для всіх можливих мінтермів функції. Зазвичай карти Карно використовують для мінімізації функцій, мінтерми яких мають не

більше 5-6 змінних.

Карту Карно слід розглядати як площину одержану з поверхні тора, розділену на 2^n комірок, де n – число змінних (спочатку тор розрізаний і випрямлений в циліндр, а потім циліндр розрізаний по твірній і розгорнутий в площину). Карти Карно для двох, трьох і чотирьох змінних приведені відповідно на рис. 4.6, а, б, в.

Кількість клітинок карти дорівнює числу всіх можливих наборів вхідних змінних (аргументів) 2^n , де n – число вхідних змінних. Карта Карно розмічається системою координат відповідних значень вхідних змінних.

		X_2		$X_2 X_3$			
		0	1	00	01	11	10
X_1	0	\bar{X}_2	X_2	$\bar{X}_2 \bar{X}_3$	$\bar{X}_2 X_3$	$X_2 X_3$	$X_2 \bar{X}_3$
	1	$X_1 \bar{X}_2$	$X_1 X_2$	$\bar{X}_1 \bar{X}_2 \bar{X}_3$	$\bar{X}_1 \bar{X}_2 X_3$	$\bar{X}_1 X_2 X_3$	$\bar{X}_1 X_2 \bar{X}_3$
1	X_1	$X_1 \bar{X}_2$	$X_1 X_2$	$X_1 \bar{X}_2 \bar{X}_3$	$X_1 \bar{X}_2 X_3$	$X_1 X_2 X_3$	$X_1 X_2 \bar{X}_3$

a)

б)

		$X_3 X_4$		$X_3 X_4$			
		0 0	0 1	1 1	1 0	$\bar{X}_3 \bar{X}_4$	$\bar{X}_3 X_4$
$X_1 X_2$	0 0	$\bar{X}_1 \bar{X}_2$	$\bar{X}_1 \bar{X}_2 \bar{X}_3 \bar{X}_4$	$\bar{X}_1 \bar{X}_2 \bar{X}_3 X_4$	$\bar{X}_1 \bar{X}_2 X_3 X_4$	$\bar{X}_1 \bar{X}_2 X_3 \bar{X}_4$	
	0 1	$\bar{X}_1 X_2$	$\bar{X}_1 X_2 \bar{X}_3 \bar{X}_4$	$\bar{X}_1 X_2 \bar{X}_3 X_4$	$\bar{X}_1 X_2 X_3 X_4$	$\bar{X}_1 X_2 X_3 \bar{X}_4$	
1 1	$X_1 X_2$	$X_1 X_2 \bar{X}_3 \bar{X}_4$	$X_1 X_2 \bar{X}_3 X_4$	$X_1 X_2 X_3 X_4$	$X_1 X_2 X_3 \bar{X}_4$		
1 0	$X_1 \bar{X}_2$	$X_1 \bar{X}_2 \bar{X}_3 \bar{X}_4$	$X_1 \bar{X}_2 \bar{X}_3 X_4$	$X_1 \bar{X}_2 X_3 X_4$	$X_1 \bar{X}_2 X_3 \bar{X}_4$		

в)

Рис.4.6

Наприклад, верхній рядок карти для функції трьох змінних (рис.4.6, б) відповідає нульовому значенню змінної X_1 , а нижній – одиничному значенню. Кожен стовпець цієї карти характеризується значеннями двох змінних: X_2 і X_3 .

Комбінація цифр, якими відмічається кожен стовпець, показує для яких значень змінних X_2 і X_3 вираховується функція, що розміщена в клітинках цього стовпця. У випадку карти Карно для функції чотирьох змінних (рис.4.6, в) функція, яка розміщена в клітинках стовпця з координатами 01, вираховується при значеннях змінних $X_3=0$ і $X_4=1$. Функція, яка розміщена в клітинках на перехрещенні цього стовпця і рядка з координатами 11, визначається при наборі вхідних змінних $X_1=1, X_2=1, X_3=0, X_4=1$.

Якщо на вказаному наборі вхідних змінних функція дорівнює одиниці, то її ДДНФ обов'язково має елементарний добуток $X_1 X_2 \bar{X}_3 X_4$, який приймає на цьому наборі одиничне значення. Таким чином, клітини карти Карно, що представляють функцію, мають стільки одиниць, скільки елементарних добутоків є в її ДДНФ, при цьому кожній одиниці відповідає один з елементарних добутоків.

Звернемо увагу на те, що координати рядків і стовпців на карті Карно слідує не в природному порядку зростання двійкових кодів, а в порядку 00,01,11,10. Зміна порядку слідування наборів зроблено для того, щоб сусідні набори (які відрізняються між собою тільки цифрою будь якого одного розряду) були сусідніми в геометричному сенсі. В такому разі мінтерми, що знаходяться в лівій і правій клітині кожного рядка, а також у верхній і нижній клітинах кожного стовчика будуть «сусідніми».

Використавши карту Карно, мінімізуємо функцію мажоритарного елемента «2 з 3-х», яка була розглянута раніше.

$$Y(X_1, X_2, X_3) = \bar{X}_1 \cdot X_2 \cdot X_3 + X_1 \cdot \bar{X}_2 \cdot X_3 + X_1 \cdot X_2 \cdot \bar{X}_3 + X_1 \cdot X_2 \cdot X_3$$

X_1	X_2	X_3	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

a)

$X_2 X_3$	00	01	11	10
X_1	0	0	1	0
1	0	1	1	1

б)

Процес мінімізації полягає у формуванні прямокутників, які вміщують по 2^k клітин, де k – ціле число. В прямокутники об'єднуються сусідні клітини, які відповідають

Рис. 4.7

сусіднім елементарним добуткам.

Розглянемо карту Карно для мажоритарного елемента «2 з 3-х», функція якого була раніше мінімізована алгебраїчним методом. На рис. 4.7 показані таблиця істинності і карта Карно мажоритарного елемента «2 з 3-х».

Клітини карти Карно, в яких функція приймає значення рівні одиниці, заповнюються одиницями. В решту клітин записуються нулі. Координати клітин карти Карно (рис. 4.7. б) відповідають відповідним наборам таблиці істинності (рис. 4.7. а). Сусідні клітини заповнені одиницями об'єднуються прямокутниками. Сукупність прямокутників, що покривають усі одиниці, називають **покриттям**. Зауважимо, що одна і та ж одиниця (на рис. 4. 7, б клітина з координатами 111) може покриватися декілька разів (у даному випадку три рази), тобто входити в декілька об'єднань. Об'єднання, відповідне контуру 1, відображає «склеювання» мінтермів $X_1X_2X_3$ і $X_1\bar{X}_2X_3$:

$$X_1X_2X_3 + X_1\bar{X}_2X_3 = X_1X_3(X_2 + \bar{X}_2) = X_1X_3.$$

Об'єднання, відповідне контуру 2, відображає «склеювання» мінтермів

$$X_1X_2X_3 \text{ і } X_1X_2\bar{X}_3:$$

$$X_1X_2X_3 + X_1X_2\bar{X}_3 = X_1X_2(X_3 + \bar{X}_3) = X_1X_2.$$

Об'єднання, відповідне контуру 3, відображає «склеювання» мінтермів $X_1X_2X_3$ і $\bar{X}_1X_2X_3$:

$$X_1X_2X_3 + \bar{X}_1X_2X_3 = X_2X_3(X_1 + \bar{X}_1) = X_2X_3.$$

У результаті проведених операцій «склеювання» з чотирьох мінтермів, що входять у функцію $Y=f(X_1, X_2, X_3)$ і є кон'юнкцією трьох змінних, залишились лише доданки : X_1X_3 , X_1X_2 , X_2X_3 .

Звідси $Y=X_1X_3+X_1X_2+X_2X_3$, що було раніше показано алгебраїчним методом.

У результаті «склеювання» у кожному контурі зникають ті змінні, які в межах контуру змінюють своє значення. Наприклад, у контурі 1 зникла змінна

X_2 , тому що $X_2 + \overline{X_2} = 1$; аналогічно, у контурі 2 – змінна X_3 ; у контурі 3 – змінна X_1 .

Висновки:

1. Формула, одержана за допомогою мінімізації логічної функції методом карт Карно, має суму стількох елементарних добутоків, скільки прямокутників є у покритті.

2. Чим більше клітин у прямокутнику, тим менше змінних є у відповідному йому елементарному добутку.

Якщо в прямокутник входить дві клітини, то зникає одна логічна змінна; якщо в прямокутник входить чотири клітини, то зникає дві логічні змінні, а якщо вісім, то – три змінних.

На завершення наведемо декілька типових прикладів.

Приклад 1 (рис. 4.8,а). Прямокутнику 1 з чотирьох клітин відповідає елементарний добуток X_3X_4 , а прямокутнику 2, який складається тільки з однієї клітини, відповідає елементарний добуток X_1X_2 , який складається з чотирьох змінних $X_1X_2\overline{X_3}\overline{X_4}$. Функція відповідно покриттю рис.4.8, а має вигляд

$$Y(X_1, X_2, X_3, X_4) = X_3X_4 + X_1X_2\overline{X_3}\overline{X_4}.$$

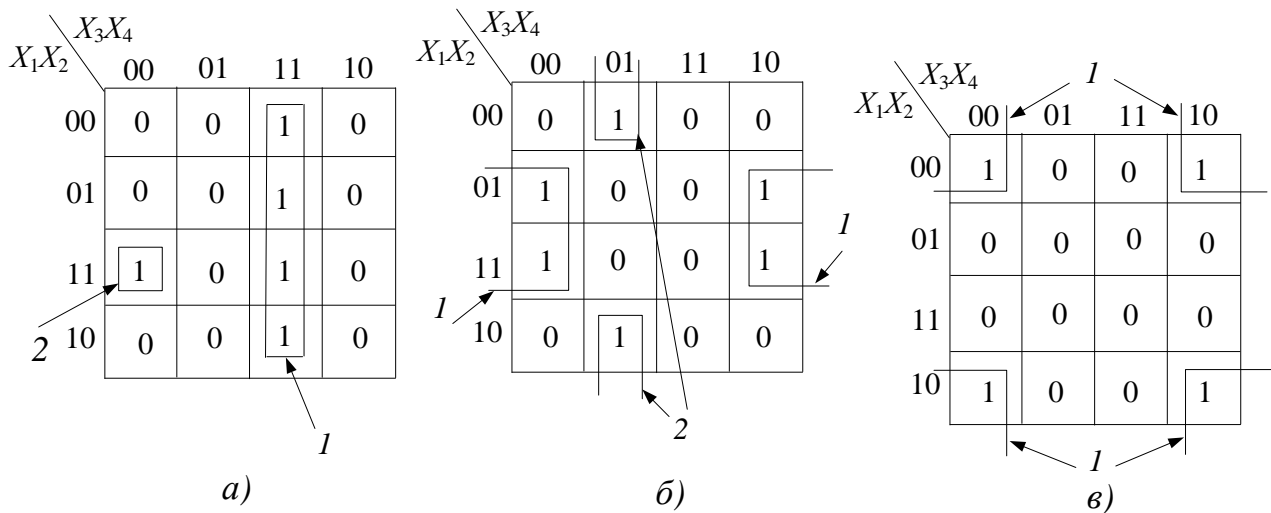


Рис. 4.8

Приклад 2 (рис. 4.8, б). Враховуючи, що крайні ліві і крайні праві клітини в рядках є сусідніми, одержуємо контур 1 з чотирьох клітин. Крайні верхні і крайні нижні клітини в стовпцях також є сусідніми і утворюють контур 2. З кожного контуру зникають ті змінні, які в межах контуру змінюють своє значення: з першого контуру зникають X_1 і X_3 , а з другого - X_1 . Мінімізоване логічне рівняння функції буде мати вигляд:

$$Y(X_1, X_2, X_3, X_4) = X_2 \bar{X}_4 + \bar{X}_2 \bar{X}_3 X_4.$$

Приклад 3 (рис. 4.8, в). В даному випадку карта Карно має одиничні комірочки розміщені в кутах. Усі чотири комірочки є сусідніми і після об'єднання дадуть елементарний добуток $\bar{X}_2 \bar{X}_4$.

$$Y(X_1, X_2, X_3, X_4) = \bar{X}_2 \bar{X}_4.$$

4.2.3. Мінімізація недовизначених ЛФ

Якщо логічна функція на деяких наборах не задана, то вона називається **недовизначеною** або **частково визначеною**. Такі входні набори можуть бути байдужими або забороненими. Функція на байдужих або заборонених наборах в таблиці істинності і на карті Карно позначається одним із знаків: *, \emptyset , н/в.

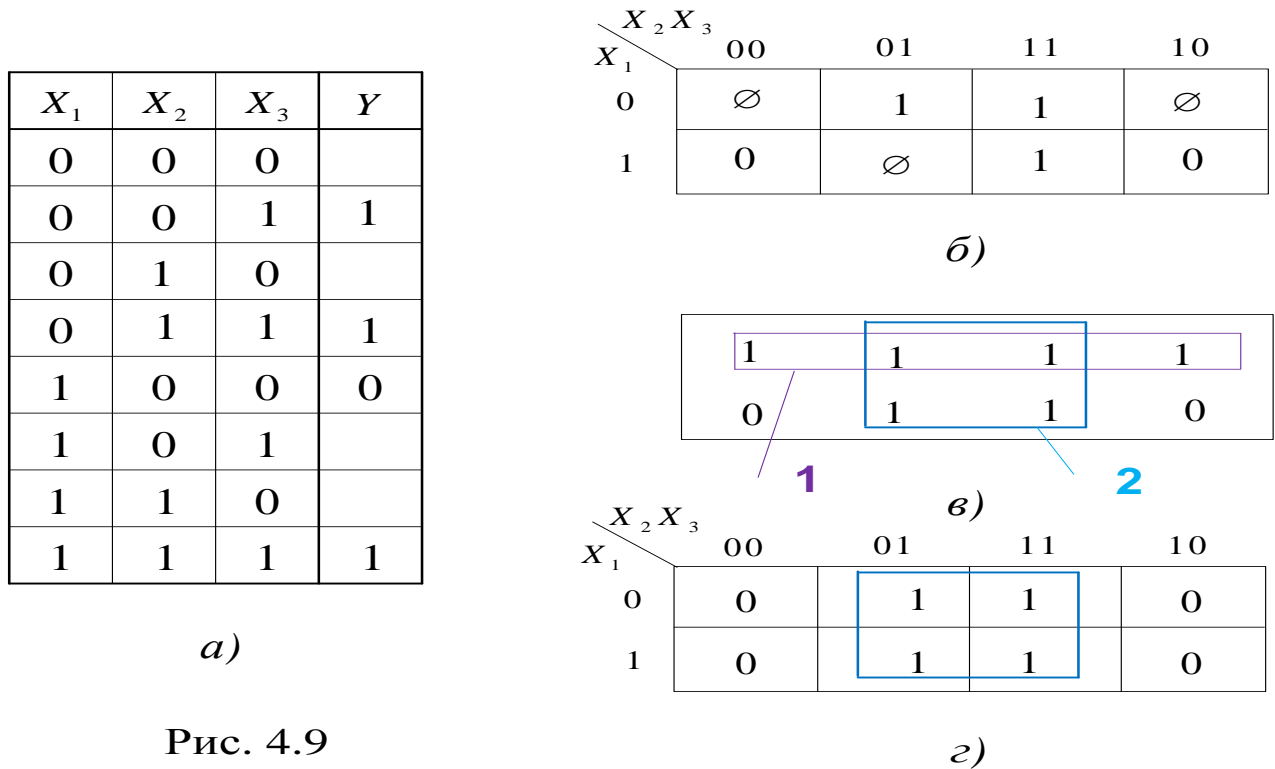


Рис. 4.9

При мінімізації недовизначеної функції спочатку її необхідно спочатку довизначити, тобто недовизначені чи заборонені значення клітин карти Карно довільним способом замінити одиницями або нулями. Розглянемо це на конкретному прикладі мінімізації недовизначеної логічної функції $Y=f(X_1, X_2, X_3)$, таблиця істинності якої приведена на рисунку 4.9, а. Спочатку складаємо карту Карно (рис. 4.9, б) і заповнюємо її відповідно таблиці істинності. Потім довизначаємо функцію заміною довільним чином недовизначених значень клітинок карти Карно нулями і одиницями. На рис. 4.9, в наведена карта Карно, в якій усі недовизначеності замінені одиницями. Виділяємо на карті два прямокутника. Мінімізована функція буде мати формулу

$$Y_1 = f(X_1, X_2, X_3) = \overline{X_1} + X_3.$$

Якщо крайні клітини верхнього ряду карти Карно замінити нулями, як показано на рис. 4.9, г, то одержимо функцію $Y_2 = f(X_1, X_2, X_3) = X_3$, простішу за функцію Y_1 .

Розглянуті приклади ілюструють можливість спрощення формули недовизначеної функції в залежності від її довизначеності.

Якщо функція має m заборонених (недовизначених) наборів логічних змінних, то може бути 2^m варіантів вирішення задачі довизначеності. Бажано вибрати такий варіант, при якому формула мінімізованої функції буде найпростішою, тобто **в покритті повинно бути мінімальна кількість контурів, а при їх рівності необхідно вибрати варіант з більшою площею покриття.**

У заключення наведемо послідовність дій при мінімізації ЛФ методом карт Карно:

1. Зображується таблиця для n змінних і проводиться розмітка її сторін.

2. Клітинки таблиці, відповідні наборам змінних, при яких функція дорівнює одиниці, заповнюються одиницями; клітинки таблиці, відповідні наборам змінних, при яких функція дорівнює нулю, заповнюються нулями; клітинки таблиці, відповідні наборам змінних, при яких функція недовизначена, заповнюються знаком недовизначеності.

3. Довизначається функція шляхом заміни недовизначеностей нулями і одиницями з таким розрахунком, щоб площа покриття була максимальною, а число контурів – мінімальним.

4. Вибирається найкраще покриття таблиці правильними прямокутниками.

Найкращим є таке покриття, яке утворене мінімальним числом прямокутників, а якщо таких варіантів декілька, то в вибирається той, який дає максимальну площу прямокутників.

Добротність мінімізації оцінюється коефіцієнтом покриття:

$$K=m/S,$$

де m – загальна кількість прямокутників, S – їх загальна площа.

Покриття рахується тим краще, чим менший коефіцієнт покриття K .

Запитання для самоконтролю

1. Поясніть, що таке мінімізація логічних функцій і для чого вона використовується.
2. Назвіть найбільш поширені способи мінімізації.
3. Поясніть, в чому полягає сутність мінімізації. Дайте визначення, що таке сусідні кон'юнкції.
4. Поясніть сутність алгебраїчного способу мінімізації. Які типові прийоми використовуються при такій мінімізації? В чому полягають недоліки алгебраїчного способу мінімізації?
5. Яка логічна функція називається тупиковою?
6. Поясніть, в чому полягає сутність мінімізації за допомогою карт Карно.
7. Охарактеризуйте, що собою представляє карта Карно.
8. Поясніть розмітку сторін карти Карно і її заповнення.
9. Зобразіть карту Карно для двох, трьох і чотирьох змінних.
10. Покажіть на прикладі, як за допомогою карти Карно одержати тупикове рівняння ЛФ.
11. Поясніть, що таке недовизначена функція і як можна мінімізувати таку функцію за допомогою карти Карно.
12. Скільки може бути варіантів довизначення недовизначеною ЛФ і як вибрати найкращий з них?
13. Наведіть послідовність дій при мінімізації методом карт Карно.
14. Поясніть, як можна оцінити якість мінімізації. Коли вона буде найкращою?

Тема 4.3. Комбінаційні логічні пристрої

При з'єднанні логічних елементів утворюються пристрої, схеми яких називають *логічними*. Логічні пристрої бувають двох типів: комбінаційні (без пам'яті) і послідовні (з пам'яттю).

Пам'ять це властивість системи необхідний час зберігати значення сигналів, які характеризують внутрішній стан цифрового пристрою.

Комбінаційні схеми реалізують функції, значення яких у даний момент часу визначаються тільки сукупністю значень вхідних змінних у цей же момент часу і не залежать від попередніх значень вихідних змінних.

Схемною ознакою таких схем є відсутність кіл зворотних зв'язків .

Послідовні схеми реалізують логічні функції, значення яких у даний момент часу визначаються сукупністю вхідних змінних у цей же момент часу а також від значення самої функції на попередньому інтервалі. Послідовні пристрої (ПП) володіють пам'яттю, а тому в разі зміни сигналів на входах для визначення сигналів на виході ПП необхідно знати в якому стані перебував пристрій на попередньому інтервалі.

Роботу цифрових пристроїв (ЦП) прийнято розглядати у безрозмірному дискретному часі. Для цього реальний час розбивається на інтервали, які нумеруються з якого-то моменту. Кожний такий проміжок часу називають тактовим інтервалом або просто тактом.

Відновлення інформації на виходах ЦП відбувається на початку нового такту.

Основні типи комбінаційних пристроїв:

- Мультиплексори (комутатори);
- Демультиплексори (розподільники);
- Суматори;
- Шифратори (кодери);

- Дешифратори (декодери);
- Перетворювачі кодів;
- Схеми рівнозначності кодів;
- Схеми порівняння двійкових чисел (компаратори);
- Порогові схеми;
- Мажоритарні елементи та ін..
-

4.3.1. Мультиплексори

Мультиплексори – це комутатори логічних сигналів з декількох вхідних шин на одну вихідну. Умовне зображення мультиплексора показано на рис. 4.10, а. Мультиплексор має інформаційні входи – D_1, D_2, D_3, D_4 ; адресні входи – A, B ; дозволяючий вхід V і вихід F . Кількість адресних та інформаційних входів взаємозв'язане. Число інформаційних входів дорівнює 2^m , де m – число адресних входів. Дозволяючий (стробуючий) вхід V керує одночасно усіма інформаційними входами незалежно від адресних входів.

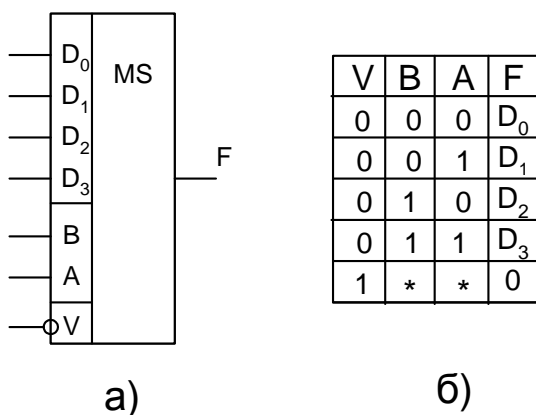


Рис. 4.10

Забороняючий сигнал на цьому вході блокує роботу всього пристрою. Дозволяючий вхід

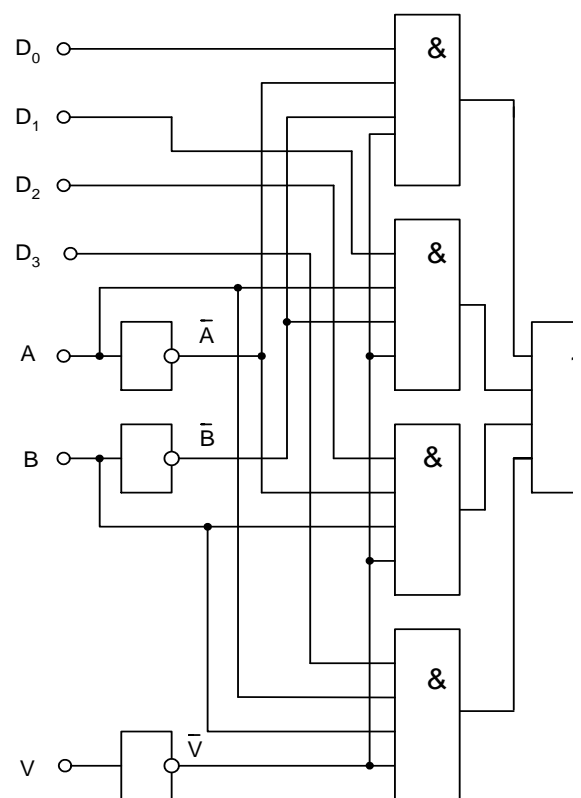


Рис. 4.11

використовується також для нарощування розрядності мультиплексорів, а також забезпечує синхронізацію їх роботи з роботою інших цифрових пристроїв.

Двійковим кодом адресних входів A і B (B – старший розряд) задається індекс задіяного інформаційного входу, що комутується на вихід.

Наприклад, двійкове число $AB=10_2=2_{10}$ на адресних входах забезпечує селекцію шини D_2 , тобто $F=D_2$. Таблиця істинності мультиплексора зображена на рис. 4.10, б.

Рівняння мультиплексора в ДДНФ має вигляд:

$$F = \bar{V} \cdot \bar{B} \cdot \bar{A} \cdot D_0 + \bar{V} \cdot \bar{B} \cdot A \cdot D_1 + \bar{V} \cdot B \cdot \bar{A} \cdot D_2 + \bar{V} \cdot B \cdot A \cdot D_3.$$

Комбінаційна схема мультиплексора, відповідно до одержаного рівняння, приведена на рис. 4.11.

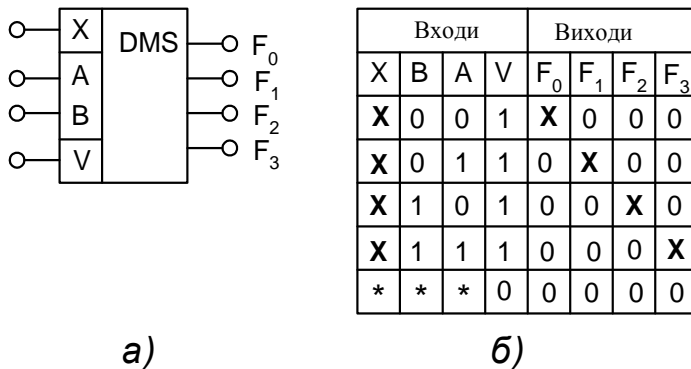


Рис. 4.12

Робота мультиплексора. Якщо на дозволяючий вхід подати логічну одиницю $V=1$, то на одному із входів кожного ЛЕ І буде присутній логічний нуль і на виході цих елементів, а також на виході елемента АБО, буде також логічний нуль ($F=0$).

В разі, коли $V=0$, будь-які комбінації на адресних входах B і A створюють умови, при яких на входах трьох логічних елементів І присутні логічні нулі, а стан четвертого ЛЕ І визначається сигналом на інформаційному вході. Такий же сигнал буде на виході мультиплексора. Наприклад, двійкове число **10** на адресних входах забезпечує селекцію шини D_2 , тобто $F=D_2$. Випускаються мікросхеми мультиплексорів з 2-ма, 4-ма, 8-ю і 16-ю інформаційними входами.

4.3.2. Демультіплексори

Демультіплексори (розподільники) у функціональному відношенні протилежні мультиплексорам. У демультіплексорах сигнали з одного інформаційного входу розподіляються у бажаній послідовності по декількох виходах. Вибір потрібної вихідної шини забезпечується кодом на адресних входах.

Демультіплексор, умовне позначення якого приведене на рис. 4.12, а, має X -інформаційний вхід, B і A – адресні входи, V – дозволяючий вхід; F_0, F_1, F_2, F_3 – виходи. У разі m адресних входів мультиплексор може мати 2^m виходів. З таблиці істинності демультіплексора (рис. 4.12, б) одержимо рівняння функцій на його виходах:

$$F_0 = XV\bar{B}\bar{A}; F_1 = X\bar{B}AV; F_2 = XB\bar{A}V; F_3 = XBAV.$$

Схема демультіплексора за цими рівняннями зображена на рис. 4.13.

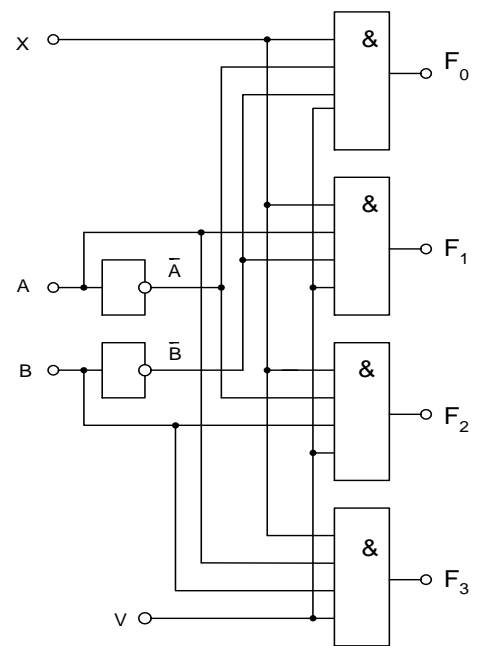


Рис. 4.13

Табл.4.4

Десяткове число	Вхідний позиційний одичний код										Вихідний двійковий код			
	X ₉	X ₈	X ₇	X ₆	X ₅	X ₄	X ₃	X ₂	X ₁	X ₀	Q ₃	Q ₂	Q ₁	Q ₀
0	0	0	0	0	0	0	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	0	0	1	0	0	0	0	1
2	0	0	0	0	0	0	0	1	0	0	0	0	1	0
3	0	0	0	0	0	0	1	0	0	0	0	0	1	1
4	0	0	0	0	0	1	0	0	0	0	0	1	0	0
5	0	0	0	0	1	0	0	0	0	0	0	1	0	1
6	0	0	0	1	0	0	0	0	0	0	0	1	1	0
7	0	0	1	0	0	0	0	0	0	0	0	1	1	1
8	0	1	0	0	0	0	0	0	0	0	1	0	0	0
9	1	0	0	0	0	0	0	0	0	0	1	0	0	1

Демультіплексори використовуються як розподільники інформаційних сигналів і синхроімпульсів, для організації адресної логіки в пристроях пам'яті та ін.

4.3.3. Шифратори

Шифратор (кодер) – це комбінаційний пристрій, призначений для перетворення вхідного n -розрядного унітарного коду у m -розрядний вихідний двійковий позиційний код.

Двійковий код, який вміщує тільки одну одиницю, а інші - нулі, називається **унітарним**.

Шифратор має n входів і m виходів.

Якщо $n=2^m$, то шифратор називається *повним*, а якщо $n<2^m$, то - *неповним*.

Входам шифратора послідовно присвоюються значення десяткових чисел, а тому подача активного логічного сигналу на один із входів приймається шифратором як подача відповідного десяткового числа.

Наприклад, число 4 зображується 0000010000, число 9 – 1000000000.

Розглянемо роботу шифратора на прикладі перетворювача десятинчних чисел від 0 до 9 у двійково-десятковий код.

В таблиці істинності (табл. 4.4) наведена відповідність між вхідним унітарним кодом і двійковим кодом перших десяти чисел.

Кожен розряд вихідного двійкового коду залежить від усіх розрядів вхідного коду і тому є логічною (булевою) функцією змінних $X_0, X_1, X_2, \dots, X_9$, тобто $Q_i=f(X_0, X_1, X_2, \dots, X_9)$.

Виразимо розряди вихідного коду через розряди вхідного коду відповідно до таблиці істинності за допомогою операцій диз'юнкції.

$$Q_3=X_8+X_9;$$

$$Q_2=X_4+X_5+X_6+X_7;$$

$$Q_1=X_2+X_3+X_6+X_7;$$

$$Q_0=X_1+X_3+X_5+X_7+X_9.$$

Відповідно до наведених логічних виразів, реалізована схема шифратора (рис. 4.14, а). Графічне зображення шифратора на електричних схемах наведене на рис. 4.14, б. Входи шифратора нумеруються послідовними десятковими цифрами 0, 1, ..., n-1, а позначки виходів відображають ваги вихідних двійкових змінних $1 \cdot 2^0, \dots, 1 \cdot 2^{m-1}$.

У розглянутому шифраторі сигнал, що подається на вхід X_0 , не використовується. Відсутність сигналів на входах X_0, \dots, X_9 трактується схемою як присутність на виході нульового сигналу.

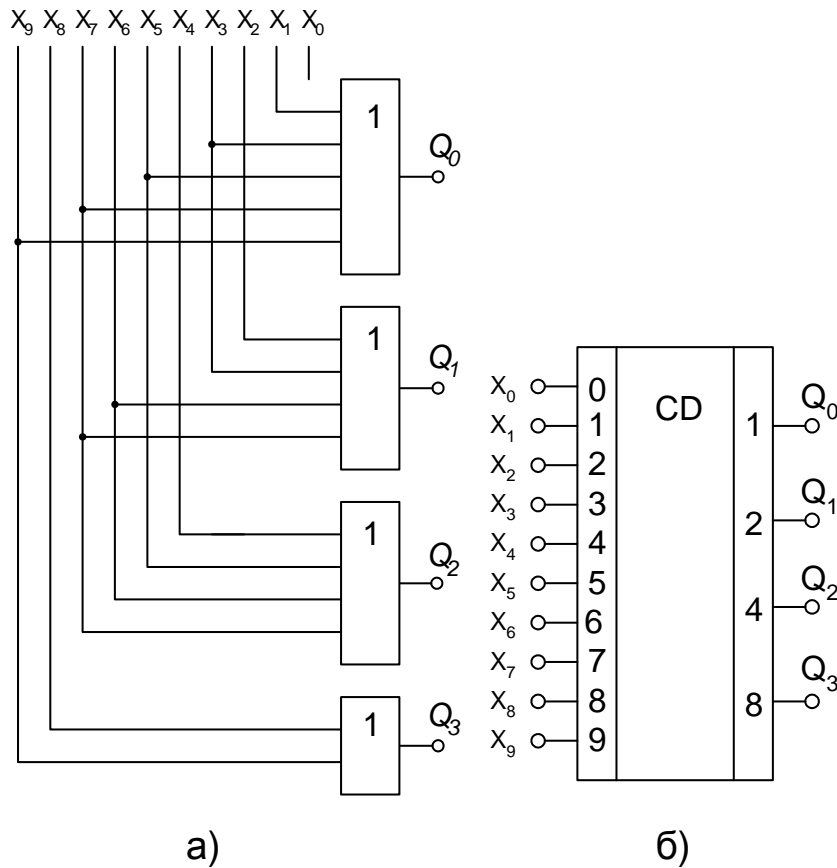


Рис. 4.14

У цифрових пристроях шифратори використовуються для виконання операцій перетворення унітарного коду у вихідний двійковий позиційний код, введення первинної інформації з клавіатури, передачі інформації між різними пристроями при обмеженому числі ліній зв'язку та ін.

4.3.4. Дешифратори

Дешифратор (декодер) – це комбінаційний пристрій, що перетворює кожен вхідний комбінаційний двійковий код в керуючий сигнал лише на одному із своїх виходів. Дешифратор має число n входів (число розрядів вхідного коду) і m виходів.

Дешифратор виробляє одиничний (або нульовий) сигнал на відповідному виході тільки у тому випадку, коли на входи поступає код числа, відповідний номеру цього виходу. У таблиці істинності (табл.4.5) наведена

Табл.4.5

Вхідний двійковий код			Вихідний позиційний код							
Q_3	Q_2	Q_1	F_0	F_1	F_2	F_3	F_4	F_5	F_6	F_7
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

відповідність між числами у двійковому коді і одиничній позиційній системі числення.

Дешифратори класифікуються за такими ознаками:

- ✓ Способом структурної організації – одноступеневі (лінійні) і багатоступеневі;
- ✓ Форматом вхідного коду – двійкові, двійково-десяткові;
- ✓ Розрядністю коду, що дешифрується – 2, 3, ..., n ;
- ✓ Формою передачі вхідного коду – з однофазними і пара фазними входами;
- ✓ Кількістю виходів – повні й неповні дешифратори;
- ✓ Видом вхідних стробуючих сигналів – прямих або інверсних і т. д.

Якщо число виходів дорівнює $m=2^n$, то дешифратор називається **повним**, а якщо $m < 2^n$, то - **неповним**. У будь-який момент часу логічна 1 буде тільки на тому виході, номер якого відповідає десятковому числу заданому вхідним

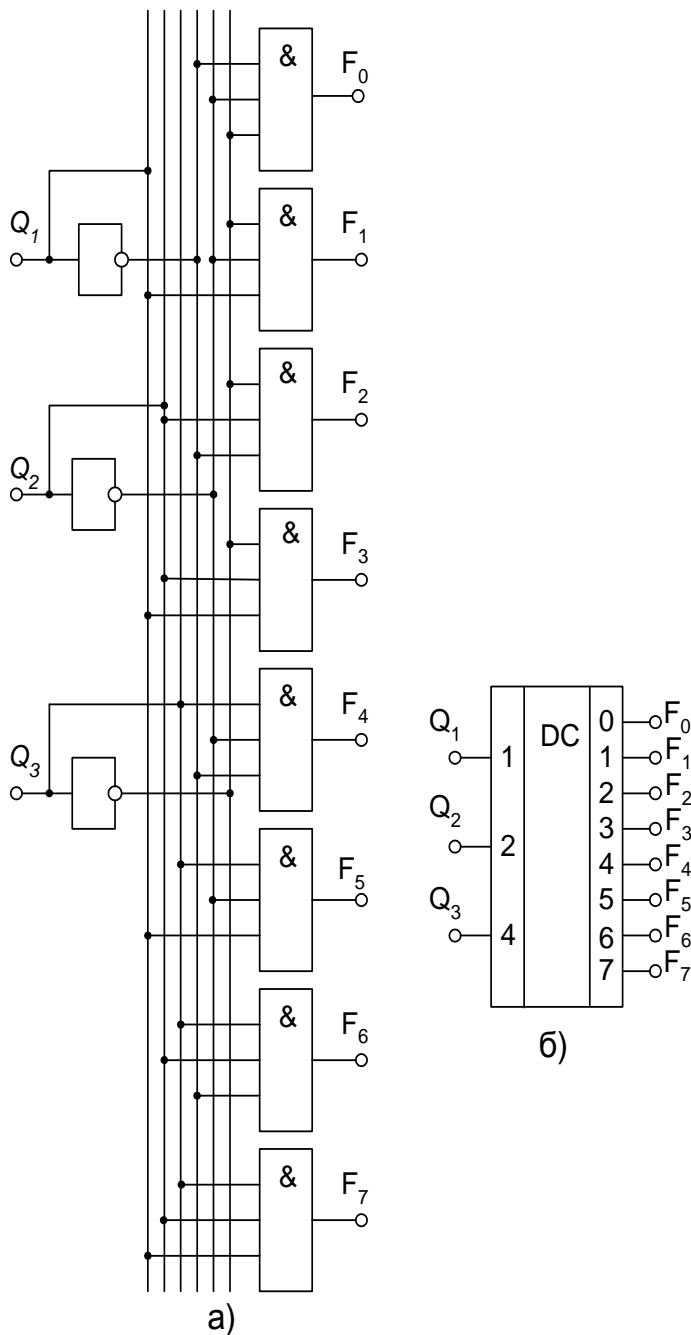


Рис. 4.15

двійковим кодом. Тому можна сказати, що дешифратор перетворює вхідний позиційний код в унітарний вихідний код.

Проілюструємо реалізацію дешифратора на прикладі повного дешифратора трьохрозрядного двійкового коду, таблиця істинності якого приведена в табл.4.5.

Робота такого дешифратора описується вісьма функціями – за числом виходів дешифратора.

$$F_0 = \overline{Q_3} \cdot \overline{Q_2} \cdot \overline{Q_1}; \quad F_1 = \overline{Q_3} \cdot \overline{Q_2} \cdot Q_1;$$

$$F_2 = \overline{Q_3} \cdot Q_2 \cdot \overline{Q_1};$$

$$F_3 = \overline{Q_3} \cdot Q_2 \cdot Q_1;$$

$$F_4 = Q_3 \cdot \overline{Q_2} \cdot \overline{Q_1}; \quad F_5 = Q_3 \cdot \overline{Q_2} \cdot Q_1;$$

$$F_6 = Q_3 \cdot Q_2 \cdot \overline{Q_1}; \quad F_7 = Q_3 \cdot Q_2 \cdot Q_1.$$

Оскільки код числа може мати як одиниці, так і нулі, то для індикації коду створюють за

допомогою інверторів інверсні значення логічних змінних вхідних сигналів, тобто повний дешифратор має $2n$ вхідних шин (n – для прямих і n – для інверсних значень розрядних чисел).

Індекс функції F_i ($i=0, 1, \dots, 7$) визначає номер обраного виходу і відповідає десятковому еквіваленту вхідного двійкового коду.

Схема дешифратора за наведеними рівнянням зображена на рис. 4.15, а, а умовне графічне позначення дешифратора на електричних схемах показане на рис. 4.15, б.

Мітки лівого додаткового поля в умовному позначені відображають десяткові ваги вхідних змінних, а мітки правого додаткового поля відповідають десятковим еквівалентам вхідних комбінацій двійкових змінних. У схемах дешифраторів може бути ще стробуючий (дозволяючий) вхід S , за допомогою якого визначається момент спрацювання дешифратора. Крім того, вхід S використовується для нарощування розрядності вхідного коду.

Для неповних дешифраторів мають місце байдужі набори вхідних змінних, які можна використати при мінімізації вихідних функцій. Наприклад, в неповному дешифраторі «з 4 в 10», який використовується в пристроях виводу інформації для забезпечення десятинної індикації або друкування двійково-десяткових чисел. Широко розповсюдженим функціональним вузлом середньої ступені інтеграції є дешифратор двійково-десятьового коду в семи сегментний код.

Такі дешифратори використовуються в пристроях візуальної індикації десяткових цифр на світлових табло, які використовують світлодіоди, індикатори на рідинних кристалах, електролюмінісцентних чи електровакуумних приладах. Дешифратори використовуються також в пристроях виводу інформації для забезпечення десяткової індикації чи друкування двійково-десяткових чисел, в пристроях формування сигналів керування для інших блоків цифрових систем у відповідності з надходженням коду мікрокоманди чи адресу, для реалізації логічних операцій та побудови мультиплексорів і демультиплексорів.

4.3.5. Перетворювачі кодів

Перетворювачі кодів призначені для перетворення одного паралельного коду в інший. Для подання інформації в цифрових пристроях використовують різноманітні двійкові та двійково-десяткові коди. Велика різноманітність кодів забезпечують:

- Шифрацію і дешифрацію цифрової інформації;
- простоту виконання арифметико-логічних операцій;
- зручність переведення чисел з десяткової системи в двійковий код;
- зменшення апаратних витрат при побудові цифрових пристроїв та ін.

Перетворювачі кодів можуть мати n входів і k виходів. При цьому можливі варіанти: $n = k$; $n < k$; $n > k$.

Розглянемо перетворювач двійково-десяткового коду в спеціальний семирозрядний код, який керує роботою семисегментного цифрового індикатора.

Десятковий код відображуваної цифри поступає на вхід двійково-десяткового перетворювача кодів, виходи якого F_0, \dots, F_6 підключаються до відповідних сегментів індикатора (рис. 4.16, а).

Одиничне значення вихідного сигналу перетворювача коду викликає

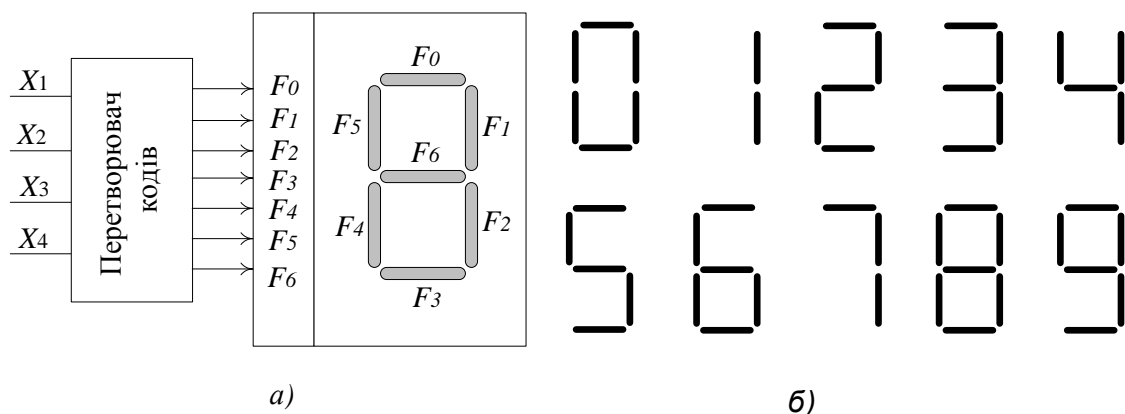
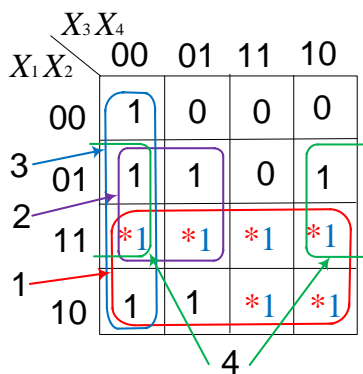


Рис. 4.16

світіння сегменту індикатора, підключеного до цього виходу. Комбінації одиничних сигналів на виходах перетворювача коду утворюють зображення десяткової цифри на індикаторі (рис. 4.16, б).

Наприклад, десяткова цифра 0 задається двійково-десятковим кодом 0000 на вході перетворювача. В цьому разі світяться всі сегменти індикатора, крім F_6 . Цифра 9 задається кодом 1001 і світяться всі сегменти індикатора, крім F_4 . Відповідність між двійково-десятковим числом на входах перетворювача (X_1, X_2, X_3, X_4) і необхідним для відображення десяткової цифри наборами сегментів наведена в таблиці 27.1.

Останні шість кодових комбінацій не



відповідають ніяким десятковим числам, а тому є забороненими і помічені значком *. Вони використовуються при мінімізації вихідних функцій перетворювача кодів. Покажемо це на прикладі одержання мінімізованої функції F_5 .

Карта Карно для функції F_5 зображена на рис. 4.17. Комірки, в яких функція невизначена, заповнюємо одиницями. Покриття має чотири контури, а це означає що мінімізована диз'юнктивна нормальна форма функції F_5 складається з чотирьох елементарних добутків

$$F_5 = X_1 + X_2 \cdot \bar{X}_3 + \bar{X}_3 \cdot \bar{X}_4 + X_2 \cdot \bar{X}_4.$$

Таблиця 4.6

Цифра	X_1	X_2	X_3	X_4	F_0	F_1	F_2	F_3	F_4	F_5	F_6
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1
10	1	0	1	0	*	*	*	*	*	*	*
11	1	0	1	1	*	*	*	*	*	*	*
12	1	1	0	0	*	*	*	*	*	*	*
13	1	1	0	1	*	*	*	*	*	*	*
14	1	1	1	0	*	*	*	*	*	*	*
15	1	1	1	1	*	*	*	*	*	*	*

Аналогічно можна одержати мінімізовані форми інших функцій перетворювача.

За одержаними рівняннями будується схема перетворювача коду в базисі І, АБО, НЕ. Для функції F_5 схема приведена на рис. 4.18.

Кожна функція може бути реалізована в будь-якому базисі. Для цього її

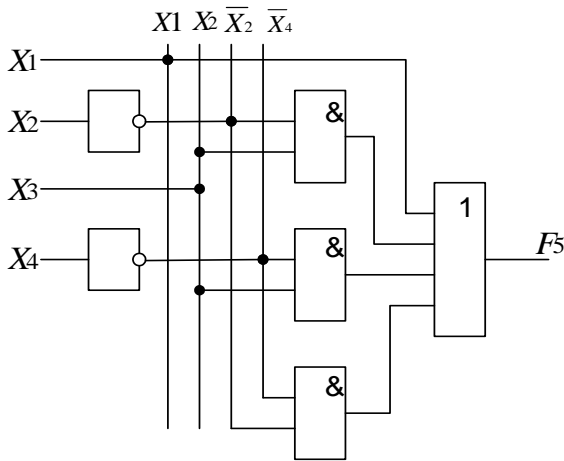


Рис. 4.18

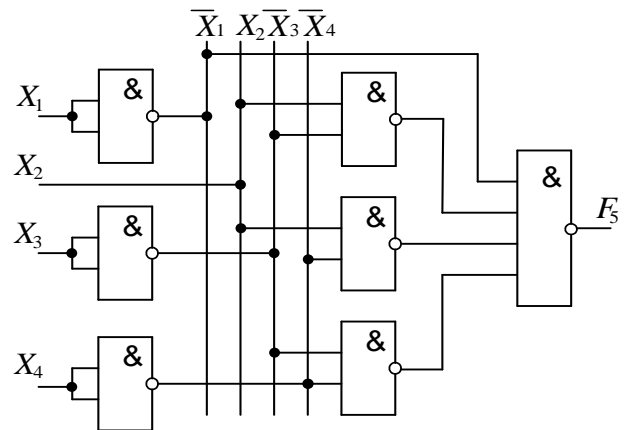


Рис. 4.19

потрібно перетворити у необхідний базис. Реалізуємо, як приклад, функцію F_5 у базис І-НЕ, використавши правило де Моргана і аксіому подвійного заперечення.

$$F_5 = X_1 + X_2 \cdot \bar{X}_3 + \bar{X}_3 \cdot X_4 + X_2 \cdot X_4 = \overline{\overline{X_1} \cdot \overline{X_2 \cdot \bar{X}_3} \cdot \overline{\bar{X}_3 \cdot X_4} \cdot \overline{X_2 \cdot X_4}}$$

Схема функції F_5 в базисі І-НЕ зображена

на рис.4.19.

Умовне зображення перетворювачів кодів приведене на рис. 4.20.

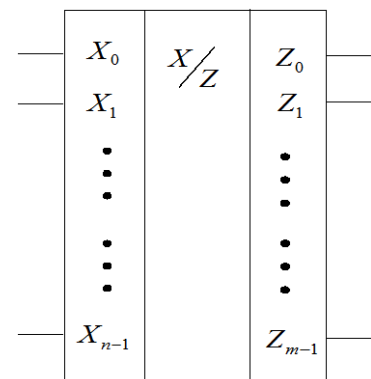


Рис. 4.20

4.3.6. Цифрові компаратори

Цифрові компаратори (пристрої порівняння) виконують порівняння двох чисел, поданих у двійковому або двійково-десятковому коді. В залежності від схемного виконання цифрові компаратори можуть визначати рівність $A=B$ (A і B – незалежні числа з однаковою кількістю розрядів) або нерівності $A<B$ чи $A>B$. Результат порівняння відображається відповідним логічним рівнем на виході компаратора. Мікросхеми цифрових компараторів виконують, як правило, усі три операції і мають три виходи.

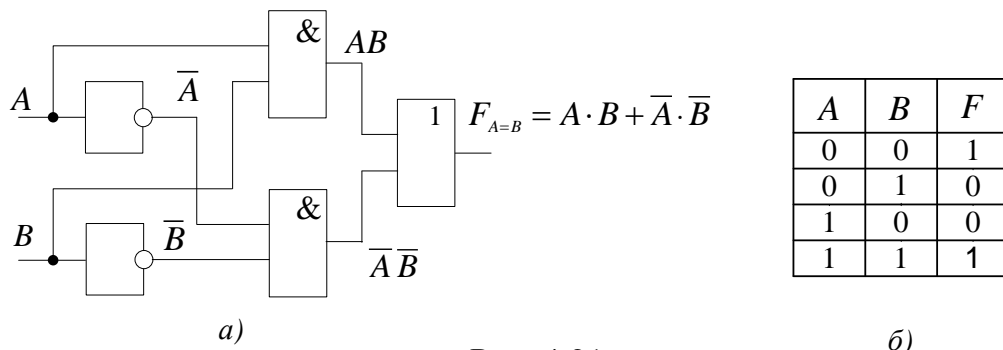


Рис. 4.21

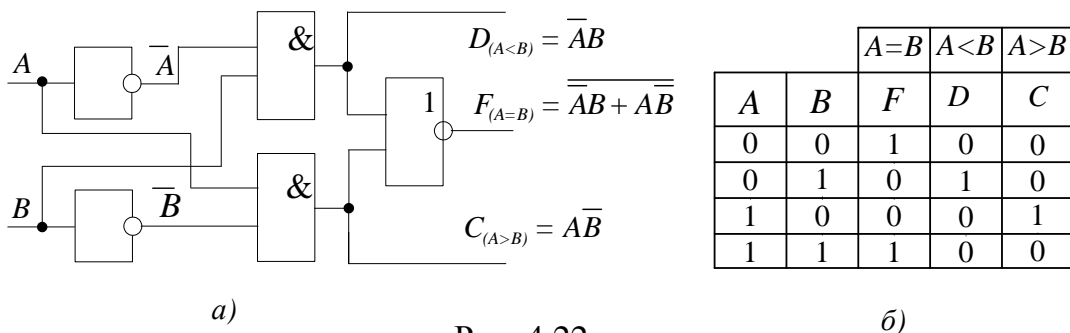


Рис. 4.22

Цифрові компаратори широко використовуються:

- для виявлення необхідного числа (слова) в потоці цифрової інформації;
- для відмітки часу в часових приладах;
- для виконання умовних переходів у обчислювальних пристроях.

В якості однорозрядного компаратора можна використати логічну схему, яка виконує операцію «еквівалентність» $F = A \cdot B + \bar{A} \cdot \bar{B}$ (рис. 4.21, а) або «виключальне АБО-НЕ» $F = \overline{A \cdot B + \bar{A} \cdot \bar{B}}$ (рис. 4.22, а). Таблиці істинності цих схем приведені відповідно на рис. 4.21, б і 4.22, б.

Два n -розрядних двійкових числа рівні, якщо одночасно попарно рівні між собою всі розряди цих чисел.

$$F = (A_1 B_1 + \bar{A}_1 \bar{B}_1) \cdot (A_2 B_2 + \bar{A}_2 \bar{B}_2) \cdot \dots \cdot (A_n B_n + \bar{A}_n \bar{B}_n).$$

Для побудови багаторозрядного компаратора на елементах І-НЕ, перетворимо цей вираз використав теорему де Моргана.

$$\begin{aligned} F &= \overline{\overline{(A_1 B_1 + \bar{A}_1 \bar{B}_1)} \cdot \overline{(A_2 B_2 + \bar{A}_2 \bar{B}_2)} \cdot \dots \cdot \overline{(A_n B_n + \bar{A}_n \bar{B}_n)}} = \\ &= \overline{\overline{(A_1 B_1 \cdot \bar{A}_1 \bar{B}_1)} \cdot \overline{(A_2 B_2 \cdot \bar{A}_2 \bar{B}_2)} \cdot \dots \cdot \overline{(A_n B_n \cdot \bar{A}_n \bar{B}_n)}}. \end{aligned}$$

Схема за цим рівнянням приведена на рис.4.23.

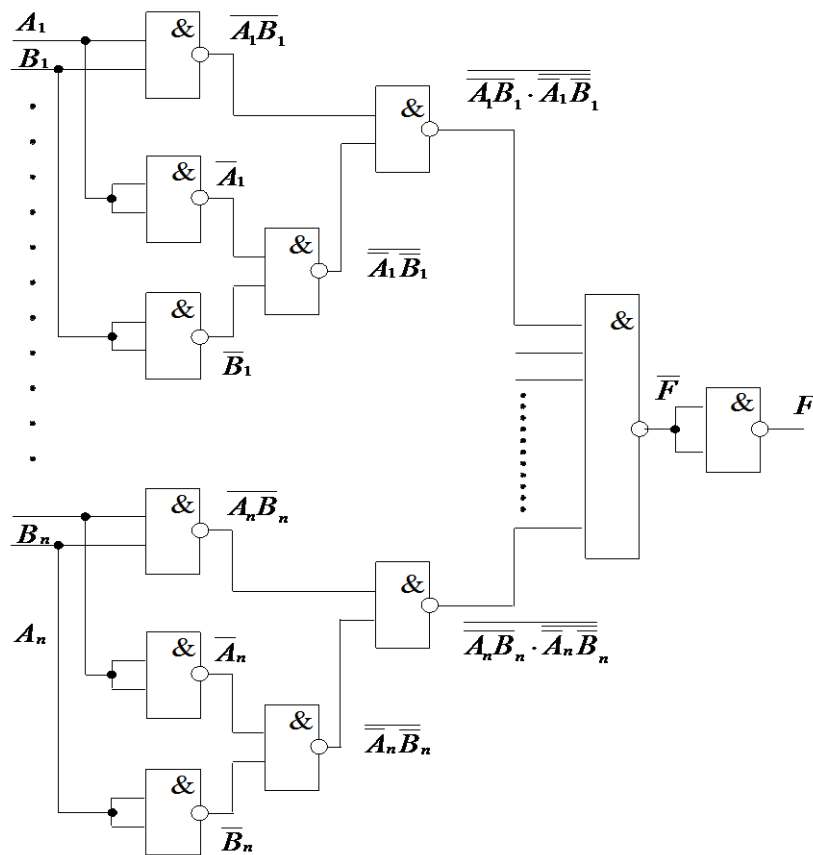


Рис. 4.23

Схема компаратора, який визначає як рівність, так і нерівність двох багаторозрядних чисел зображена на рис. 4.24.

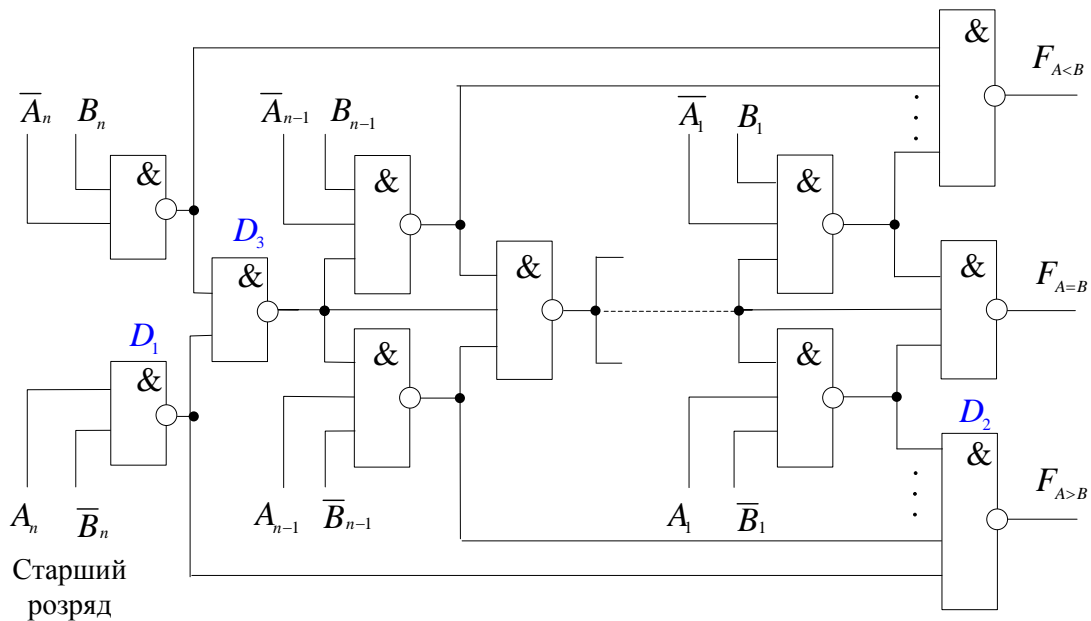


Рис.4.24

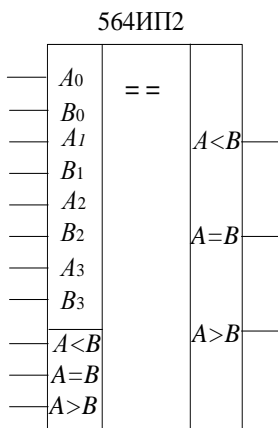


Рис. 4.25

Робота схеми. На виході $F_{A=B}$ буде сигнал логічної «1», якщо усі розряди чисел попарно однакові, тобто $A_i = B_i$.

На виході $F_{A>B}$ сигнал лог. «1» виробляється в разі, якщо $A>B$. При цьому виконується порозрядне порівняння. Спочатку порівнюються розрядні коефіцієнти старшого розряду A_n і B_n . Якщо $A_n=1$, а $\overline{B_n}=0$, то $A_n \cdot \overline{B_n}=1$.

У даному випадку на виході D_1 виробляється лог. «0», який передається на вхід D_2 , на виході якого $F_{A>B}$ сформується лог. «1». Якщо на виході D_1 виробиться лог. «0», то відбудеться порівняння наступного розряду і т. д.

На виході $F_{A<B}$ сигнал лог. «1» виробляється, якщо $A < B$, також шляхом порозрядного порівняння, починаючи зі старшого розряду.

Умовне графічне зображення цифрових компараторів показано на рис. 4.25.

4.3.7. Суматори

Суматори це комбінаційні пристрої, призначені для додавання двох чисел представлених у двійковому коді.

За характером дії суматори можуть бути комбінаційними (без пам'яті) і накопичувальні (запам'ятовуючі). За способом додавання вони діляться на послідовні і паралельні. Додавання чисел у послідовних суматорах відбувається порозрядно, послідовно в часі. В суматорах паралельного типу додавання усіх

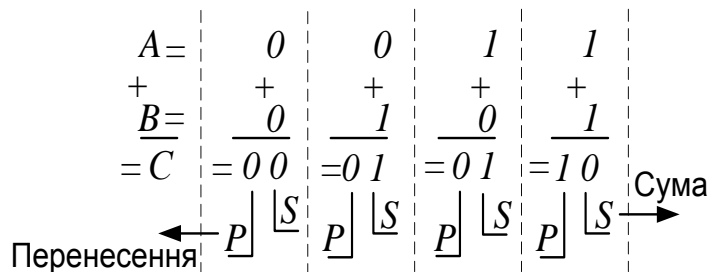


Рис. 4.26

розрядів багаторозрядних чисел відбувається одночасно. Багаторозрядні суматори (як послідовні, так і паралельні) складаються з однорозрядних суматорів. Однорозрядні суматори можуть бути з двома і з

трьома входами. Двовходові схеми додавання називаються **напівсуматорами**, а трьохвходові – **повними суматорами**.

При додаванні двох однорозрядних двійкових чисел (рис.4.26) формується біт суми S і біт перенесення P .

Напівсуматор (рис. 4.27, а) має входи A і B для двох однорозрядних доданків, S – вихід суми і P – вихід перенесення. З таблиці істинності напівсуматора (рис. 4.27, б) одержимо рівняння для суми і перенесення:

$$S = \bar{A} \cdot B + A \cdot \bar{B} = A \oplus B;$$

$$P = A \cdot B.$$

Схема напівсуматора за цими рівняннями зображена, на рис. 4.27, в. Напівсуматором розглянута схема називається тому, що в неї немає входу перенесення з молодшого розряду.

Використовується напівсуматор для додавання двох однорозрядних чисел або молодших розрядів двох багаторозрядних чисел.

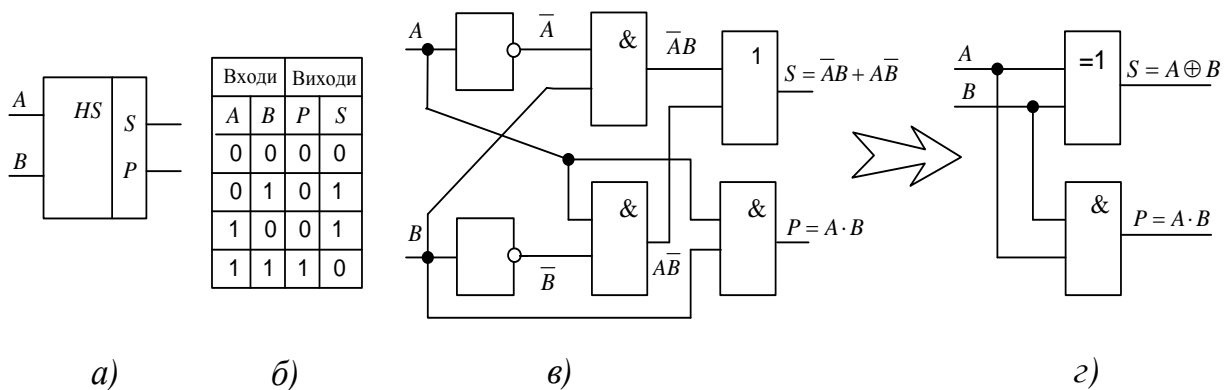


Рис. 4.27

Повний суматор. Повний суматор виконує додавання значень i -х розрядів двох двійкових чисел A_i та B_i з урахуванням перенесення P_{i-1} з молодшого розряду.

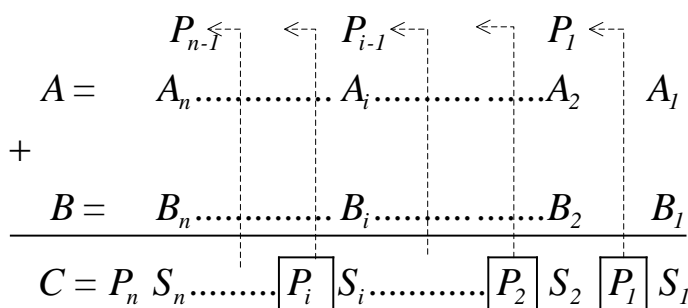


Рис. 4. 28

Як і напівсуматор, повний суматор має вихід суми S_i і вихід перенесення в старший розряд P_i . Процес складання двох n -розрядних двійкових чисел показаний на рис.4.28.

Складання цифр A_1 і B_1 молодшого розряду дає біт суми S_1 і біт перенесення P_1 . В наступному (2-му) розряді відбувається складання цифр P_1 , A_2 і B_2 , які формують біт суми S_2 і біт перенесення P_2 . Операція продовжується доти, поки не буде складена кожна пара цифр в усіх розрядах. Результатом складання буде число:

$$C = P_n S_n \dots S_i \dots S_2 S_1,$$

Таблиця 4.7

Входи		Виходи		
A_i	B_i	P_{i-1}	P_i	S_i
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

де P_n і S_i відображають 1 або 0, одержані в результаті порозрядного складання.

На основі однорозрядних схем додавання на три входи будуються багаторозрядні суматори.

Алгоритм роботи однорозрядного тривходового суматора відображається таблицею істинності (табл. 4.7).

На основі табл.4.7 запишемо систему логічних функцій для суми S_i і перенесення P_i у ДДНФ:

$$S_i = \bar{A}_i \bar{B}_i P_{i-1} + \bar{A}_i B_i P_{i-1} + A_i \bar{B}_i \bar{P}_{i-1} + A_i B_i P_{i-1}; \quad (4.4)$$

$$P_i = \bar{A}_i B_i P_{i-1} + A_i \bar{B}_i P_{i-1} + A_i B_i \bar{P}_{i-1} + A_i B_i P_{i-1}. \quad (4.5)$$

Мінімізуємо ці функції методом карт Карно.

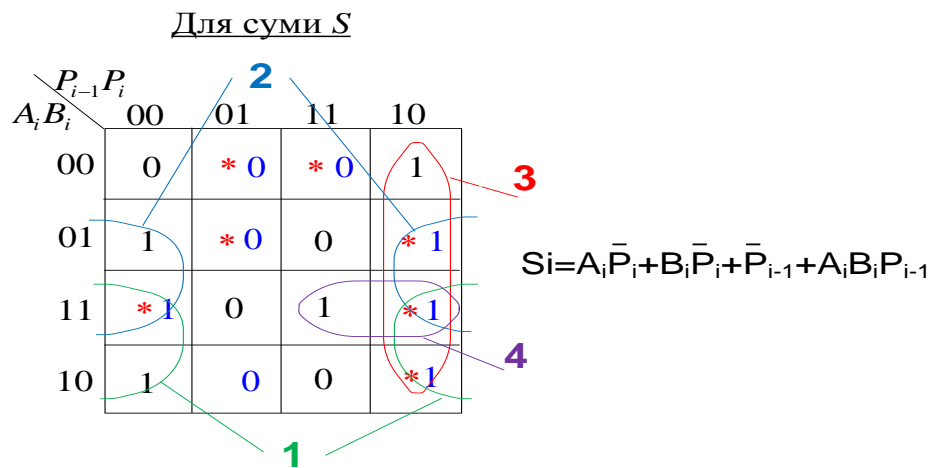


Рис. 4.29

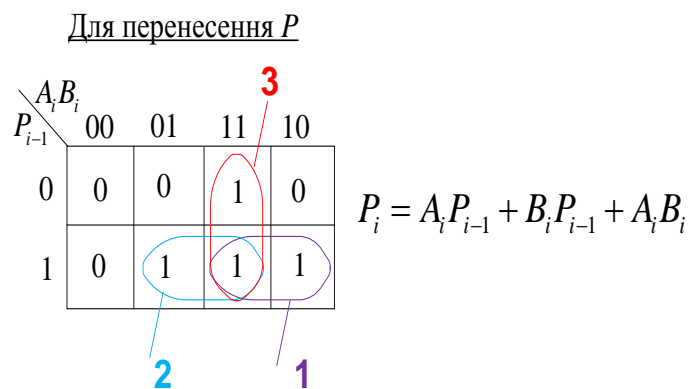


Рис. 4.30

На рис. 4.29 і 4.30 зображені карти Карно і одержані мінімізовані функції відповідно для суми і перенесення. За системою цих рівнянь складається функціональна схема повного однорозрядного суматора (рис.4.31, а), умовне графічне зображення якого приведене на рис. 4.31, б).

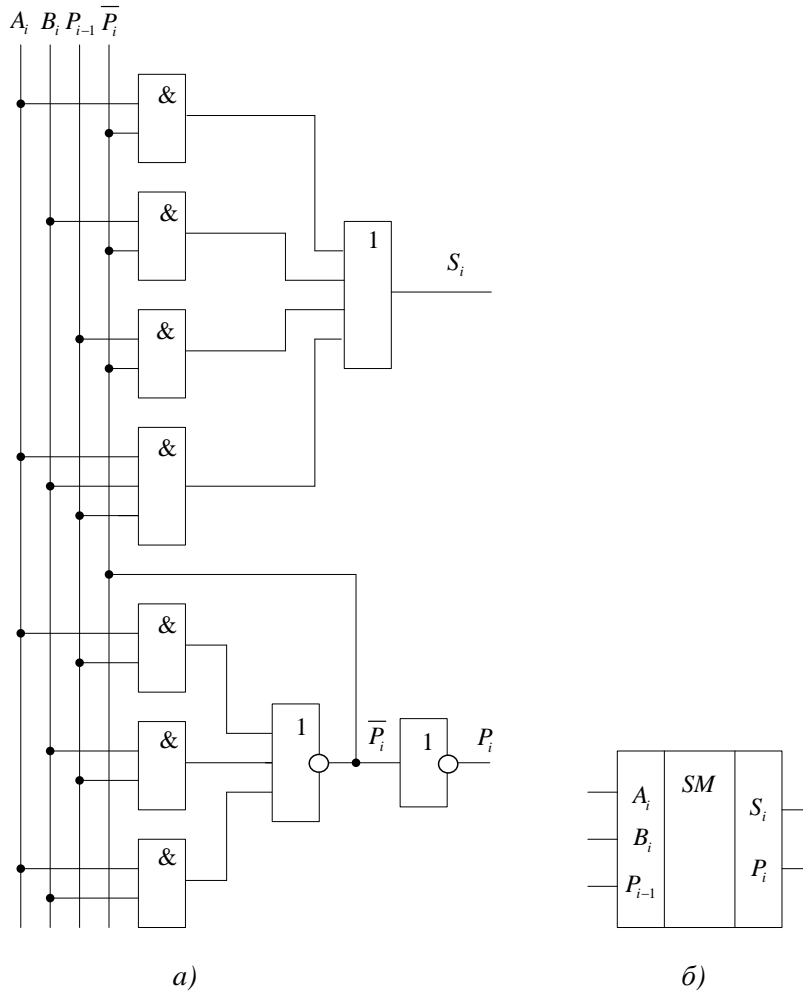
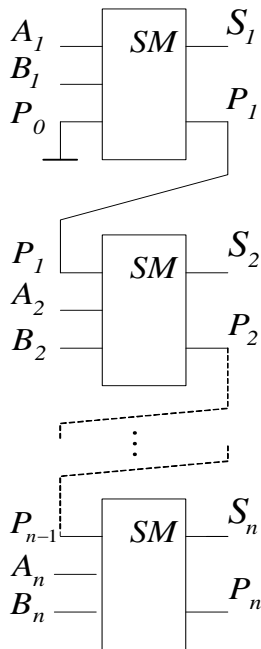


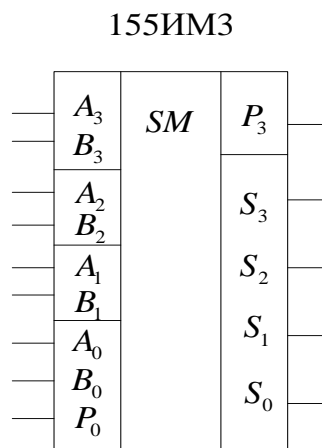
Рис. 4.31

Паралельний n -розрядний суматор з послідовним перенесенням (рис. 4.32, а) складається з однорозрядних суматорів. Проміжна сума S_i^* утворюється в результаті складання значень чисел однойменних розрядів A_i і B_i . Потім S_i^* складається з сигналом перенесення P_{i-1} попереднього розряду і одержується кінцеве значення суми S_i . Опісля завершення операції додавання на виходах $S_n, \dots, S_i, \dots, S_1$ комбінаційного суматора з'явиться код, відповідний сумі значень n -розрядних вихідних чисел. Сигнал перенесення P_n старшого розряду служить для індикації переповнення розрядної сітки.

Паралельний n -розрядний суматор з послідовним перенесенням (рис. 4.32, а) складається з однорозрядних суматорів. Проміжна сума S_i^* утворюється в результаті складання значень чисел однойменних розрядів A_i і B_i . Потім S_i^* складається з сигналом перенесення P_{i-1} попереднього розряду і одержується



а)



б)

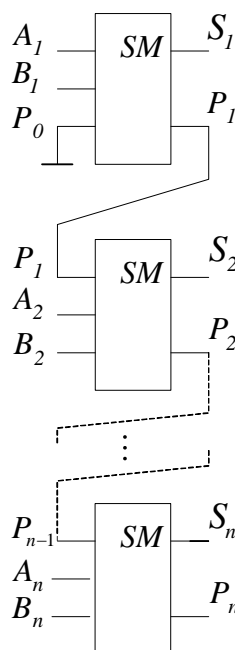
кінцеве значення суми S_i . Опісля завершення операції додавання на виходах $S_n, \dots, S_i, \dots, S_1$ комбінаційного суматора з'явиться код, відповідний сумі значень n -розрядних вихідних чисел. Сигнал перенесення P_n старшого розряду служить для індикації

Рис. 4.32

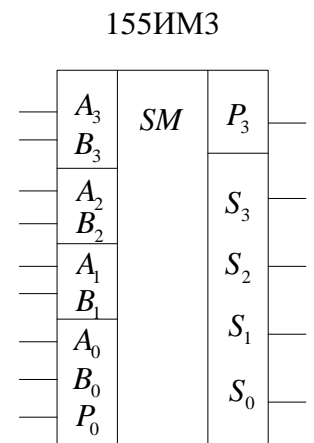
переповнення розрядної сітки.

Якщо в першому розряді використаний повний однорозрядний суматор, то на вхід перенесення P_0 необхідно подати логічний «0», або з'єднати його з загальною шиною джерела живлення, як показано на рис. 4.32, а.

Умовне зображення інтегрального



а)



б)

Рис. 4.32

чотирьохрозрядного суматора показане на рис. 4.32, б.

Запитання для самоконтролю

1. Поясніть, на які типи поділяються логічні пристрої.
2. Дайте визначення комбінаційних пристроїв. Назвіть основні типи комбінаційних пристроїв.
3. Які логічні пристрої називаються послідовнісними? Наведіть приклади таких пристроїв.
4. Які пристрої називаються мультиплексорами? Як мультиплексори умовно позначаються на схемах? Поясніть призначення виводів схеми мултиплексора.
5. Які пристрої називаються демультиплексорами? Як вони умовно позначаються на схемах і яке призначення виводів схеми?
6. Поясніть призначення шифратора і наведіть його структурну схему?
7. Поясніть, що таке повний і не повний шифратор?
8. Покажіть умовні зображення шифраторів і дешифраторів.
9. Поясніть призначення дешифратора і приведіть його структурну схему?
10. Приведіть схему і поясніть роботу двійково-десятькового дешифратора.
11. Які призначення і умовні графічні зображення перетворювача коду?
12. Приведіть таблицю істинності перетворювача двійково-десятькового коду в семисегментний код.
13. Які призначення і логічна схема цифрового компаратора (ЦК)?
14. Приведіть таблицю істинності, логічне рівняння і схему ЦК, який визначає рівність двох одно розрядних чисел.
15. Приведіть таблицю істинності, логічне рівняння і схему ЦК, який визначає як рівність так і нерівність двох одно розрядних чисел.
16. Поясніть, як будуються компаратори багаторозрядних двійкових чисел.

17. Покажіть графічне зображення цифрових компараторів.
18. Дайте пояснення, в чому полягає відмінність однорозрядного напівсуматора і повного суматора.
19. Приведіть таблицю істинності, логічні рівняння і структурну схему напівсуматора.
20. Поясніть, де використовуються напівсуматори.
21. Поясніть алгоритм роботи повного однорозрядного суматора. Приведіть його таблицю істинності і логічні рівняння.
22. Приведіть структурну схему повного суматора на основі мінімізованих логічних рівнянь.
23. Поясніть, як відбувається складання багаторозрядних двійкових чисел на основі однорозрядних суматорів. Приведіть структурну схему n -розрядного двійкового суматора.
24. Приведіть умовне зображення 4-х розрядного суматора і поясніть призначення його входів і виході.

Тема: Послідовні цифрові пристрої (ЦП)

Характеристика і класифікація ЦП

Пристрої, що оперують з двійковою (дискретною) інформацією, поділяються на два класи:

- *комбінаційні* (без запам'ятовування);
- *послідовні* (із запам'ятовуванням).

Комбінаційні логічні елементи і пристрої мають спільну властивість: стан їх виходів повністю визначається комбінацією вхідних сигналів у даний момент часу і не залежить від попередніх значень цих сигналів.

Пам'ять це властивість системи зберігати на протязі необхідного часу значення сигналів, які характеризують внутрішній стан цифрового пристрою (ЦП).

Сигнали на виходах комбінаційного пристрою (КП) у будь-який момент часу однозначно визначаються дією сигналів на входах і не залежать від його попереднього стану. Схемною ознакою таких пристроїв є відсутність кіл зворотних зв'язків, тобто замкнених петель для надходження сигналів з виходів до входів.

Послідовні пристрої запам'ятовують попередню інформацію і в разі зміни інформації на входах для визначення сигналів на виходах необхідно знати також стан, в якому пристрій був до цього. Характерною ознакою послідовних пристроїв є наявність кіл зворотних зв'язків з виходів на їх входи.

Роботу схем, які реалізують перемикальні функції, прийнято розглядати у безрозмірному дискретному часі, для чого реальний час розбивається на інтервали, які нумеруються, починаючи деякого моменту. Кожний проміжок часу називається тактовим інтервалом або просто тактом. Відновлення інформації на виходах відбувається в моменти початку нових тактів.

4.4.1. Тригери

Тригери являються найпростішими послідовними пристроями з двома стійкими станами рівноваги, зміна яких відбувається стрибком (лавинopodobно) під дією вхідних сигналів. Процес переходу тригера з одного стану стійкої рівноваги в інший називають *перемиканням, спрацюванням або спуском* тригера. Логічна функція, що встановлює залежність стану, в який переходить тригер під дією сигналів керування, називається функцією переходів тригера. Функції переходів задаються логічними формулами або таблицями.

Тригери використовуються:

- в якості формувачів імпульсів;
- в схемах дільників частоти;
- в схемах лічильників, реєстрів;
- в арифметичних і логічних пристроях збереження інформації;
- в електронних реле та ін.

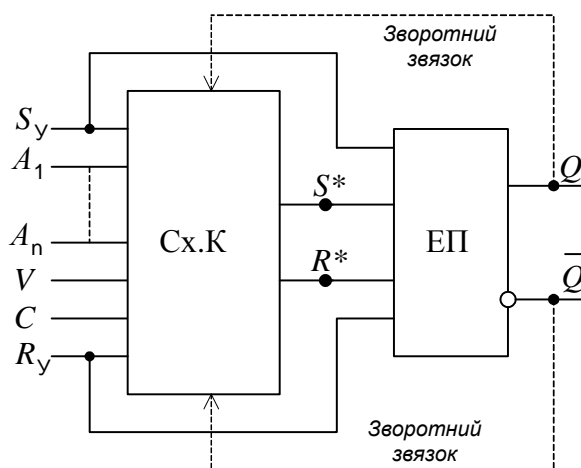


Рис. 4.33

Узагальнена структурна схема

тригерного пристрою (рис. 4.33) складається зі схеми керування (Сх.К) та елемента пам'яті (ЕП) і має:

- A_1, \dots, A_n – інформаційні входи;
- C – вхід синхронізації (тактовний вхід);
- V – підготовчий вхід;
- S_y, R_y – установлювальні входи;
- R^*, S^* – інформаційні входи елемента пам'яті;
- Q, \bar{Q} – два взаємно інверсні виходи.

Табл. 4.8

Літерні позначення	Призначення
Інформаційні входи	
<i>S</i> (<i>set</i> - встановлення)	Вхід для встановлення тригера в одиничний стан ($Q=1, \bar{Q}=0$);
<i>R</i> (<i>reset</i> - скидання)	Вхід для встановлення тригера у нульовий стан ($Q=0, \bar{Q}=1$);
<i>T</i> (<i>toggle</i> - релаксатор)	Лічильний вхід тригера;
<i>J</i> (<i>jerk</i> - включення)	Вхід для встановлення універсального <i>JK</i> -тригера в одиничний стан;
<i>K</i> (<i>kill</i> - відключення)	Вхід для встановлення універсального <i>JK</i> -тригера у нульовий стан
<i>D</i> (<i>delay</i> - затримка)	Вхід для встановлення тригера у стан «1» або «0».
Керуючі входи	
<i>V</i> (<i>valve</i> – клапан)	Керуючий вхід для дозволу приймання інформаційних або тактових сигналів;
<i>C</i> (<i>clock</i> -)	Тактовий (синхронізуючий) вхід для дозволу записування інформації в тригер.
Установлювальні входи (пріоритетні)	
S_y	Установлювальний вхід для попереднього встановлення тригера в одиничний стан;
R_y	Установлювальний вхід для встановлення тригера в нульовий стан

Схема керування представляє собою комбінаційний пристрій, що перетворює вхідну інформацію в комбінацію сигналів, під дією яких елемент пам'яті приймає один з двох сталих станів. Змінюючи схему керування і способи її зв'язків з елементом пам'яті, можна одержати тригери з різними функціональними властивостями. В простішому варіанті схема керування може бути відсутня. У такому випадку вхідні інформаційні сигнали впливають безпосередньо на входи елемента пам'яті.

Літерні позначення і призначення входів тригерних пристроїв приведені в таб.4.8.

4.4.1.1. Класифікація тригерів

Тригери класифікуються за такими ознаками:

1. За способом організації логічних зв'язків:

- *RS*- тригери – тригери з окремим встановленням станів «0» і «1».
- *T*- тригери – тригери з лічильним входом (лічильні тригери).
- *D*- тригери (тригери затримки) – універсальні тригери з керованим прийманням інформації по одному входу.
- *JK*- тригери – універсальні тригери з окремим встановлення «0» і «1».
- Тригери з складною логікою та ін.

2. За способом записування інформації:

- асинхронні (не тактовні) тригери;
- синхронні (тактовні) тригери:

3. За способом синхронізації:

- синхронні тригери зі статичним керуванням;
- синхронні тригери з динамічним керуванням.

4. За характером процесу перемикання:

- одноступеневі;
- двоступеневі.

4.4.1.2. Асинхронний *RS*-тригер

RS- тригером називають запам'ятовуючий елемент з роздільними інформаційними входами для встановлення його у стан «0» (*R* вхід) і у стан «1» (*S* вхід). Перехід тригера у кожний наступний стан залежить як від поточних значень вхідних інформаційних сигналів, так і від попереднього стану тригера. Інформація про попередній стан, яка надходить з виходу тригера, разом із зовнішніми сигналами керує його роботою.

Логічна функція, що встановлює залежність стану, в який переходить тригер з поточного стану при дії заданих сигналів керування, називається *функцією переходів* тригера. Функції переходів задаються логічними рівняннями, які виражають залежність стану тригера в $(n+1)$ -му такті Q_{n+1} від

стану його в n -му такті Q_n і від вхідних змінних, або у вигляді таблиць. Для асинхронних RS -тригерів такі рівняння мають вигляд

$$Q_{n+1} = f(S_n, R_n, Q_n).$$

Логіку роботи асинхронного RS -тригера можна подати таблицю станів (переходів) (табл.4.9). У таблиці переходів прийняті такі позначення:

R_n, S_n, Q_n - значення логічних змінних на n -му такті відповідно на інформаційних входах і на виході тригера до перемикання;

Q_{n+1} - стан, якого набуває тригер у результаті впливу інформаційних сигналів на $(n+1)$ -му такті після перемикання;

* - заборонені комбінації сигналів.

Таблиця 4.9

R_n	S_n	Q_n	Q_{n+1}
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	*
1	1	1	*

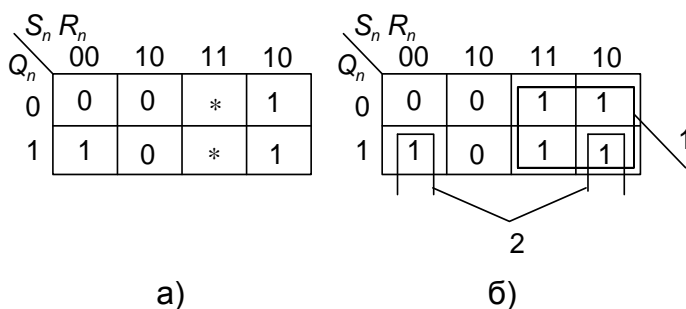


Рис. 4.34

Для одержання характеристичного рівняння RS тригера мінімізуємо функцію переходів методом карт Карно, до визначивши її одиницями (рис. 4.34). Мінімізоване логічне рівняння у ДНФ має вигляд:

$$Q_{n+1} = S_n + \bar{R}_n \cdot Q_n. \tag{4.6}$$

Перетворимо одержаний логічний вираз у базис АБО-НЕ.

Для цього спочатку двічі проінвертуємо добуток у правій частині і перетворимо його за теоремою де Моргана

$$Q_{n+1} = S_n + \overline{\overline{R_n} \cdot \overline{Q_n}} = S_n + \overline{\overline{R_n} + \overline{Q_n}}.$$

Так як тригер має два взаємно інверсні виходи, то проінвертував обидві частини цього рівняння, одержимо логічне рівняння RS - тригера у базисі АБО-НЕ для інверсного виходу:

$$\overline{Q}_{n+1} = \overline{S_n + R_n + \overline{Q}_n}$$

Для реалізації схеми RS - тригера за цим рівнянням необхідно використати два двовходових логічних елементів АБО-НЕ. Схема тригера зображена на рис. 4.35, *а*, часові діаграми і умовне графічне зображення показані відповідно на рис. 4.35, *б* і *в*.

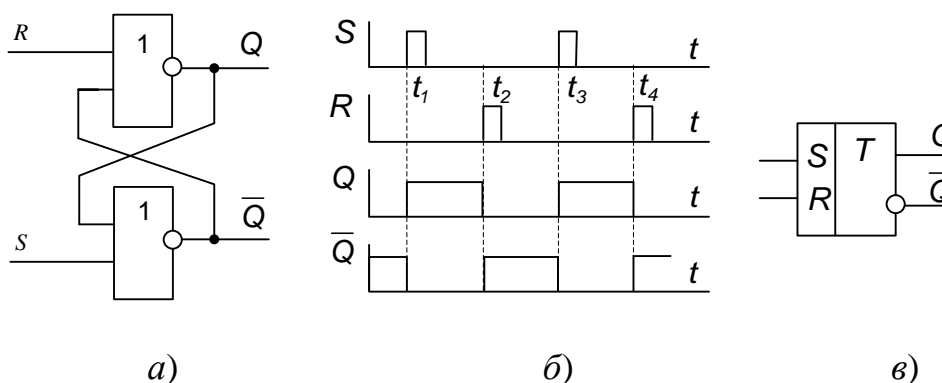


Рис. 4.35

Для RS - тригера на елементах АБО-НЕ комбінація вхідних сигналів $RS=1$ є заборонена, тобто неможна одночасно подавати на входи такого тригера логічні «1». Це пов'язано з тим, що в такому випадку на обох виходах тригера будуть логічні «0», а після відміни такої комбінації неможливо передбачити на якому виході буде логічний «0», а на якому – «1». RS - тригер на логічних елементах АБО-НЕ називається тригером з прямим керуванням.

Для реалізації схеми RS - тригера на елементах І-НЕ перетворимо логічний вираз (4.6) до відповідного базису:

$$Q_{n+1} = \overline{S_n + R_n \cdot Q_n} = \overline{\overline{\overline{S_n}} \cdot \overline{\overline{R_n \cdot Q_n}}}$$

На рис. 4.36, *а* показана схемна реалізація RS - тригера у базисі І-НЕ, умовне позначення (*б*), таблиця переходів (*в*) і часові діаграми його роботи (*г*).

Особливістю такого тригера є інверсне керування за інформаційними входами.

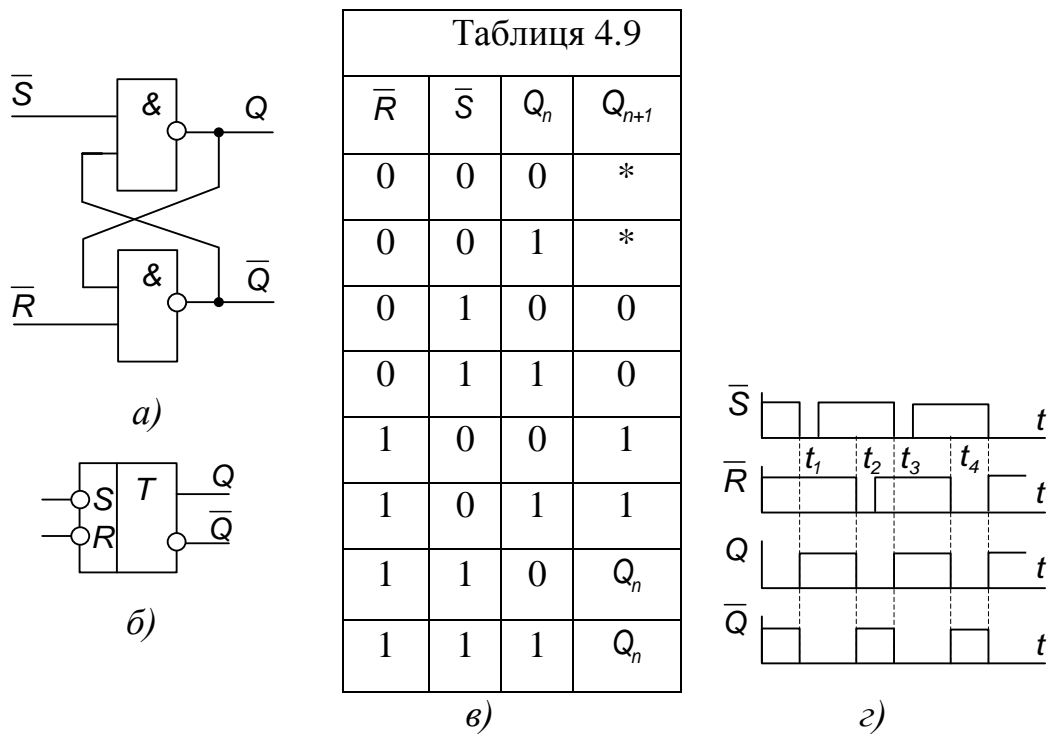


Рис. 4.36

RS- тригер на елементах І-НЕ називають тригером з інверсним керуванням. Для нього є забороненою одночасна подача на *R* і *S* входи логічного нуля ($\bar{R} + \bar{S} = 0$). Стан, в який переходить тригер по закінченню дії забороненої комбінації, залежить від того, котрий із вхідних сигналів триває довше. Неоднозначності реакції *RS*-тригерів на заборонену комбінацію вхідних сигналів є їх істотним недоліком. Іншим недоліком асинхронних тригерів є те, що вони не захищені від завад.

4.4.1.3. Синхронний *RS*-тригер

У синхронних тригерах перемикання відбувається під дією інформаційних сигналів тільки за наявності синхронізуючого (тактового) сигналу. Синхронні тригери поділяються на тригери зі статичним керуванням, динамічним керуванням і двоступеневі тригери. У синхронних тригерах зі статичним керуванням запис інформації, яка надходить до інформаційних входів, можливо впродовж тривалості синхронізуючих (тактових) сигналів. При цьому тактові сигнали можуть приймати значення 1 (\neg) або 0 (\neg), а

тригери відповідно називаються тригерами з прямим чи інверсним керуванням. Умовні позначення статичних входів керування зображені на рис. 4.37, а, б. У тригерах з динамічним керуванням запис інформації відбувається тільки в моменти дії фронтів тактових імпульсів (прямі динамічні входи), або в моменти зрізів (задніх фронтів) тактових імпульсів (\uparrow або \downarrow). Умовні позначення динамічних входів керування тригерів зображені на рис. 4.37, в, г.

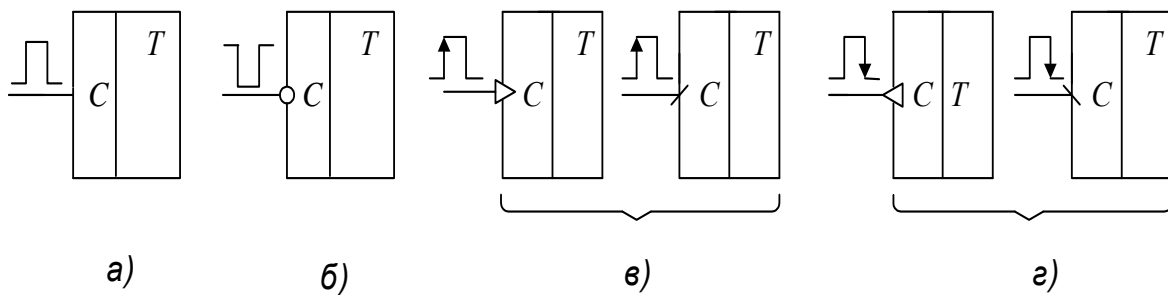


Рис. 4.37

Імпульси синхронізації подаються через такий інтервал часу (період синхронізації), щоб закінчилися перехідні процеси переходу тригерів та інших цифрових пристроїв з одного стану в інший. *Застосування імпульсів синхронізації усуває неоднозначність стану тригерів, різко збільшує надійність їх роботи і завадостійкість.*

Синхронний *RS*-тригер крім інформаційних входів *R* і *S* має ще вхід синхронізації *C*, на який надходять тактові імпульси (імпульси синхронізації). Синхронний *RS*- тригер одержують з асинхронного шляхом підключення до його входів схеми керування, утвореної з логічних елементів.

На рис. 4.38, а наведена схема синхронного тригера з статичним керуванням, виконаного на елементах І-НЕ. Елементи *DD1* і *DD2* утворюють схему керування, а елементи *DD3* і *DD4* - елемент пам'яті (асинхронний *RS*-тригер). Входи *R* і *S* – інформаційні, а вхід *C* – тактовий (синхронізуючий). Кожен із інформаційних входів з'єднаний з тактовим входом операцією І, а тому інформація з входів *R* і *S* може передаватись на елемент пам'яті тільки

тоді, коли $C=1$. Внутрішні інформаційні входи R^* і S^* керують власне асинхронним RS тригером, який перемикається сигналами нульового рівня. Оскільки в елементах $DD1$ і $DD2$ виконується інверсія, то для перемикання тригера потрібні вхідні сигнали логічної одиниці. Таблиця переходів синхронного RS - тригера наведена на рис. 4.38, б, спрощені часові діаграми (без врахування часу затримки перемикання ЛЕ) - на рис. 4.38, в, умовне графічне зображення – на рис. 4.38, г. Комбінація $CRS=1$ синхронного тригера на елементах І-НЕ заборонена, тому що в такому разі на входах R^* і S^* будуть заборонені для асинхронного RS - тригера нульові рівні.

Логічну функцію, яку реалізує синхронний RS - тригер, можна записати як

$$Q_{n+1} = \overline{\overline{C_n S_n} \cdot \overline{\overline{C_n R_n}} \cdot Q_n} = C_n S_n + \overline{C_n R_n} \cdot Q_n . \quad (4.7)$$

З цього виразу слідує, що якщо $C_n=0$, то $Q_{n+1}=Q_n$ (тригер зберігає попередню інформацію), а коли $C_n=1$, то $Q_{n+1}=S_n + \overline{R_n} \cdot Q_n$, тобто тригер працює як асинхронний тригер.

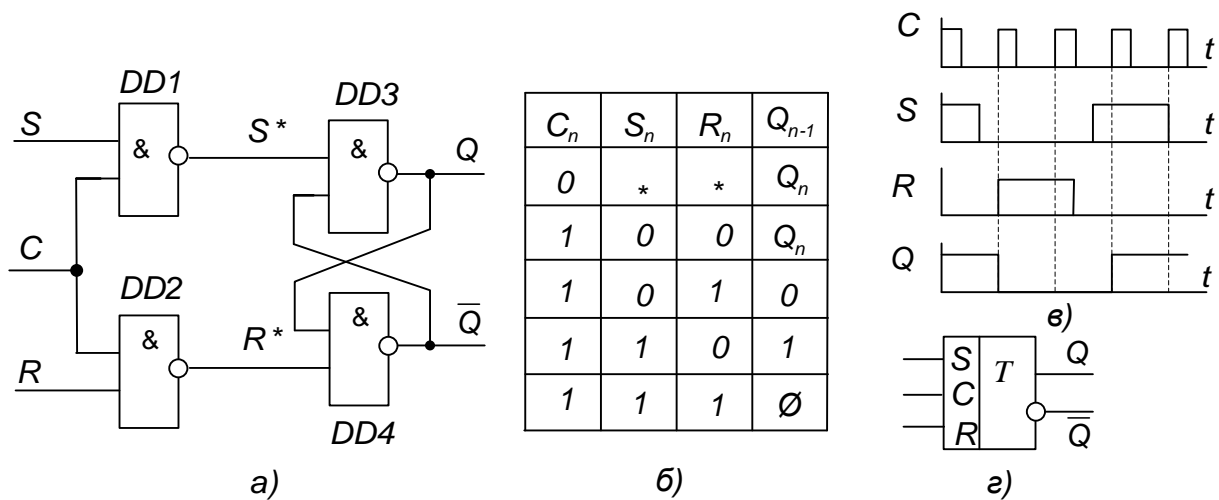


Рис.4.38

4.4.1.4. D-тригери

Табл. 4.10

C_{n+1}	D_n	Q_n	Q_{n+1}	
0	0	0	0	Q_n
0	0	1	1	
0	1	0	0	
0	1	1	1	
1	0	0	0	D_n
1	0	1	0	
1	1	0	1	
1	1	1	1	

D-тригер має один інформаційний вхід D і вхід синхронізації C . При наявності імпульсу синхронізації стан прямого виходу такого тригера на $(n+1)$ -му такті повторює стан інформаційного входу, що діяв на ньому на попередньому (n) -му такті, тобто $Q_{n+1} = C_n \cdot D_n$. Таким чином, поданий на інформаційний вхід сигнал затримується тригером на один такт. Тому D-тригери називають тригерами затримки (від англійського слова *delay* – затримка).

Порядок роботи D-тригера визначається

таблицею станів (табл.4.10), від якої можна перейти до спрощеної таблиці (табл. 4.11).

Табл. 4.11

C	Q_{n+1}
0	Q_n
1	D_n

Схему одноступеневого D-тригера можна побудувати на основі синхронного RS-тригера, якщо сигнал по входу S одночасно подавати через інвертор на вхід R (рис.4.39, а). Завдяки інвертору неможливий заборонений стан сигналів на входах S і R ($S \cdot R = 1$). Схему D-тригера можна побудувати також на основі рівняння,

одержаного з (4.7) замінивши сигнал S на D і сигнал R на \bar{D} :

$$Q_{n+1} = \overline{\overline{C_n S_n} \cdot \overline{C_n R_n}} \cdot Q_n = \overline{C_n D_n} \cdot \overline{C_n \cdot \bar{D}_n} Q_n \quad (4.8)$$

Схема D-тригера згідно з рівнянням (4.8) показана на рис.4.39, б.

На рис 4.39, в наведені часові діаграми, а на рис.4.39,г умовне зображення D-тригера.

З часових діаграм видно, що D- тригер здійснює затримку встановлення Q на час, що відділяє момент зміни сигналу D від початку чергового тактового імпульсу. При цьому вихідний сигнал Q зберігається до надходження чергового тактового імпульсу.

4.4.1.5. T-тригер

T_n	Q_n	Q_{n+1}
0	0	0
0	1	1
1	0	1
1	1	0

Тригер T -типу, або лічильний тригер, має один інформаційний вхід T (*toggle* - релаксатор). Стан такого тригера змінюється на протилежний після надходження кожного сигналу на T вхід. За способом введення інформації T -тригери можуть бути асинхронними і синхронними. T - тригер є єдиним видом тригера, поточний стан якого визначається не інформацією на входах, а станом його на попередньому такті.

Логіка роботи такого тригера подана таблицею істинності (табл.4.12), з якої одержимо логічне рівняння в ДДНФ $Q_{n+1} = \bar{T}_n \cdot Q_n + T_n \cdot \bar{Q}_n$.

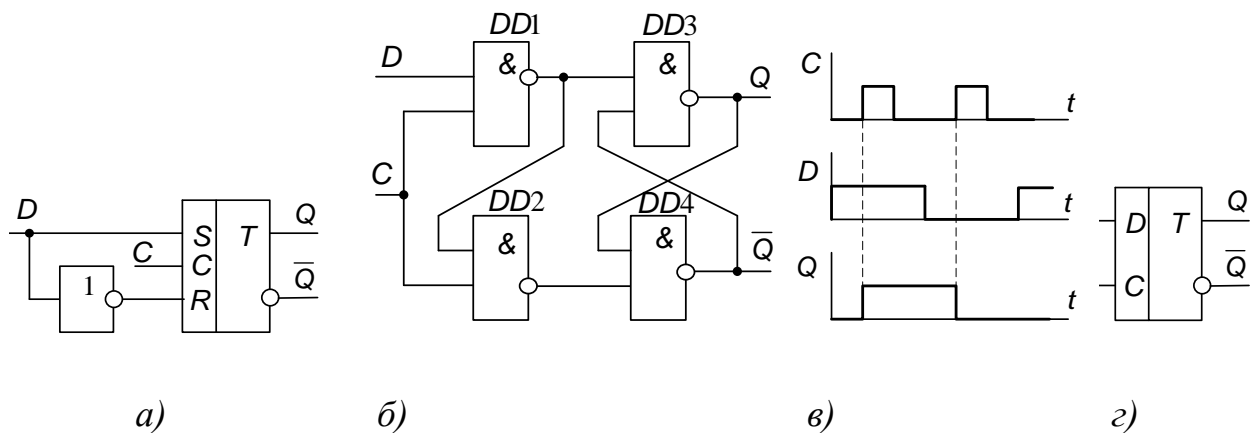


Рис.4.39

Для реалізації T -тригера в базисі І-НЕ перетворимо рівняння

$$Q_{n+1} = \overline{\overline{\bar{T}_n \cdot Q_n + T_n \cdot \bar{Q}_n}} = \overline{\overline{\bar{T}_n \cdot Q_n} \cdot \overline{\overline{T_n \cdot \bar{Q}_n}}} = \overline{\overline{\bar{T}_n \cdot Q_n} \cdot \overline{T_n \cdot \bar{Q}_n}}$$

У рівнянні враховано, що $\overline{\overline{\bar{T}_n \cdot Q_n} \cdot \overline{T_n \cdot \bar{Q}_n}} = (\bar{T}_n + \bar{Q}_n) \cdot Q_n = \bar{T}_n \cdot Q_n + \bar{Q}_n \cdot Q_n = \bar{T}_n \cdot Q_n$.

Перемикання тригера відбувається за рахунок спільної дії сигналів T -входу і виходів Q та \bar{Q} . Схема одноступеневого асинхронного T - тригера приведена на рис. 4.40, а. Сигнали з виходів $DD1$ і $DD2$ затримуються лініями затримки (ЛЗ) на час дії сигналу на T - вході.

Часові діаграми і умовне зображення T - тригера показані відповідно на рис. 4.40, б і в.

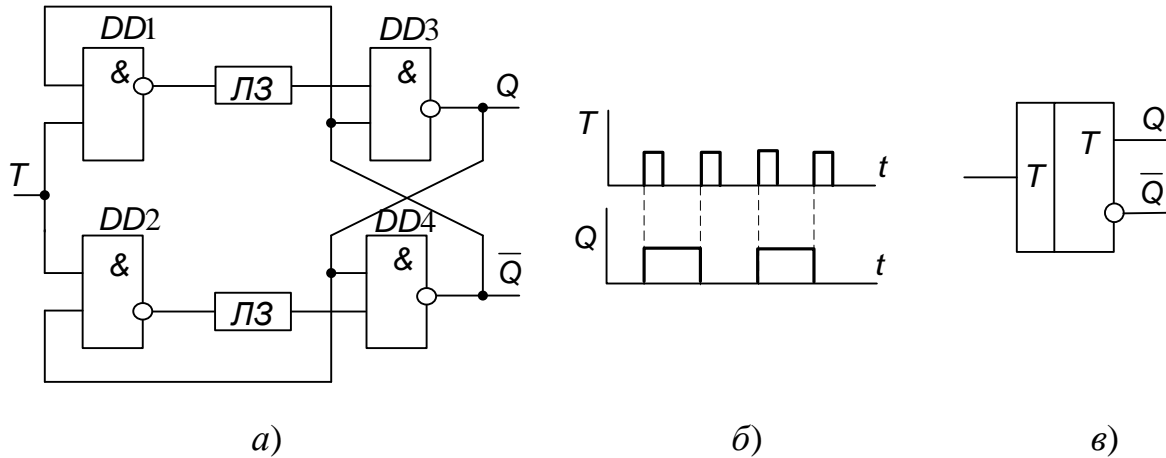


Рис. 4.40

4.4.1.6. JK-тригери

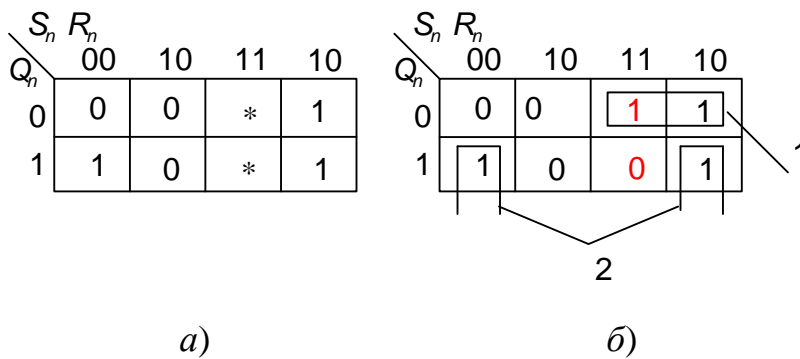


Рис. 4.41

Цей тип тригерів немає невизначених станів. За способом керування JK-тригери, як і RS-тригери, можуть бути асинхронними і синхронними.

Якщо на карті Карно RS-тригера (рис. 4.41) стовпець невизначеності замінити сполученням 1,0, то карта Карно прийме вигляд:

Мінімізована функція в ДНФ має вигляд:

$$Q_{n+1} = S_n \cdot \bar{Q}_n + \bar{R}_n \cdot Q_n.$$

Замінив S_n на J_n , а R_n на K_n одержимо логічне рівняння асинхронного JK-тригера:

$$Q_{n+1} = J_n \cdot \bar{Q}_n + \bar{K}_n \cdot Q_n.$$

Таблиці станів JK-тригера за цим рівнянням повна і спрощена мають вигляд (табл. 4.13):

Як видно з таблиці JK -тригера немає заборонених станів.

Для побудови одноступеневого синхронного JK -тригера на елементах І-НЕ потрібно замінити в рівнянні для асинхронного JK -тригера змінні K і J на сполучення CK і CJ і перетворити його за аксіомою подвійної інверсії та правилом де Моргана:

$$Q_{n+1} = \overline{\overline{C \cdot J_n \cdot \overline{Q_n}} + \overline{C \cdot K_n \cdot Q_n}} = \overline{\overline{C \cdot J_n \cdot \overline{Q_n}} \cdot \overline{C \cdot K_n \cdot Q_n}}. \quad (4.9)$$

Табл. 4.13

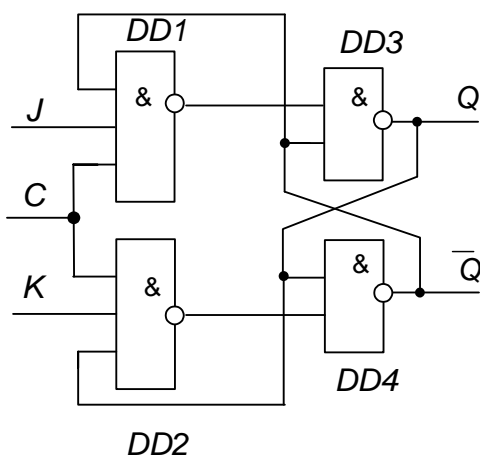
K_n	J_n	Q_n	Q_{n+1}
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

Повна

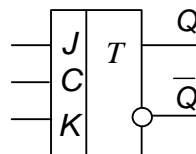
K_n	J_n	Q_{n+1}
0	0	Q_n
0	1	1
1	0	0
1	1	$\overline{Q_n}$

Спрощена

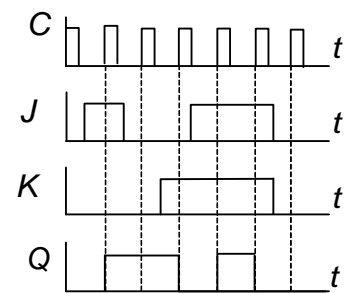
На рис.4.42 приведена схема (а), умовне позначення (б) і часові діаграми (в) одноступеневого JK -тригера, виконаного відповідно рівняння (4.9).



а)



б)



в)

Рис. 4.42

Розглянуті раніше синхронні тригери є тригерами зі статичним керуванням, в яких можливе фальшиве перемикання у випадку зміни сигналів на інформаційних входах під час дії синхросигналу на вході C . Це знижує завадостійкість таких тригерів.

4.4.1.7. Тригери з динамічним керуванням

У тригерах з динамічним керуванням дозвіл на запис інформації відбувається лише під час фронту чи спаду синхроімпульсу, що підвищує завадостійкість таких тригерів. Такі тригери виконуються за двоступеневими схемами, які ще називають *MS-тригерами* (від англ. Master - Slave). Двоступеневі тригери складаються з двох синхронних *RS*- тригерів і додаткового елемента НЕ (рис. 4.43, *a*).

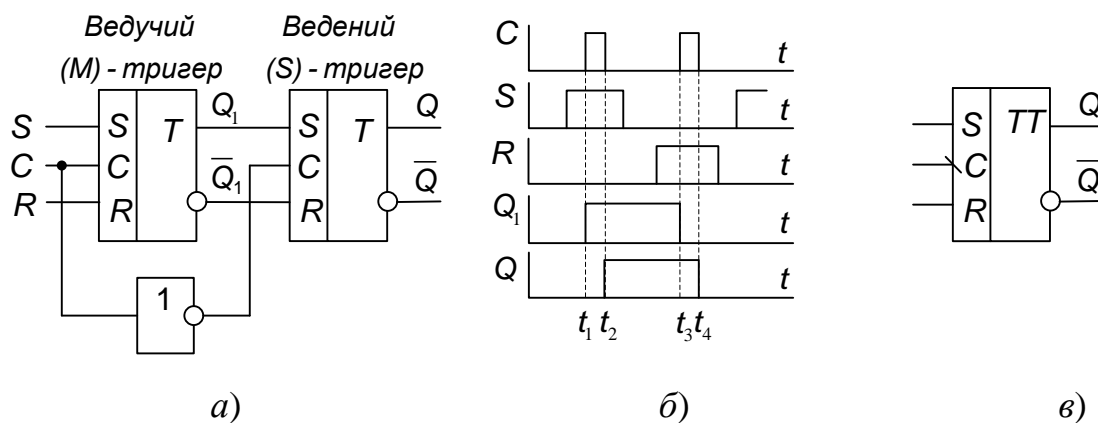


Рис. 4.43

Переднім фронтом синхроімпульсу інформація, що поступає на інформаційний S - вхід тригера, записується у ведучий (M) тригер. (момент t_1 на рис. 4.43, *б*). При цьому ведений (S) тригер не змінює свого стану, тому що на його вхід синхронізації через схему НЕ подається логічний нуль. Після закінчення запису інформації у ведучий тригер і зміни значення синхроімпульсу з одиниці на нуль відбувається запис інформації у ведений (S) тригер (момент t_2 на рис. 4.43, *б*).

Таким чином, у ведучий тригер інформація з S і R входів записується в момент надходження синхроімпульсу, тобто за його переднім фронтом, а інформація з виходів ведучого тригера (Q_1 і \bar{Q}_1) записується веденим тригером

по закінченню тактового імпульсу, тобто за його зрізом. Така синхронізація називається *динамічною*.

Умовне зображення двоступеневого *RS*- тригера з динамічним входом *C* у разі перемикання зрізом імпульсу наведено на рис. 4.43, *в*. Наявність двох ступенів позначається на умовному зображенні двома буквами *ТТ*.

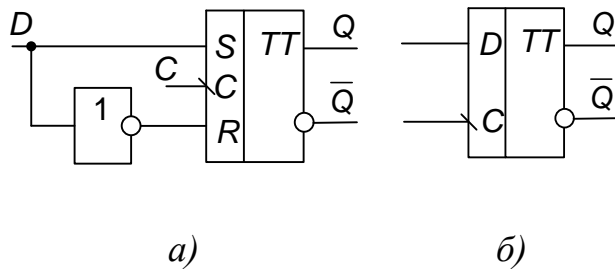


Рис.4.44

Двоступеневий D- тригер

можна реалізувати на основі двоступеневого *RS*- тригера, якщо між *S* і *R* входами включити схему НЕ (рис.4.44, *а*). Умовне зображення двоступеневого *D*- тригера наведено на рис.4.44, *б*.

Двоступеневий *D*- тригер з динамічним керуванням можна перетворити в лічильний *T*- тригер, з'єднавши його вхід *D* з інверсним виходом \bar{Q} (рис. 4.45, *а*).

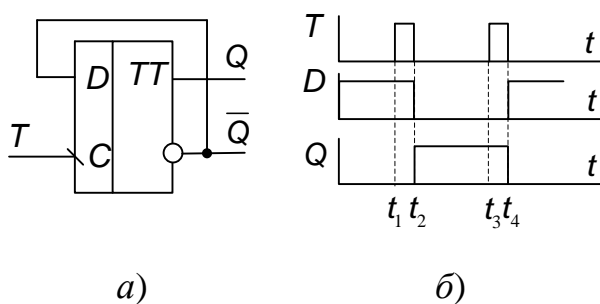


Рис. 4.45

а).

Через те, що $D = \bar{Q}$, у такій схемі кожний перехід 1/0 на вході *C* буде приводити до переходу тригера у протилежний стан, тобто $Q_{n+1} = D_n$ (рис. 4.45, *б*).

Більшими функціональними можливостями володіє *двоступеневий JK- тригер*, схема якого і умовне зображення показані відповідно на рис. 4.46, *а* і *б*.

Схема доповнена двома двовходовими елементами 2І *DD1* і *DD2*. Через те, що на їх входи заведений перехресний зворотний зв'язок з виходів *Q* і \bar{Q} , то завжди один із елементів буде закритий для проходження одного із інформаційних сигналів *J* або *K*.

У зв'язку з цим на входи такого JK - тригера можна одночасно подавати логічні одиниці. Входи J і K відповідають входам S і R RS - тригера. Якщо на синхровході C діє «1», то при будь-яких значеннях сигналів на J і K входах тригер не змінює свого стану. Якщо на вході C є дозвіл запису інформації, то сигнали $J=1$, $K=0$ установлюють тригер у стан 1, а сигнали $J=0$, $K=1$ – у стан 0 незалежно від його попереднього стану. Якщо $J=K=0$, то має місце режим

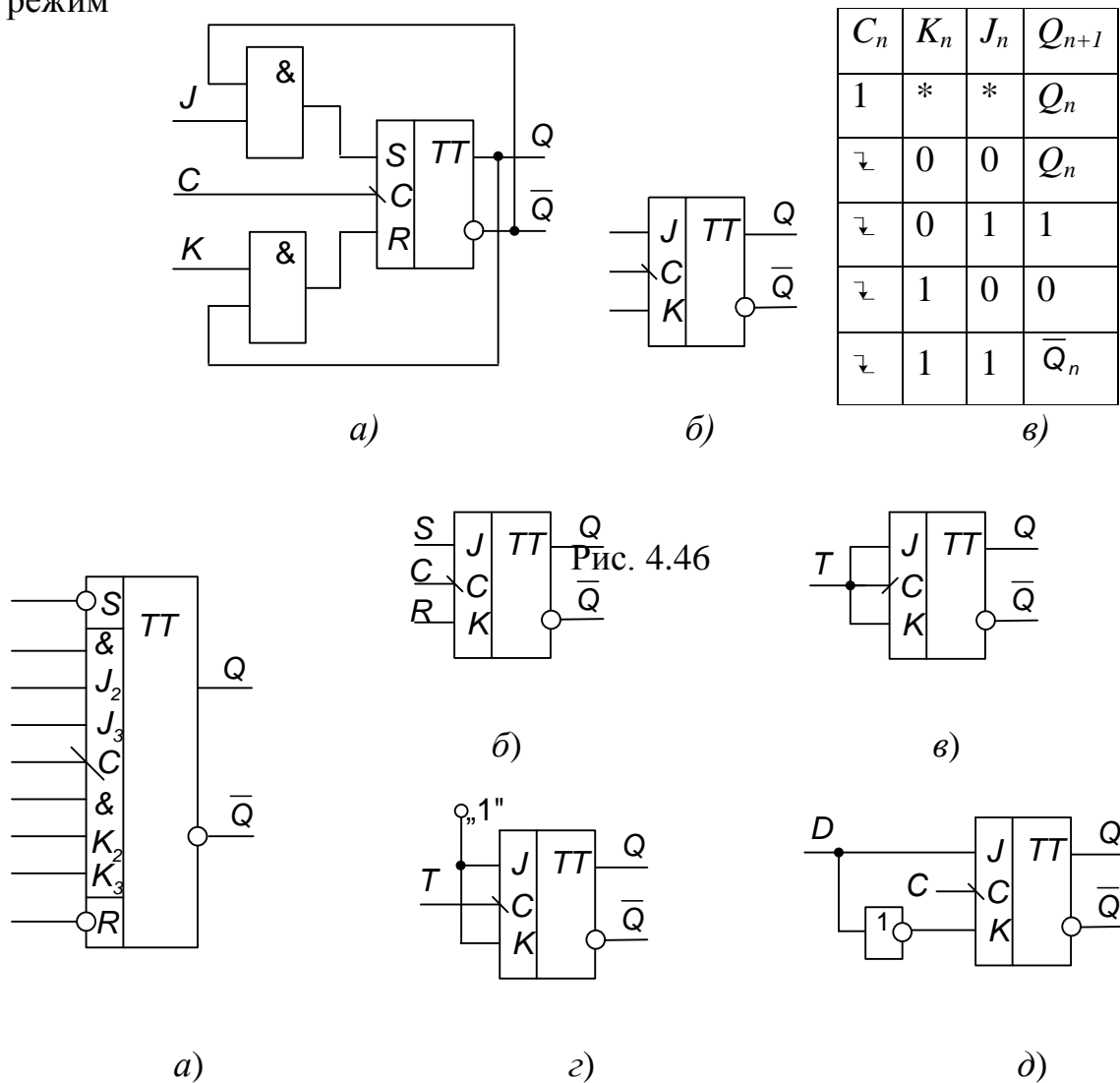


Рис. 4.46

збереження інформації, яка була записана на попередньому такті. Якщо $J=K=1$, то з надходженням імпульсу до C входу тригер змінює свій стан на протилежний, тобто веде себе як T - тригер. Таблиця станів такого тригера приведена на рис. 4.46, в.

Двоступеневе керування використовується у більшості типів інтегральних *JK*- тригерів.

На рис. 4.47, *а* показано умовне зображення інтегрального *JK*- тригера, який має по три *J* і *K* входи, пов'язані операцією І. Крім інформаційних *J* і *K* входів і синхронізуючого входу *C* тригер має додаткові асинхронні установлювальні входи *S* і *R*, які є пріоритетні (команди на їх входах виконуються в першу чергу). Вони дозволяють встановлювати тригер у потрібний початковий стан. *S* вхід встановлює на виході *Q* «1», а *R* вхід – «0». *JK*- тригери називають універсальними, тому що вони можуть працювати в режимах *RS*- , *T*- і *D*- тригерів. На рис. 4.47, *б* показано включення *JK*- тригера в режимі *RS*- тригера, на рис. 4.47, *в*, *г* – в режимі *T*- тригера, на рис. 4.47, *д* - в режимі *D*- тригера

4.4.2. Двійкові лічильники

Лічильниками імпульсів називаються логічні електронні пристрої з пам'яттю, призначені для лічби вхідних імпульсів і фіксації їх числа у двійковому коді.

Основними параметрами лічильників є коефіцієнт (модуль) лічби і швидкодія. Коефіцієнт лічби $K_{лч}$ визначає максимальне число імпульсів, після приходу яких лічильник повертається в початковий стан. Швидкодія лічильника визначається часом встановлення вихідного коду $t_{вст}$, який визначається часовим інтервалом між моментом надходження імпульсу і моментом встановлення нового кода на виході лічильника.

Лічильники можуть використовуватись також у режимі ділення частоти. В такому режимі частота вихідних імпульсів визначається виразом $f_{вих} = f_{вх} / K_{лч}$.

Класифікація лічильників. Лічильники класифікуються за такими ознаками:

1. За коефіцієнтом лічби:

- двійкові (бінарні) з $K_{лч} = 2^m$, де m – число розрядів (тригерів) лічильника;

- з довільним (програмованим) коефіцієнтом лічення $K_{лч} \neq 2^m$;
- двійково-десяткові $K_{лч} = 10$.

2. За напрямком лічби:

- додавальні;
- віднімальні;
- реверсивні.

3. За способом організації внутрішніх (міжрозрядних) зв'язків:

- з послідовним перенесенням;
- з паралельним перенесенням;
- комбінованим перенесенням;
- кільцеві.

4.4.2.1. Підсумовуючі (додавальні) лічильники

У додавальних лічильниках кожний вхідний імпульс збільшує занесене в лічильник число на одиницю. Лічильник з послідовним перенесенням являє собою ланцюжок тригерів, у яких імпульси, що підлягають підрахунку, надходять на вхід першого тригера, а сигнал переносу передається послідовно від одного розряду до іншого. В цих лічильниках використовуються асинхронні T , D , JK - тригери, а тому такі лічильники називають ще асинхронними.

Лічильники з паралельним перенесенням будуються на синхронних D або JK - тригерах. У них імпульси, що підлягають підрахунку, надходять одночасно до тактових входів усіх тригерів, а кожен з тригерів ланцюжка служить по відношенню до наступного тільки джерелом інформаційних сигналів. У лічильниках з паралельним переносом тригери перемикаються одночасно (синхронно), а тому затримка перемикання лічильника дорівнює

затримці перемикання одного тригера, тобто швидкодія паралельних лічильників вища ніж послідовних.

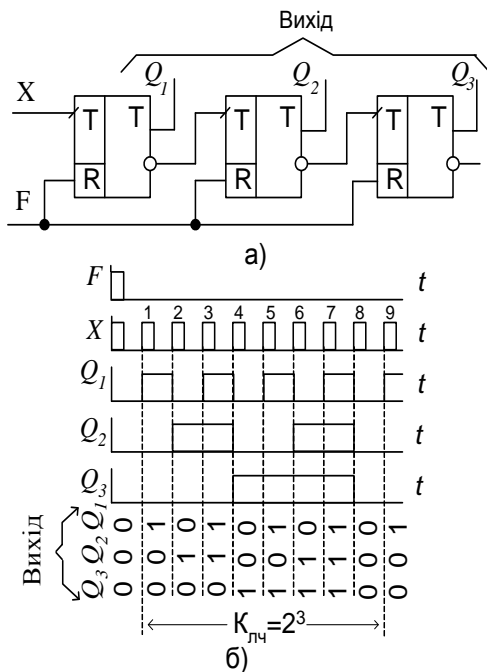


Рис. 4.48

На рис. 4.48, а наведено трирозрядний асинхронний (послідовний) лічильник на основі послідовно з'єднаних T - тригерів , тобто інверсний вихід першого тригера подається на лічильний вхід другого, інверсний вихід другого – на вхід третього і т. д. Вхідні імпульси надходять на лічильний T - вхід першого тригера. Сигнали перенесення передаються послідовно в часі (асинхронно) з інверсних виходів молодших розрядів на T - входи сусідніх старших розрядів. Виходом лічильника є прямі виходи тригерів $Q_3Q_2Q_1$, де Q_3 - старший розряд. Після підрахунку

семи імпульсів на виході три розрядного лічильника установлюється двійковий код $Q_3Q_2Q_1=111$. Після приходу восьмого вхідного імпульсу лічильник перемикається у початковий нульовий стан послідовно (асинхронно) в часі. Вхід F служить для установлення лічильника в нульовий стан. За допомогою імпульсу по входу скидання F лічильник повертається в нульовий стан у будь-який момент часу. Часові діаграми лічильника показані на рис. 4.48,б.

Зміна станів тригерів відбувається при появі додатних імпульсів на їх лічильних входах (T). Через те, що їх входи з'єднані з інверсними виходами попередніх тригерів, то тригери старших розрядів перемикаються в разі появи на прямих виходах попередніх тригерів нульового сигналу. Після надходження восьмого імпульсу лічильник переходить у початковий стан і 9-й імпульс запише у лічильник цифру 1. Таким чином коефіцієнт лічби розглянутого лічильника $K_{лч} = 2^3 = 8$.

Якщо лічильник має m розрядів, то записане в нього число визначається за формулою:

$$M = Q_m 2^{m-1} + Q_{m-1} 2^{m-2} + \dots + Q_2 2^1 + Q_1 2^0,$$

де m – номер розряду (тригера); 2^m – вага m -го розряду; Q_m – стан виходу тригера m -го розряду.

Перевагою лічильників з послідовним переносом є простота схеми: збільшення розрядності виконується підключення необхідного числа тригерів. Основним недоліком послідовних (асинхронних) лічильників є їх низька швидкодія.

4.4.2.2. Віднімальні лічильники

У віднімальних лічильниках кожен черговий імпульс, що надходить до його входу, зменшує записане у лічильник число на одиницю. Віднімальний лічильник можна одержати з додавального одним з таких способів:

- зробити виходами лічильника інверсні виходи тригерів;

- з'єднати прямі виходи тригерів молодших розрядів з T - входами тригерів наступних розрядів і залишити виходами лічильника прямі виходи тригерів.

На рис. 4.49 наведена схема (а) і часові діаграми (б) віднімального лічильника, де прямі виходи попередніх тригерів Q_i з'єднані з T - входами тригерів наступних ($i+1$) розрядів. Поточне значення кількості вхідних імпульсів n -розрядного двійкового віднімального лічильника визначається за формулою $N_{\text{ПОТ}} = N_{\text{П}} - N$,

де $N_{\text{ПОТ}}$ – поточне значення кількості вхідних імпульсів;

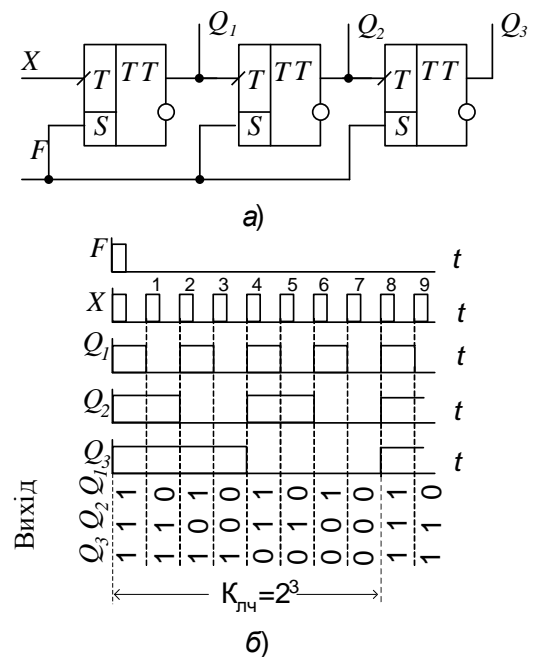


Рис. 4.49

N_{Π} – попередньо записане початкове число;

N – значення коду на виході лічильника.

Перед початком роботи за допомогою сигналу на вході F всі тригери лічильника встановлюються в стан 1 ($Q_1=Q_2=Q_3=1$), утворюючи вихідний код 111. Для цього вхід F об'єднує S установчі входи тригерів.

4.4.2.3. Реверсивні лічильники

Лічильники імпульсів, у яких можна вибрати один з двох режимів: режим додавання, чи режим віднімання, називаються реверсивними лічильниками. На рис. 4.50 наведена схема реверсивного лічильника імпульсів на JK -тригерах, у якому режим віднімання чи додавання вибирається сигналом E .

Якщо $E=1$, то лічильник буде працювати у режимі віднімання, а якщо $E=0$,

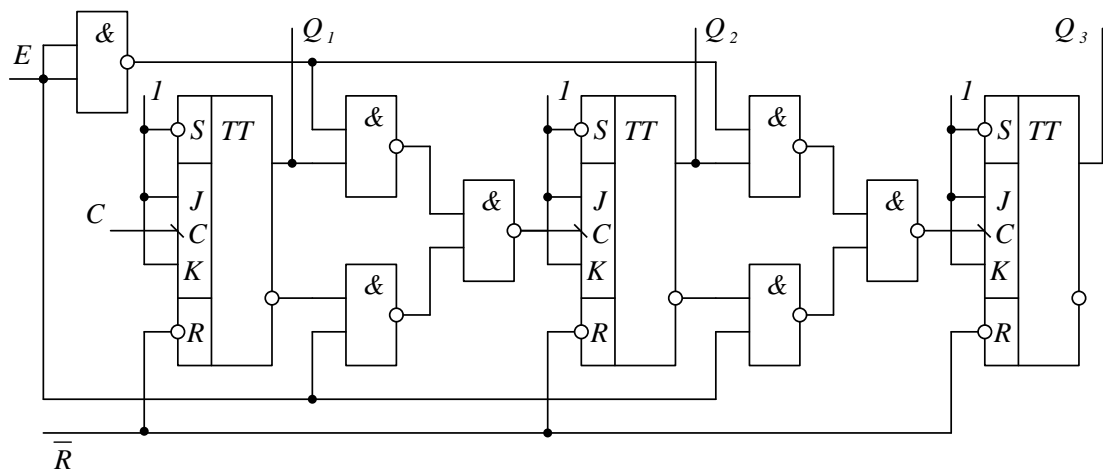


Рис. 4. 50

то в режимі додавання.

Табл. 4.14

R	C	+1	-1	D1	D2	D4	D8	Q1	Q2	Q4	Q8	≥9	≤0	Режим роботи
1	X	X	0	X	X	X	x	0	0	0	0	1	0	Встановлення нуля
1	X	X	1	X	X	X	x	0	0	0	0	1	1	
0	0	X	0	0	0	0	0	0	0	0	0	1	0	Попереднє (паралельне) встановлення
0	0	X	1	0	0	0	0	0	0	0	0	1	1	
0	0	0	X	1	X	X	1	Q _i =D _i				0	1	
0	0	1	X	1	X	X	1					1	1	
0	1		1	X	X	X	X	Лічба (підсумовування)				1	1	Підсумовування (пряма лічба)
0	1	1		X	X	X	X	Лічба (віднімання)				1	1	Віднімання (зворотна лічба)

Інтегральний реверсивний лічильник К155ИЕ6

Умовне зображення лічильника наведено на рис.4.51. Мікросхема має чотири інформаційних входів ($D1, D2, D4, D8$) для задачі лічильнику бажаного стану від 0 до 9, вхід C для введення в лічильник інформації з входів $D1, D2, D4, D8$. Входи $+1$ і -1 лічильні. Послідовність вхідних імпульсів подається на один із

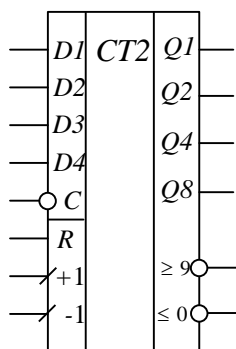


Рис. 4.51

цих входів в залежності від того, в якому напрямку підсумовуючому (прямому) чи віднімальному (зворотному) необхідно вести лічбу. Вхід R є пріоритетним і служить для встановлення нуля на всіх виходах лічильника.

Виходи $Q1, Q2, Q4, Q8$ – прямі виходи розрядів лічильника. Вихід переносу (≥ 9) і вихід позики (≤ 0) використовуються для послідовного з'єднання (каскадування) лічильників, у разі використання лічильника в якості подільника

і при циклічному запису в лічильник інформації з входів $D1, D2, D4, D8$.

Таблиця 14.14 пояснює роботу лічильника в різних режимах.

У режимі підсумовування сигнал перенесення з'являється на виході ≥ 9 під час переходу із стану $1001_2=9_{10}$ у стан 0000 , а в режимі віднімання сигнал позики з'являється на виході ≤ 0 при зміні стану 0000 на 1001 . Сигнал перенесення

(позики) формується зрізом відповідного лічильного імпульсу і продовжується, доки на відповідному вході (+1 чи -1) діє рівень логічного нуля, тобто стан виходу перенесення (займу) повторює стан входу (з урахуванням затримки сигналів у внутрішніх елементах).

Імпульси перенесення (займу) можна використати для циклічного записування в лічильник інформації з входів $D1, D2, D4, D8$, для чого необхідно з'єднати вхід C з відповідним виходом.

Якщо лічильник використовується в якості дільника частоти, то при з'єднанні входу C з виходом перенесення ≥ 9 коефіцієнт ділення буде $9-M$, де M – десятковий еквівалент двійкового коду на входах $D1, D2, D4, D8$. Максимальний коефіцієнт лічби $K_{лч}=10$ забезпечується без указанного зворотного зв'язку.

При прямому підрахунку на вході зворотної лічби повинна бути напруга високого рівня, а при зворотній лічбі висока напруга повинна бути на вході прямої лічби. При переході лічильника з режиму додавання в режим віднімання чи навпаки для попередження збоїв перед кожним перемиканням лічбу необхідно переривати встановленням на входах +1 і -1 рівня логічної одиниці.

4.4.2.4. Лічильники з довільним коефіцієнтом лічби ($K_{лч} \neq 2^m$)

За допомогою додаткового логічного елемента можна змінювати коефіцієнт лічби в межах $2^{m-1} < K_{лч} < 2^m$, для чого входи логічного елемента підключаються до виходів відповідних тригерів, а його вихід – до входів R примусового встановлення тригерів в нульовий стан, а інколи і до входів S – примусового встановлення тригерів в одиничний стан.

Прикладом такого лічильника може бути двійково-десятковий лічильник з $K_{лч} = 10$. При побудові таких лічильників використовуються два методи: метод виключення зайвих станів; метод керованого скидання.

Перший метод використовується при проектуванні пристроїв, що випускаються великими партіями.

Сутність методу керованого скидання полягає у тому, що формується сигнал скиду тригерів розрядних схем двійкового лічильника в разі появи на його виході коду, який збігається із заданим коефіцієнтом лічення.

Розглянемо порядок дій при побудові лічильника з $K_{лч} = 10$. Спочатку визначимо розрядність лічильника $2^{m-1} \leq 10 \leq 2^m$, де m - найменше число розрядів лічильника, необхідних для одержання $K_{лч} = 10$. Так як $2^m \geq 10$, то якщо взяти логарифм від цього виразу, знайдемо мінімальну кількість розрядів (тригерів) потрібних для побудови лічильника.

$$m \cdot \ln 2 \geq \ln 10 \Rightarrow m \geq \ln 10 / \ln 2 = 2,3 / 0,69 = 3,3, \text{ тобто } m=4.$$

На рис. 4.52, а наведена схема лічильника на тригерах $DD1 \dots DD4$.

Вхід F (встановлення "0") об'єднує входи R усіх тригерів, що дозволяє імпульсами на цьому вході обнулити лічильник. Нагадаємо, що вхід F є пріоритетним. Це означає, що команда цього входу виконується першочергово. На вхід X лічильника надходять імпульси, які підлягають підрахунку.

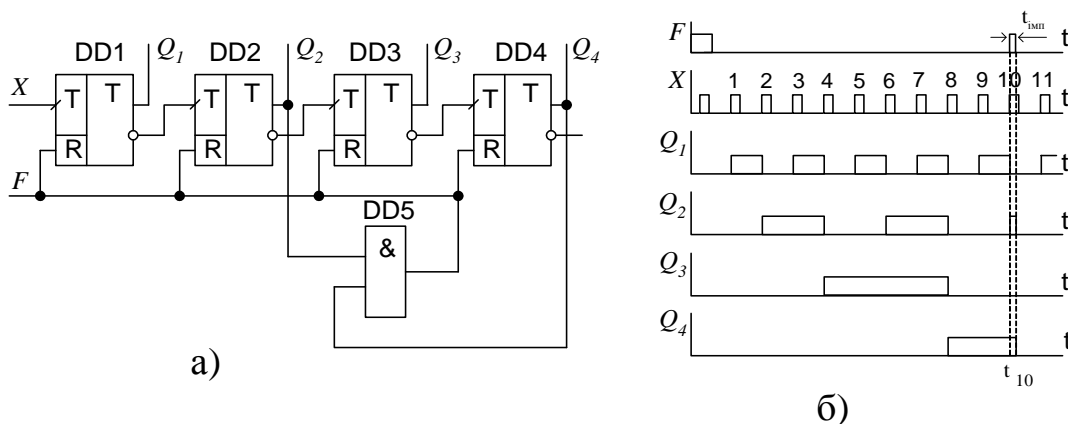


Рис. 4.52

На рис. 30.5, б наведені часові діаграми роботи лічильника. В момент $t=0$ імпульсом на вході F лічильник встановлюється в нульовий стан ($Q_1 = Q_2 = Q_3 = Q_4 = 0$). Після цього схема працює як звичайний підсумовуючий двійковий лічильник до моменту надходження 10-го імпульсу (t_{10}). В цей момент на виходах тригерів буде такий стан: $Q_1 = 0; Q_2 = 1; Q_3 = 0; Q_4 = 1$, тобто в лічильник записане в двійковому коді

число $C = Q_4 2^3 + Q_3 2^2 + Q_2 2^1 + Q_1 2^0 = (1010)_2 = (10)_{10}$. На виходах тригерів $DD2$ і $DD4$ буде вперше одночасно встановлені "1". Цей стан і використовується для примусового обнуління лічильника. Для цього використовується кон'юнктор (елемент І) $DD5$, на входи якого поступають сигнали з прямих виходів тригерів $DD2$ і $DD4$, а вихід приєднаний до входу F . У разі, коли $Q_2 = Q_4 = 1$, на виході $DD5$ сформується логічна одиниця яка визве обнуління лічильника. Таким чином, в інтервалі між 10-м і 11-м імпульсами відбудеться примусовий скид лічильника в нульовий стан. З приходом 11-го імпульсу в лічильник запишеться одиниця (рис. 4.52, б). Далі процес буде повторюватись через кожні 10 імпульсів.

Таким чином, розглянутий лічильник має коефіцієнт лічби $K_{лч} = 10$. Аналогічно можна побудувати лічильник з довільним коефіцієнтом лічби.

На рис.4.53 наведена логічна структурна схема лічильника з послідовним перенесенням К155ІЕ5 (а) і його умовне зображення на схемах (б). Він складається з чотирьох JK -тригерів, які працюють в режимі T -тригерів. Спрацьовування тригерів відбувається від'ємними перепадами вхідних

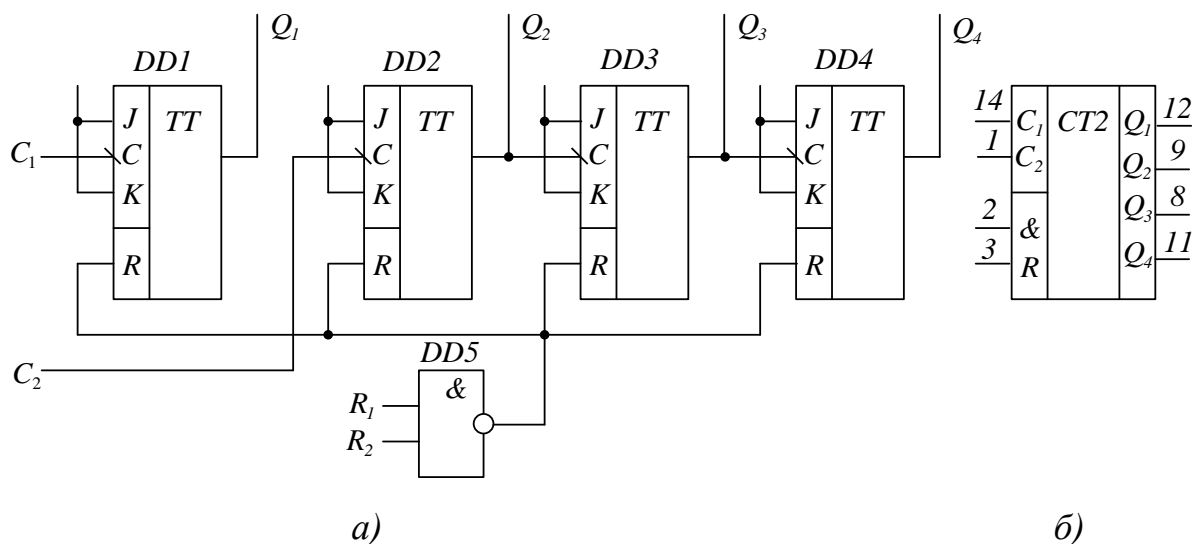


Рис. 4.53

імпульсів. Три тригери об'єднані в послідовне коло, а четвертий $DD1$ – самостійний. Така структура дозволяє включати їх окремо, а також по різному включати їх по між Q собою.

Тригери $DD2 - DD4$ утворюють лічильник-дільник на 8. При послідовному з'єднанні усіх тригерів (вихід Q_1 поєднати з входом C_2) одержимо лічильник - дільник на 16.

Робота лічильника в даному випадку визначається таблицею 4.15. Логічний елемент $DD5$ забезпечує примусове встановлення усіх тригерів у нульовий стан і зупинку лічби під час одночасної дії на його входах R_1 і R_2 логічних одиниць. Дія логічного елемента $DD5$ характеризується таблицею 4.16.

Таблиця 4.15

Номер вхідного імпульсу	Виходи			
	Q_4	Q_3	Q_2	Q_1
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

Шляхом відповідних з'єднань входів C_1, C_2, R_1 і R_2 з виходами Q_1, Q_2, Q_3 і Q_4 можна забезпечити різні коефіцієнти лічби (ділення) менші 16.

Оскільки логічний елемент $DD5$ має два входи, то за його допомогою можна забезпечити такі коефіцієнти лічби (ділення), які в двійковому коді мають дві одиниці: $3_{10}=011_2$; $5_{10}=101_2$; $6_{10}=110_2$; $9_{10}=101_2$; $10_{10}=1010_2$; $12_{10}=1100_2$.

Для забезпечення коефіцієнтів лічби 7, 11, 13, і 15 необхідно мати тривходову схему І-НЕ, що можна зробити підключенням додатково логічного розширювача за І.

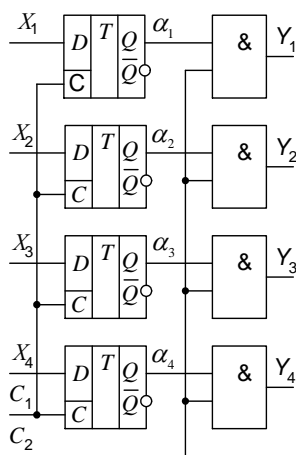
Таблиця 4.16

Входи		Режим
R_1	R_2	
0	0	Лічба
0	1	
1	0	
1	1	$Q_1=Q_2=Q_3=1$ $Q_4=0$, зупинка лічби

4.4.3. Регістри

Регістри – це електронні пристрої, побудовані на основі тригерів і призначені для приймання, зберігання, перетворення і видачі інформації у формі двійкових чисел. В регістрах під дією вхідних імпульсів циркулює одна або декілька кодових одиниць. Для зберігання кожного двійкового розряду в регістрі використовується один тригер. Таким чином, кількість розрядів двійкового числа, яке може зберігати регістр визначається кількістю тригерів, що входять до його складу. Крім тригерів до складу регістрів входять комбінаційні елементи, які виконують допоміжну роль.

Регістри використовуються в якості:



- керуючих і запам'ятовуючих пристроїв;
- генераторів і перетворювачів кодів;
- лічильників і дільників частоти;
- вузлів часової затримки та ін.

За способом записування і видачі двійкових кодів розрізняють паралельні (пам'яті), послідовні (здвигові) і послідовно-паралельні регістри, в яких інформація записується послідовно, а зчитується паралельно..

Рис. 4.54

4.4.3.1. Паралельні регістри (регістри пам'яті)

Паралельні регістри використовуються для записування, збереження і виводу інформації представлені двійковим кодом. У паралельних регістрах записування і видача інформації виконується одночасно (паралельно) усіма розрядами. Паралельні регістри використовуються як пам'ять з великою швидкодією.

Паралельні регістри представляють собою набір синхронних тригерів, кожен з яких зберігає один розряд двійкового числа, і додатково схем множення. На рис. 4.54 наведена схема 4-х розрядного паралельного регістра, виконана на синхронних *D*- тригерах і схемах множення *I*.

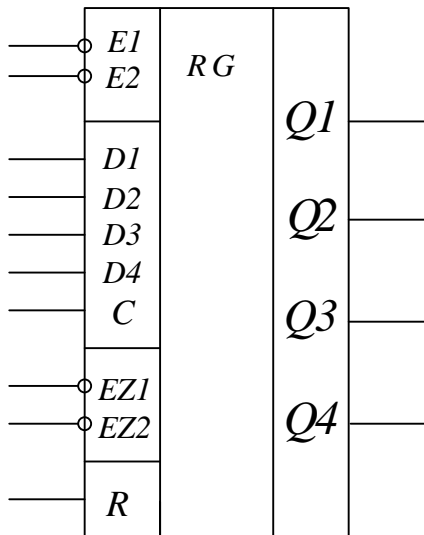


Рис. 4.55

Схема має інформаційні входи X_1, \dots, X_4 , керуючий вхід тригерів C_1 і - вихідних каскадів C_2 , виходи Y_1, \dots, Y_4 , виходи тригерів $\alpha_1, \dots, \alpha_4$.

Регістр пам'яті може працювати в таких режимах:

- запису (введення) інформації;
- зберігання інформації;
- видачі (зчитування) інформації.

Введення (запис) і видача (зчитування) інформації відбувається одночасно в усіх розрядах паралельним кодом.

Табл. 4.17. Внутрішні стани регістра К155ИР15

Входи					Виходи	Режим
R	C	E1	E2	D_i	Q_i	
0	┐	0	0	0	0	Паралельне введення
0	┐	0	0	1	1	
0	*	1	*	*	Q_i^n	Зберігання (пам'ять)
0	*	*	1	*	Q_i^n	
1	*	*	*	*	0	Встановлення нулів (очищення)

Режим запису інформації. Запис інформації відбувається в разі, якщо $C_{n1} = 1$, а $C_{n2} = 0$. При цьому інформація, що діє на інформаційних входах X_{n1}, \dots, X_{n4} , запишеться у відповідні розряди тригерів, тобто $\alpha_{ni} = X_{ni}$, де $i = 1, \dots, 4$ – номер розряду, а n – номер такту. Інформація на виходах буде відсутня $Y_{ni} = C_{n2}\alpha_{ni} = 0$.

Режим зберігання інформації. Записана в тригери інформація буде зберігатися, якщо на керуючі входи регістра подати нулі, тобто $C_{n1} = C_{n2} = 0$. У даному разі $\alpha_{ni} = \alpha_{(n-1)i}$, $Y_{ni} = C_{n2}\alpha_{ni} = 0$, тобто регістр зберігає раніше записану інформацію.

Режим видачі інформації. Для видачі інформації необхідно подати до керуючих входів такі сигнали: $C_{n1} = 0$, $C_{n2} = 1$. При цьому $\alpha_{ni} = \alpha_{(n-1)i}$, $Y_{ni} = C_{n2}\alpha_{ni} = \alpha_{ni}$, тобто відбувається паралельна видача інформації.

Табл.4.18. Вихідні стани регістра K155IP15

Входи			Виходи Q_i	Режим вихідних каскадів
Виходи регістра (входи буферів)	$EZ1$	$EZ2$		
0	0	0	0	Вивід інформації
1	0	0	1	
*	1	*	Z	Виходи відключені (високоомний стан)
*	*	1	Z	

Нарощування розрядності регістрів пам'яті досягається додаванням потрібного числа тригерів та схем *I*.

Регістри пам'яті випускаються у вигляді інтегральних схем. На рис. 4.55 приведене умовне зображення інтегральної мікросхеми регістра пам'яті K155IP15. Він складається з чотирьох *D*-тригерів з незалежними інформаційними входами ($D1, \dots, D4$) і спільним входом синхронізації *C*. Має також два рівнозначних дозволяючі входів $E1$ і $E2$, вхід встановлення нулів *R*, два входи $EZ1$ і $EZ2$ для переведення регістра у третій стан і чотири прямих виходів ($Q1, \dots, Q4$).

Роботу регістра характеризують таб. 4.17 і 4.18.

Паралельне введення інформації в тригери з входів $D1, \dots, D4$ відбувається фронтом 0,1 тактових імпульсів. При цьому на обох дозволяючі входах $E1$ і $E2$ і на вході встановлення нулів повинні бути логічні нулі.

Якщо до моменту надходження тактового імпульсу на вхід *C* на одному чи обох входах $E1$ і $E2$ присутні логічні одиниці, то тригери регістра зберігають попередню інформацію.

З надходженням на вхід *R* логічної одиниці відбувається одночасне очищення регістра (встановлення нулів) незалежно від станів інших входів.

Входи $EZ1$ і $EZ2$ керують вихідними буферними каскадами. Логічні нулі на цих входах не впливають на роботу регістра. Якщо на будь який з входів $EZ1$,

EZ2 подати логічну одиницю, то всі виходи регістра відключаються і він переходить у третій (високоомний) стан.

4.4.3.2. Зсувні (послідовні) регістри

Послідовні регістри виконують операцію зсуву під час послідовного введення чи виведення інформації. Сутність зсуву полягає в тому, що з надходженням кожного тактового імпульсу відбувається перезапис (зсув) вмісту тригера кожного розряду в сусідній розряд без зміни порядку надходження одиниць і нулів. Таким чином, кожний тригер регістра одночасно приймає інформацію з попереднього розряду і передає у наступний без зміни порядку надходження нулів та одиниць:

$$Q_i^n = Q_{i-1}^{n-1},$$

де $i=2, 3, 4, \dots, m$ – кількість розрядів (тригерів) регістра; n – номер такту.

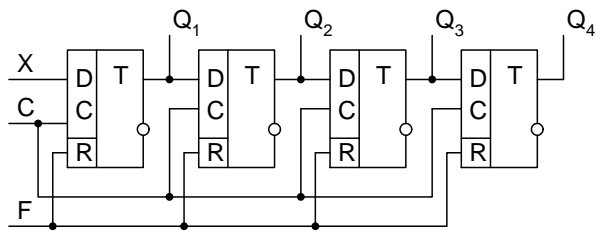
Якщо зсув інформації здійснюється в одному напрямку, то достатньо з'єднати виходи попереднього тригера із входами наступного. Інформація, яка надходить до входу X , під час n -го такту з'явиться на виході Q_m регістра через m тактів.

При зсуву інформації праворуч після кожного тактового імпульсу біт з більш старшого розряду зсувається в молодший, а при зсуву ліворуч – навпаки.

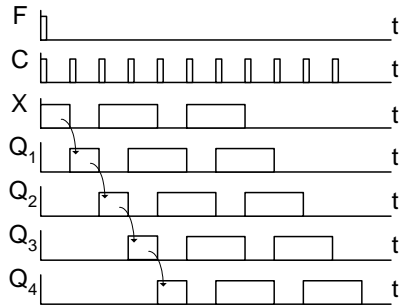
На умовних позначеннях символом регістра, як і регістра пам'яті, служать літери RG і стрілки, які вказують напрямок зсуву: \rightarrow праворуч; \leftarrow ліворуч; \leftrightarrow реверсивний.

На рис. 4.56, а приведена схема 4-х розрядного регістра з послідовним введенням інформації і зсувом її праворуч, а на рис. 4.56, б часові діаграми його роботи.

Введення інформації здійснюється послідовно, розряд за розрядом, по входу X з наступним зсувом інформації праворуч на один розряд кожним



а)



б)

Рис. 4.56

імпульсом синхронізації. Вхід F забезпечує ($F=1$) встановлення нульового стану регістра.

Регістр працює наступним чином:

1. При $F^n = 1$ на виходах усіх тригерів встановлюються логічні нулі, тобто $Q_1^n = Q_2^n = Q_3^n = Q_4^n = 0$, незалежно від значень сигналів на X і C входах.

2. При $F^n = 0, C^n = 0$ стани тригерів не змінюються, тобто,

$$Q_1^n = Q_1^{n-1}; Q_2^n = Q_2^{n-1}; Q_3^n = Q_3^{n-1}; Q_4^n = Q_4^{n-1}.$$

3. При $F^n = 1, C^n = 1$ кожний

D - тригер запише інформацію, яка була на його вході на попередньому $n-1$ такті, тобто,

$$Q_1^n = X^{n-1}; Q_2^n = Q_1^{n-1}; Q_3^n = Q_2^{n-1}; Q_4^n = Q_3^{n-1}.$$

Таким чином, відбуваються зсув інформації від молодшого розряду (тригера) до старшого. На виході Q_4 кожний сигнал з'явиться через чотири такти, рахуючи з моменту подачі його до входу X . Цю властивість регістра зсуву використовують для затримки цифрової інформації на задане число тактових інтервалів.

Крім зберігання інформації, регістр зсуву виконує перетворення послідовного двійкового коду в паралельний, паралельного - в послідовний, виконує арифметичні і логічні операції, часову затримку передачі цифрової інформації.

У реверсивних регістрах зсув інформації може здійснюватися в обох напрямках, тому вихід кожного розряду має бути з'єднаний через логічні елементи із входами попереднього й наступного розрядів.

Універсальний регістр

Універсальним регістром називається реверсивний регістр зсуву, в якому передбачена можливість паралельного занесення інформації, тобто в універсальному регістрі поєднані властивості паралельних і послідовних регістрів. Сучасна електронна промисловість випускає універсальні регістри у вигляді інтегральних мікросхем, які, залежно від спеціальних керівних сигналів, можуть працювати як у режимі послідовного, так і

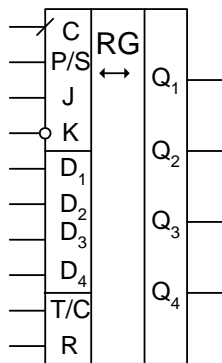


Рис. 4.57

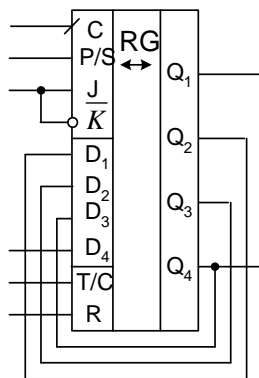


Рис. 4.58

паралельного регістрів.

На рис. 4.57 наведено умовне позначення мікросхеми універсального 4-х розрядного регістра 564ИР9.

Регістр може працювати в наступних режимах: паралельного вводу – паралельного виводу; паралельного вводу – послідовного виводу; послідовного вводу – паралельного виводу; послідовного вводу – послідовного виводу. За рахунок

зовнішніх з'єднань виводів мікросхеми може відбуватись зсув інформації як вліво, так і в право. Виводи мікросхеми регістра мають наступні призначення:

- входи D_1, \dots, D_4 – для паралельного введення інформації;
- входи J і \bar{K} – для послідовного введення інформації;
- вхід синхронізації C (тактовий вхід);
- вхід P/S – для завдання режиму введення

(паралельний/послідовний);

- вхід T/C – для завдання видачі інформації у прямому або оберненому кодї;

- вхід R – для встановлення нульового стану регістра;

- Q_1, \dots, Q_4 – виходи розрядів регістра.

Введення інформації паралельним кодом відбувається, якщо на вхід P/S подати сигнал логічної одиниці. В разі $P/S=0$, введення інформації, що

подається на входи J і \bar{K} , відбувається послідовним кодом. Вхід T/C керує вихідними сигналами: якщо $T/C = 1$, то інформація на виході представляється у прямому коді, якщо $T/C = 0$ – в інверсному коді.

На рис. 4.58 показано вмикання регістра при роботі його в реверсивному режимі. Для зсуву інформації вправо необхідно на керуючий вхід P/S подати логічний нуль, вхідну інформацію вводити через об'єднані входи J і \bar{K} , а вихідну інформацію знімати з виходу Q_4 . Для зсуву інформації вліво необхідно на вхід P/S подати логічну одиницю. Інформація у даному разі вводиться через вхід D_4 , а знімається з виходу Q_1 .

4.4.3.3. Кільцеві лічильники на регістрах

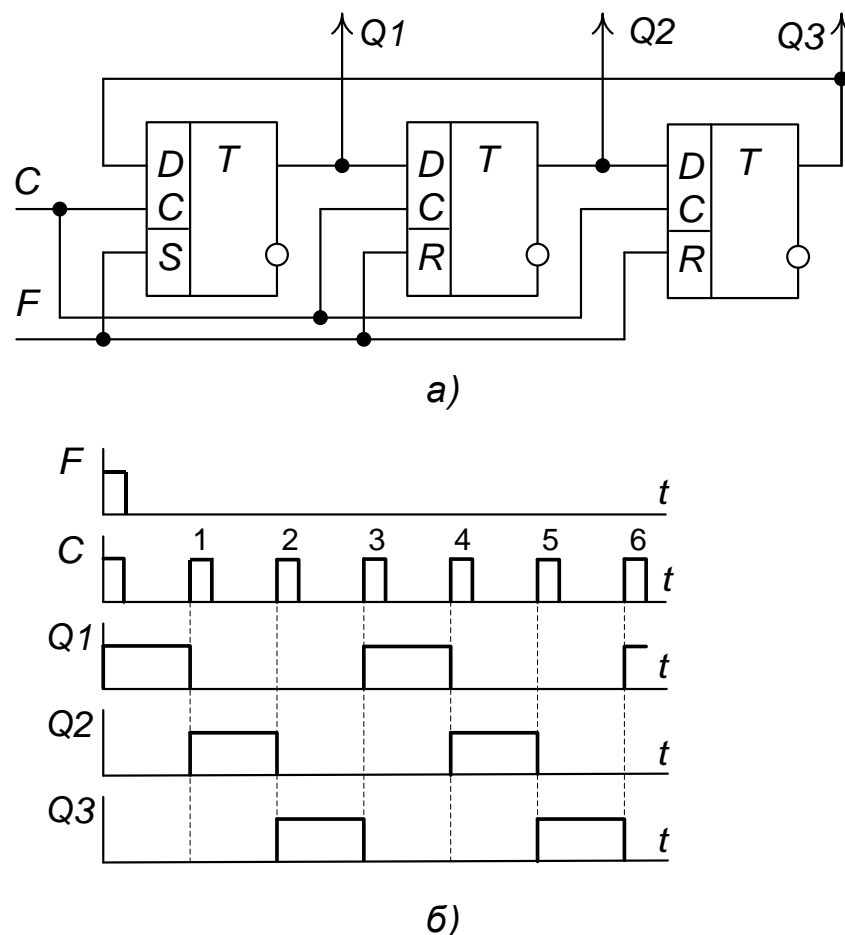


Рис.4.59

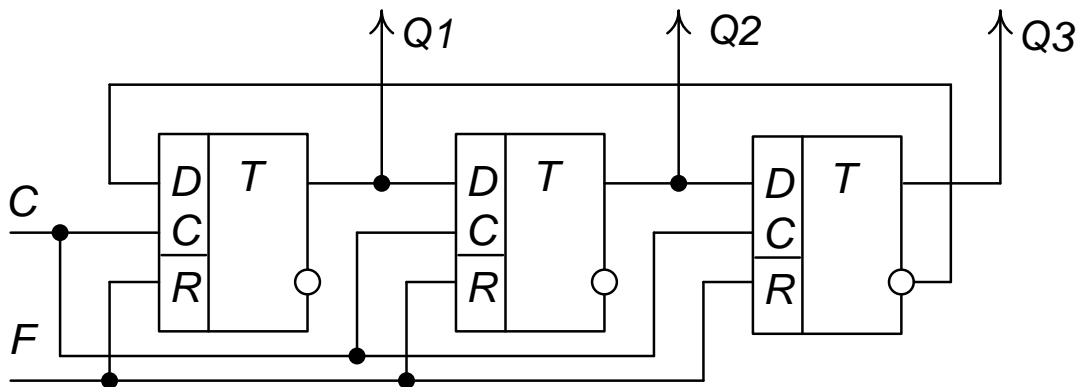
Регістри зсуву використовуються для побудови кільцевих лічильників (розподільників імпульсів). Такий лічильник представляє собою зсувний регістр, в якого інформаційний вхід першого тригера з'єднаний з прямим або інверсним виходом тригера останньої ступені, утворюючи замкнене кільце. На рис. 4.59, *a*, *б* показана схема трирозрядного кільцевого лічильника, зібраного на *D*- тригерах, і його часові діаграми. Прямий вихід третього тригера з'єднаний з інформаційним входом першого тригера. До початку роботи у перший розряд регістра вводиться логічна одиниця, а в інші розряди – вводяться логічні нулі. Кожний із виходів переходить в активний стан з частотою $f_{\text{вих}} = f_{\text{вх}}/m$, де m – число тригерів. Коефіцієнт лічби такого кільцевого лічильника дорівнює числу тригерів $K_{\text{лч}}=m$.

Недоліком такого лічильника є:

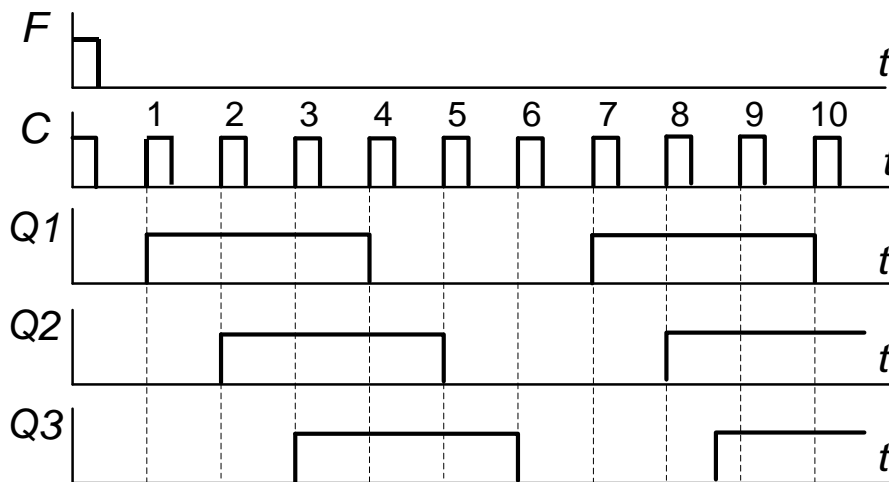
1. Збільшена затрата тригерів і відповідно більші економічні і енергетичні затрати.
2. Можливість збоїв під впливом завад, після яких лічильник самостійно не виправиться.

Лічильник Джонсона

Коефіцієнт лічби кільцевого лічильника можна збільшити до $K_{лч}=2m$, якщо інверсний вихід тригера останньої ступені з'єднати з D входом тригера



а)



б)

Рис.4.60

першого розряду.

Такий лічильник називається лічильником Джонсона. Функціональна схема і часові діаграми, пояснюючі роботу такого лічильника, зображені на рис. 4.60, а, б. Після встановлення всіх тригерів у нульовий стан на вході D першого тригера буде логічна одиниця, яка буде з кожним тактовим імпульсом, передаватись до наступного розряду.

На вході першого розряду логічна одиниця залишається до тих пір, доки не появиться одиниця на прямому виході останнього розряду $Q_3=1$, тобто доки не заповняться одиницями усі розряди лічильника. За рахунок зворотного зв'язку після m (у нашому прикладі $m=3$) одиниць по лічильнику піде хвиля m нулів і т.д. Коефіцієнт лічби лічильника Джонсона $K_{лч}=2m$.

Запитання для самоконтролю

1. Охарактеризуйте, за якими ознаками цифрові пристрої (ЦП) поділяються на комбінаційні і послідовні.
2. Поясніть, які пристрої називаються тригерами і де вони використовуються.
3. Наведіть структурну схему тригерного пристрою. Поясніть, які входи і виходи має такий пристрій та їх призначення.
4. Назвіть ознаки за якими класифікуються тригери.
5. Наведіть таблицю істинності, логічне рівняння та схему на ЛЕ АБО-НЕ асинхронного RS -тригера.
6. Поясніть, яку і чому асинхронний RS -тригер на ЛЕ АБО-НЕ має заборонену комбінацію вхідних сигналів.
7. Поясніть, які тригери називаються синхронними. Яке призначення входу синхронізації? Які переваги має синхронний тригер в порівнянні з асинхронним?
8. Наведіть схему і поясніть роботу синхронного RS - тригера побудовану на ЛЕ І-НЕ.
9. Наведіть таблицю істинності, логічне рівняння і схему D - тригера.
10. Поясніть, який тригер називається T - тригером. Нарисуйте його схему і поясніть роботу.
11. Поясніть, що таке JK - тригер. Наведіть таблицю істинності асинхронного JK - тригера, логічне рівняння і схемну реалізацію.
12. Наведіть схему, умовне зображення і таблицю істинності синхронного JK - тригера.

13. Поясніть, в чому полягає універсальність JK - тригера.
14. Наведіть приклади використання JK - тригера в режимі T - тригера.
15. Поясніть включення JK - тригера в режимі D -тригера.
16. Поясніть, як будуються двоступеневі тригери (тригери з динамічним керуванням) і в чому їх перевага.
17. Дайте визначення, які цифрові пристрої називаються лічильниками і якими основними параметрами вони характеризуються.
18. Перелічіть, за якими ознаками класифікуються лічильники.
19. Дайте визначення додавального лічильника.
20. Нарисуйте схему трьохрозрядного додавального лічильника і поясніть його роботу. Чому дорівнює коефіцієнт лічби такого лічильника?
21. Перелічіть переваги і недоліки лічильників з послідовним перенесенням.
22. Дайте визначення віднімального лічильника. Як з підсумовуючого лічильника одержати віднімальний лічильник?
23. Поясніть, як будуються лічильники з $K_{дч} \neq 2^n$.
24. Приведіть схему двійково-десятькового лічильника і поясніть її роботу.
25. Поясніть, які пристрої називаються регістрами, на яких елементах вони будуються і де використовуються.
26. Перелічіть, за якими признаками класифікуються регістри.
27. Поясніть сутність роботи паралельного регістра (регістра пам'яті). На яких елементах вони будуються?
28. Приведіть схему регістра пам'яті і поясніть, в яких режимах він може працювати.
29. Наведіть умовне зображення інтегральних регістрів пам'яті на схемах.
30. Поясніть сутність роботи регістра зсуву. Як вони зображуються на схемах?
31. Наведіть схему регістра зсуву і поясніть її роботу.

32. Поясніть, які регістри називаються універсальними.

33. Поясніть роботу кільцевого лічильника на основі регістра зсуву.

Чому дорівнює його коефіцієнт лічби?

34. Поясніть, що таке лічильник Джонсона. Приведіть його схему і поясніть роботу. Чому дорівнює його коефіцієнт лічби?

Розділ 5. Цифро-аналогові та аналого-цифрові перетворювачі

Тема 5.1. Цифро-аналогові перетворювачі (ЦАП)

5.1.1. Принцип перетворення цифрового коду в аналоговий сигнал.

Області застосування ЦАП

Сучасні електронні пристрої виконують обробку як аналогової, так і цифрової інформації, причому частка цифрової обробки інформації весь час зростає. Сигнали об'єктів керування, вимірювальні сигнали є, здебільшого, аналоговими. Аналого-цифрові (АЦП) і цифро-аналогові (ЦАП) перетворювачі є своєрідними ланками зв'язку між аналоговою і цифровою частинами електронних пристроїв.

Цифро-аналогові перетворювачі. Цифро-аналогові перетворювачі (ЦАП) призначені для перетворення цифрового сигналу в аналоговий у вигляді напруги (іноді струму). ЦАП використовують у системах керування технологічними процесами, для узгодження цифрових пристроїв вимірювання і керування з пристроями, які керуються аналоговими сигналами, в аналогових мікропроцесорах, в дисплеях, графопобудовниках, робототехніці та ін.

Миттєве значення напруги на виході ЦАП пропорційне “вазі” присутнього на його вході двійкового коду, тобто його десятковому еквіваленту, рис.5.1:

$$U_{\text{вих}} = \Delta U \cdot C, \text{ де}$$

- ΔU – крок квантування;
- C – число в двійковому коді.

$$C = Q_n 2^{n-1} + Q_{n-1} 2^{n-2} + \dots + Q_2 2^1 + Q_1 2^0,$$

де 2^{n-1} - “вага” n -го розряду;

Q_1, \dots, Q_n – коефіцієнти відповідних двійкових розрядів, які мають дискретне значення **1** або **0**.

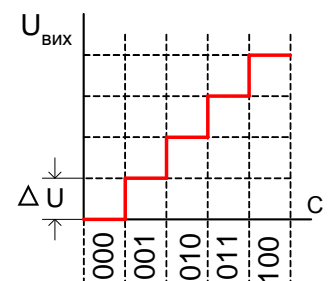


Рис. 5.1

Наприклад, якщо на вході присутній числовий код C (101101), то напруга на виході ЦАП буде дорівнювати:

$$U_{\text{вих}} = \Delta U \cdot C = \Delta U(1 \cdot 2^5 + 1 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^0) = 43 \Delta U.$$

Цифро-аналогове перетворення полягає в тому, що для вхідного паралельного n - розрядного коду спочатку отримують струм I_0 , пропорційний значенню числа C , а потім перетворюють його у вихідну напругу. Значення струму I_0 визначається сумою еталонних струмів I_i , які створюються для кожного розряду числа

$$I_0 = Q_n I_n + \dots + Q_i I_i + \dots + Q_2 I_2 + Q_1 I_1.$$

Підраховуються струми тільки тих розрядів, для яких $Q_i=1$. Значення еталонних струмів I_i пропорційні вазі позиції двійкового числа і зменшуються у два рази при переході від старшого до сусіднього молодшого розряду.

Схема ЦАП включає:

- джерело еталонної напруги $U_{\text{ет}}$;
- резистивну матрицю для формування еталонних струмів;
- набір ключів для комутації струмів до входу підсилювача;
- інвертуючий операційний підсилювач для перетворення струму у вихідну напругу;
- цифрову керуючу схему (ЦКС).

Основу ЦАП складає матриця резисторів, приєднаних до входу підсилювача ключами, які керуються двійковим кодом цифрової комутуючої схеми (ЦКС) (наприклад, кодом лічильника або регістра).

Резистивні матриці бувають двох типів:

1. матриці з набору двійково-зважених за номіналами резисторів;
2. матриці з резисторів лише двох номіналів R - $2R$.

5.1.2. ЦАП з матрицею двійково-зважених резисторів

Схема ЦАП з резистивною матрицею двійково-зважених опорів $R - 2R - \dots - 2^{n-1}R$ приведена на рис. 5.2. У цій схемі опори резисторів матриці

подвоюються при переході від старшого розряду до молодшого, а еталонні струми, навпаки, зменшуються у два рази.

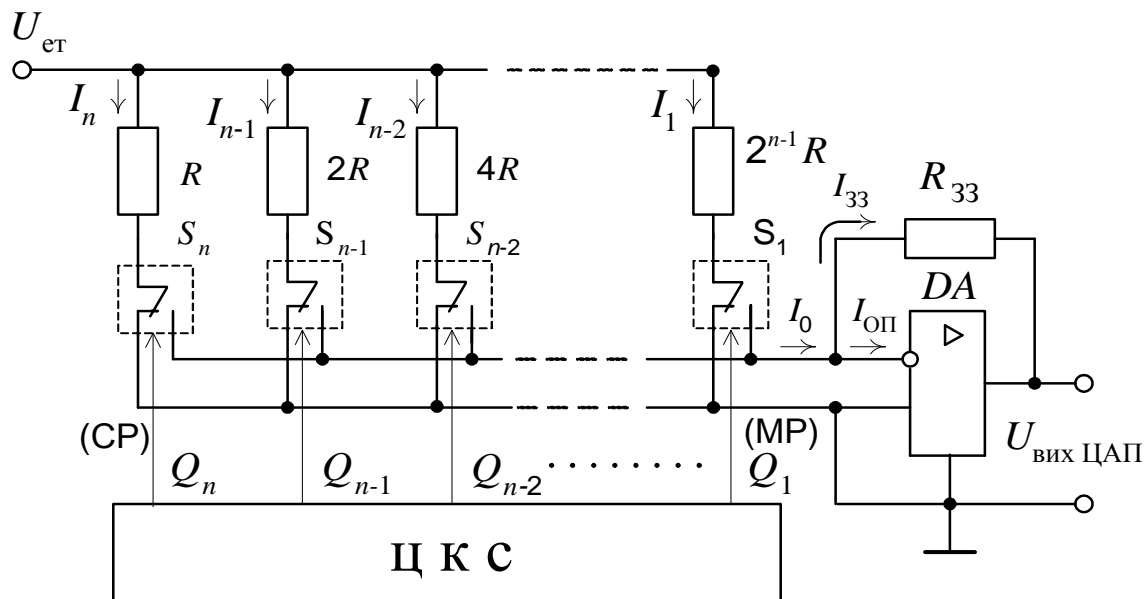


Рис. 5.2

ЦКС задає стани безконтактних ключів S_1, \dots, S_n у залежності від коефіцієнтів відповідних розрядів (Q_1, \dots, Q_n) числа. Кожний з ключів зв'язує ваговий резистор даного розряду з інверсним входом ОП (якщо $Q_i=1$) або з нульовою шиною (якщо $Q_i=0$).

Таким чином, на вхід ОП надходить загальний струм I_0 , який дорівнює сумі струмів тих розрядів, в яких вхідні сигнали $Q_i=1$:

$$I_0 = I_n Q_n + I_{n-1} Q_{n-1} + I_{n-2} Q_{n-2} + \dots + I_1 Q_1 = \frac{U_{ет}}{2^0 R} Q_n + \frac{U_{ет}}{2^1 R} Q_{n-1} + \frac{U_{ет}}{2^2 R} Q_{n-2} + \dots + \frac{U_{ет}}{2^{n-1} R} Q_1 = \frac{U_{ет}}{2^{n-1} R} (Q_n \cdot 2^{n-1} + Q_{n-1} \cdot 2^{n-2} + Q_{n-2} \cdot 2^{n-3} + \dots + Q_1 \cdot 2^0) = \frac{U_{ет}}{2^{n-1} R} C,$$

де $C = Q_n \cdot 2^{n-1} + Q_{n-1} \cdot 2^{n-2} + Q_{n-2} \cdot 2^{n-3} + \dots + Q_1 \cdot 2^0$ - двійковий код числа на виході ЦКС.

Напряга на виході ОП ($U_{вихЦАП}$) визначається:

$$U_{вихЦАП} = -I_0 R_{33} = -\frac{U_{ет} R_{33}}{2^{n-1} R} \cdot C,$$

тобто, напруга на виході ЦАП пропорційна вазі діючого на вході коду і може мати 2^n дискретних значень в діапазоні від 0 (коли $Q_1=Q_2=\dots=Q_n=0$) до

$$U_{\text{вихмакс}} = -\frac{U_{\text{ет}} R_{33}}{2^{n-1} R} (2^n - 1) \quad (\text{якщо } Q_1=Q_2=\dots=Q_n=1).$$

Шаг (рівень) квантування:
$$\Delta U = \frac{-U_{\text{ет}} R_{33}}{2^{n-1} R}.$$

Якщо $R_{33} = R/2$, то
$$\Delta U = -U_{\text{ет}} / 2^n.$$

Основним недоліком розглянутої схеми ЦАП є те, що при великій кількості розрядів вхідного числа C технологічно трудно одержати достатньо точні опори резисторів, номінали яких мають широкий діапазон $R_n/R_1=2^{n-1}$ (наприклад, при $n=7$, величини опорів резисторів складають від R до $64R$).

5.1.3. ЦАП з матрицею R-2R

Розглянемо схему ЦАП з резистивною матрицею R-2R. Вона є більш технологічною, тому що необхідні резистори тільки двох номіналів R і $2R$. Схема ЦАП на основі матриці R-2R приведена на рис. 5.3.

Матриця R-2R має такі властивості:

- опір в усіх вузлах матриці (1, 2, 3, ..., n) дорівнює R незалежно від положення ключів;
- коефіцієнт передачі напруги між сусідніми вузловими точками дорівнює 0,5.

Напруга на виході ЦАП визначається виразом:

$$U_{\text{вихЦАП}} = -I_0 \cdot R_{33},$$

де $I_0 = I_n \cdot Q_n + I_{n-1} \cdot Q_{n-1} + I_{n-2} \cdot Q_{n-2} + \dots + I_1 \cdot Q_1.$

Через те, що напруга між сусідніми вузлами зменшується вдвічі, струми сусідніх розрядів також зменшуються вдвічі.

$$I_n = U_{\text{ет}} / 2R; \quad I_{n-1} = U_{\text{ет}} / 2^2 R; \quad I_{n-2} = U_{\text{ет}} / 2^3 R; \quad \dots \quad I_1 = U_{\text{ет}} / 2^n R.$$

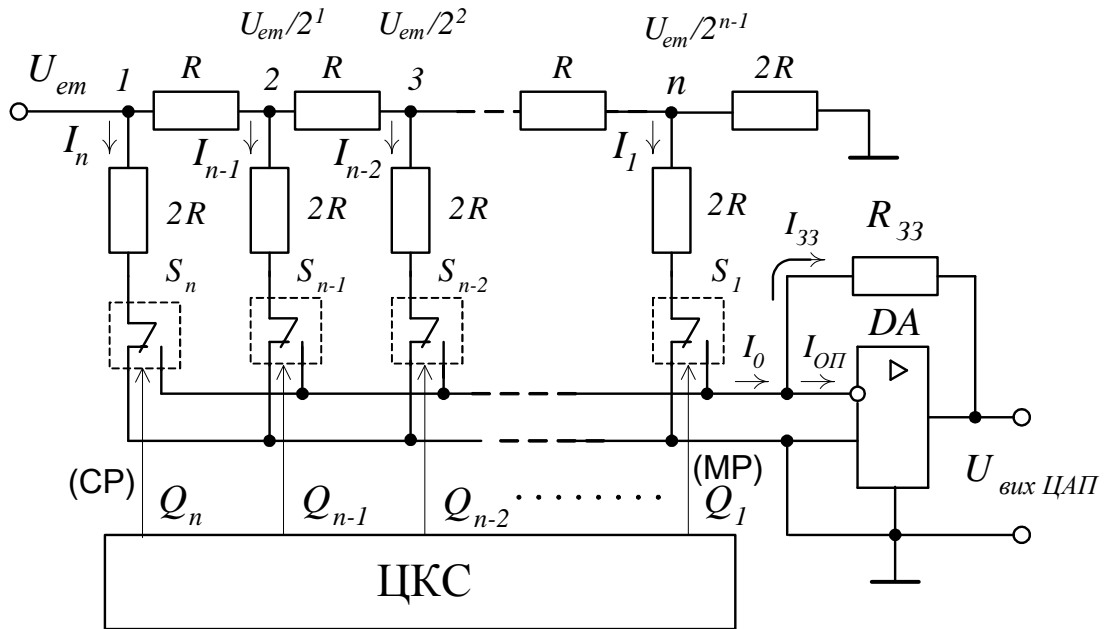


Рис. 5.3

$$I_0 = (U_{ет}/2R) \cdot Q_n + (U_{ет}/2^2R) \cdot Q_{n-1} + (U_{ет}/2^3R) \cdot Q_{n-2} + \dots + (U_{ет}/2^nR) \cdot Q_1 =$$

$$= (U_{ет}/2^nR) (Q_n 2^{n-1} + Q_{n-1} \cdot 2^{n-2} + Q_{n-2} \cdot 2^{n-3} + \dots + Q_1 2^0) = (U_{ет}/2^nR) C.$$

Вихідна напруга ЦАП $U_{вих\ ЦАП} = -(U_{ет} R_{33} / 2^n R) C = -\Delta U \cdot C.$

У разі, якщо $R_{33} = R$, то $U_{вих\ ЦАП} = -(U_{ет} / 2^n) C = -\Delta U \cdot C,$

де $\Delta U = U_{ет} / 2^n$ – крок квантування.

Тема 5.2. Аналого-цифрові перетворювачі (АЦП)

Аналого-цифрові перетворювачі (АЦП) у функціональному відношенні виконують функцію обернену ЦАП, тобто перетворюють аналогові сигнали у цифровий код.

Аналого-цифровий перетворювач є невід'ємною складовою частиною будь-якого цифрового приладу. Виготовляються аналого-цифрові перетворювачі у вигляді однієї або декількох мікросхем.

Один із варіантів побудови АЦП приведений на рис. 5.4. До складу схеми входять такі пристрої:

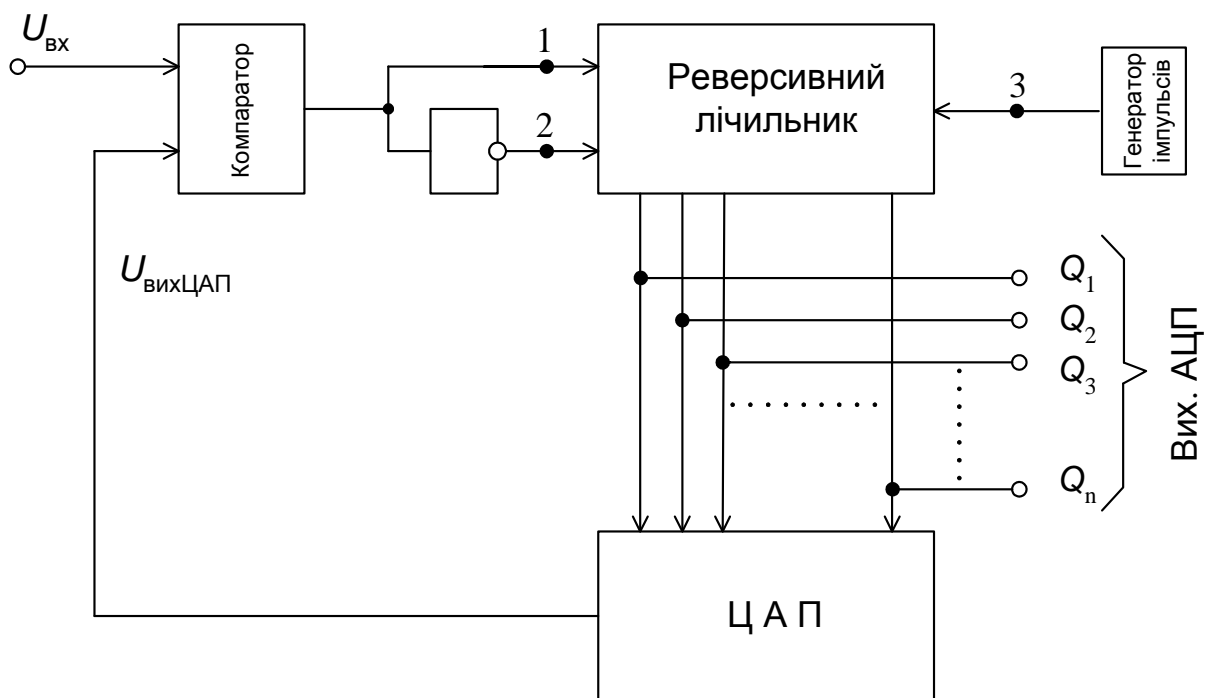


Рис. 5.4

- компаратор (схема порівняння);
- генератор імпульсів (ГІ);
- реверсивний лічильник (РЛ);
- ЦАП;
- інвертор.

Робота АЦП. При надходженні імпульсів від ГІ на вхід 3 реверсивного лічильника (РЛ), останній виконує підрахування імпульсів у залежності від надходження сигналів на його входи 1 і 2 від компаратора. Компаратор порівнює вхідний аналоговий сигнал $U_{вх}$ з вихідною напругою ЦАП $U_{вихЦАП}$. Якщо $U_{вх} > U_{вихЦАП}$, то на вхід 1 РЛ надходить сигнал "1", а на вхід 2 – сигнал "0". РЛ виконує підрахунок імпульсів, які надходять від ГІ у прямому напрямку, тобто працює у режимі додавання. Якщо $U_{вх} < U_{вихЦАП}$, то на виході компаратора і відповідно на вході 1 РЛ формується сигнал "0" а на вході 2 – "1" і РЛ переходить в режим віднімання.

Якщо $U_{вх} > U_{вихЦАП}$, то цифровий код на виході РЛ, який є виходом АЦП, буде зростати (рис. 5.5). Це, в свою чергу, приведе до зростання напруги на виході ЦАП. Якщо $U_{вихЦАП}$ стане більше за $U_{вх}$, тобто $U_{вх} < U_{вихЦАП}$, зміниться сигнал на виході компаратора і лічильник перейде в режим віднімання.

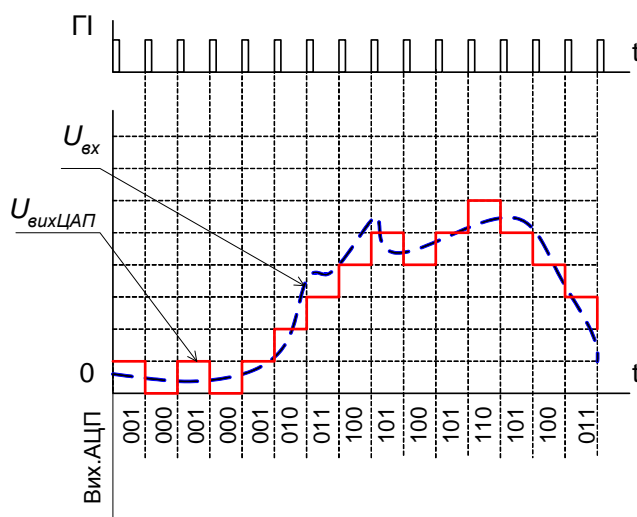


Рис. 5.5

Таким чином, реверсивний лічильник разом з ЦАП відслідковують вхідну напругу і цифровий код на виході АЦП (виході РЛ) буде пропорційний вхідній аналоговій величині.

Запитання для самоконтролю

1. Сформулюйте сутність перетворення цифрового кода в пропорційну йому аналогову величину.
2. Поясніть, з яких частин складається ЦАП.
3. Поясніть, яку функцію виконує резистивна матриця в схемі ЦАП і які бувають типи резистивних матриць.
4. Поясніть, в чому полягає перевага матриці $R-2R$ відносно матриці двійково зважених резисторів.
5. Нарисуйте схему ЦАП з матрицею двійково зважених опорів і поясніть її роботу.
6. Нарисуйте схему ЦАП з матрицею резисторів $R-2R$ і поясніть її роботу.
7. Поясніть сутність роботи АЦП і з яких пристроїв він складається.
8. Нарисуйте функціональну схему АЦП і поясніть її роботу.

Розділ 6. Джерела електроживлення електронних пристроїв

Сучасні системи електропостачання є, як правило, трифазними системами промислової частоти, а живлення більшості пристроїв електроніки здійснюється постійним струмом. Наприклад, для живлення більшості цифрових мікросхем використовується постійна напруга з номінальним значенням 5 В, для живлення аналогових мікросхем, зокрема, операційних підсилювачів використовується постійна напруга з номінальним значенням +15 В, -15 В.

Крім постійної напруги, для живлення певних електротехнічних пристроїв, зокрема електричних приводів потрібна змінна напруга, частоту й амплітуду якої можна змінювати.

Електротехнічні пристрої, призначені для перетворення електричної енергії, яка поступає з трифазної системи електропостачання, в електричну енергію постійного струму чи електричну енергію змінного струму непромислової частоти, називаються вторинними джерелами живлення.

За принципом дії вторинні джерела живлення поділяються на джерела з безпосереднім перетворенням напруги промислової частоти у постійну напругу і джерела з проміжним перетворенням випрямленої напруги в імпульсну напругу високої частоти, які ще називаються імпульсними джерелами живлення.

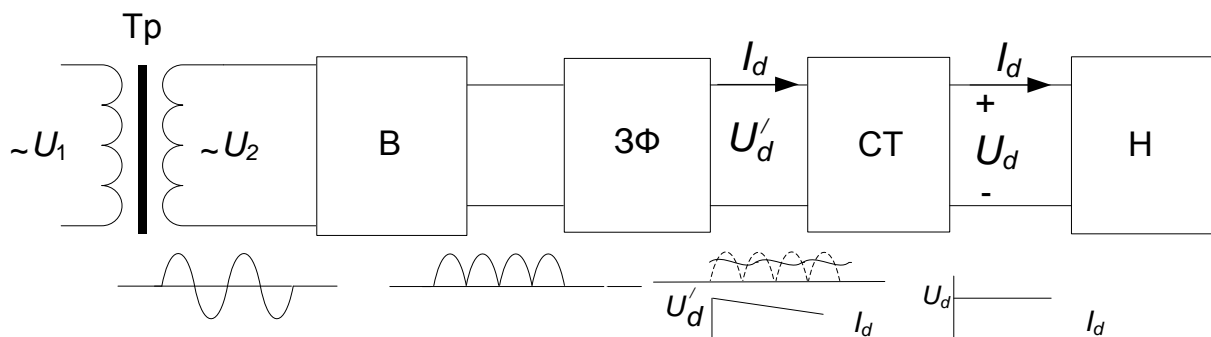


Рис. 6.1

Історично першими почали використовуватися на практиці вторинні джерела живлення без проміжного перетворення в імпульсну напругу. Такі джерела живлення складаються з наступних частин, рис. 6.1:

- **трансформатора (Тр)**, що працює на частоті мережі живлення і служить для перетворення напруги мережі у змінну напругу тієї ж частоти, але іншої величини; перетворює число фаз; виконує потенційну розв'язку мережі і навантаження;
- **випрямляча (В)**, призначеного для перетворення напруги, полярність якої періодично змінюється, у пульсуючу напругу однієї полярності;
- **згладжувального фільтра (ЗФ)**, який використовується для зменшення пульсацій випрямленої напруги;
- **стабілізатора (СТ)** для підтримання вихідної напруги на заданому рівні при зміні напруги мережі живлення та навантаження.

Тема 6.1. Випрямлячі однофазного струму

6.1.1. Випрямлячі, їх класифікація, параметри і характеристики

Випрямлячами називаються електротехнічні пристрої, призначені для перетворення напруги, полярність якої періодично змінюється, у пульсуючу напругу однієї полярності. Здебільшого випрямлячі застосовуються для випрямлення синусоїдної однофазної чи трифазної напруги електричної мережі.

Основні параметри і характеристики випрямлячів

Експлуатаційні властивості випрямлячів характеризуються наступними величинами:

- Середнім значенням випрямленої напруги і середнім значенням випрямленого струму U_d, I_d ;

- Коефіцієнтом корисної дії (К.К.Д) $\eta = P_d / P$ - відношення активної потужності навантаження до активної потужності споживаної від мережі;
- Коефіцієнтом потужності $\chi = P/S$ - відношення активної до повної потужностей споживаних від мережі;
- Коефіцієнтом пульсації $K_{\text{пл}} = U_{m1}/U_d$ - відношення амплітудного значення напруги першої гармоніки до середнього значення випрямленої напруги;
- Зовнішньою характеристикою $U_d = f(I_d)$ - залежність середнього значення випрямленої напруги від струму навантаження;
- Регульовальною характеристикою (для керованих випрямлячів) $U_d = f(\alpha)$ - залежність середнього значення випрямленої напруги від кута регулювання.

Класифікація випрямлячів

Випрямлячі класифікуються за наступними признаками:

1. За структурою схем випрямлячі діляться на:
 - прості, що складаються з однієї випрямної секції;
 - складні, що складаються з двох і більше випрямних секцій, з'єднаних паралельно або послідовно.
2. За кількістю фаз мережі живлення випрямлячі поділяються на:
 - однофазні;
 - трифазні.
3. За тактністю:
 - однотоктні;
 - двотоктні.
4. За можливістю регулювання випрямленої напруги:
 - некеровані;
 - керовані.
5. За рядом інших при знаків:
 - за потужністю;

- за характером навантаження;
- за величиною випрямленої напруги;
- за частотою мережі.

Для живлення електронних пристроїв використовуються в основному малопотужні однофазні випрямлячі.

Некеровані випрямлячі

Некеровані випрямлячі – це пристрої для перетворення однофазної або трифазної змінної напруги в однополярну пульсуючу напругу.

6.1.2. Однофазний однопівперіодний випрямляч

Схема однофазного однопівперіодного випрямляча наведена на рис. 6.2, а, а часові діаграми струмів і напруг на рис. 6.2, б.

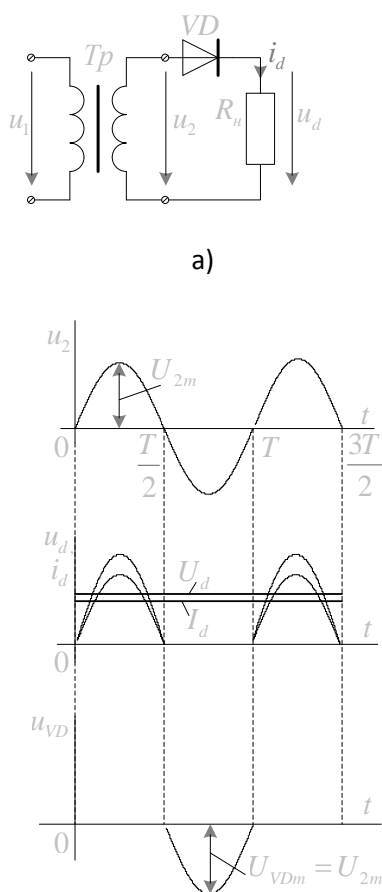


Рис. 6.2

Якщо на вторинній обмотці трансформатора діє додатній півперіод змінної напруги, то діод буде зміщений у прямому напрямі (діод відкритий на інтервалі часу $0 - T/2$). У колі вторинної обмотки трансформатора виникає струм i_d і практично вся напруга вторинної обмотки трансформатора прикладена до опору навантаження.

Якщо ж на вторинній обмотці трансформатора діє від'ємний півперіод змінної напруги, то діод буде зміщений у зворотному напрямі (діод закритий, інтервал часу $T/2 - T$), струм у колі вторинної обмотки трансформатора буде відсутній (він дорівнюватиме зворотному струмові діода) і до закритого діода буде прикладена зворотна напруга U_{VD} , максимальне

значення якої дорівнює $U_{VDm} = U_{2m}$.

На часових діаграмах U_d і I_d відповідно середні значення випрямлених напруги і струму.

Середнє значення випрямленої напруги

$$U_d = \frac{1}{2\pi} \int_0^\pi U_{2m} \sin \omega t d\omega t = -\frac{U_{2m}}{2\pi} \cos \omega t \Big|_0^\pi = \frac{U_{2m}}{\pi} = \frac{\sqrt{2}}{\pi} U_2 = 0,45 U_2;$$

$$U_2 = 2,22 U_d; \quad U_{2m} = \pi U_d.$$

Середнє значення прямого струму, що протікає через діод: $I_{a\bar{n}\bar{a}\bar{o}} = I_d$.

Максимальна зворотна напруга на діодах: $U_{\bar{c}\bar{a}m} = U_{2m} = \frac{\pi U_d}{2} = 1,57 U_d$.

Діюче значення струму діода і вторинної обмотки трансформатора:

$$I_{VD} = I_2 = \sqrt{\frac{1}{2\pi} \int_0^\pi (I_{2m} \sin \omega t)^2 d\omega t} = I_{2m} \sqrt{\frac{1}{2\pi} \left(\frac{\pi}{2} - 0 \right)} = \frac{I_{2m}}{2} = \frac{U_{2m}}{R_i \cdot 2} = \frac{\pi U_d}{R_i \cdot 2} = \frac{\pi}{2} I_d = 1,57 I_d.$$

У кривій струму первинної обмотки трансформатора постійної складової немає $n \cdot I_d$, а тому діюче значення струму в первинній обмотці трансформатора не дорівнює діючому значенню струму вторинної обмотки.

Діюче значення струму первинної обмотки трансформатора:

$$I_1 = n \sqrt{I_2^2 - I_d^2} = n \cdot I_d \sqrt{1,57^2 - 1} = 1,21 n \cdot I_d.$$

За величиною діючих значень струму і напруги у вторинній обмотці трансформатора визначимо потужність вторинної обмотки

$$S_2 = I_2 \cdot U_2 = 1,57 I_d \cdot 2,22 U_d = 3,49 P_d.$$

Потужність первинної обмотки трансформатора:

$$S_1 = I_1 U_1 = n \cdot 1,21 \cdot I_d \cdot \frac{2,22 U_d}{n} = 2,69 P_d.$$

Потужність трансформатора визначається як півсума потужностей первинної і вторинної обмоток трансформатора:

$$S_{mp} = \frac{S_1 + S_2}{2} = \frac{(2,69 + 3,49)P_d}{2} = 3,09P_d.$$

Коефіцієнт пульсації визначається відношенням амплітуди першої гармоніки випрямленої напруги до її середнього значення

$$K_{\Gamma 1} = U_{1m}/U_d = 1,57.$$

Основною перевагою однопівперіодного випрямляча є його простота. До його недоліків слід віднести порівняно великий коефіцієнт пульсації, малі середні значення випрямлених струмів і напруг, наявність постійної складової струму у вторинній обмотці трансформатора, що приводить до підмагнічування магнітопроводу трансформатора і відповідно збільшення його потужності.

6.1.3. Однофазний випрямляч за схемою з нульовим виводом

Робота схеми на активне навантаження

Схема випрямляча зображена на рис. 6.3, а. Вторинна обмотка трансформатора має вивід від її середини (нульовий вивід), відносно якого вторинні півобмотки утворюють двофазну напругу. Півобмотки мають однакове число витків ($w_{2-1}=w_{2-2}=w_2$), а тому напруги, що в них трансформуються, відносно нульового виводу будуть однакові за величиною $|u_{2-1}|=|u_{2-2}|=|u_2|$ і протилежні за фазою.

Коефіцієнт трансформації трансформатора становить $n=w_2/w_1=u_2/u_1$.

При розгляді роботи схеми будемо рахувати, що трансформатор і діоди ідеальні, тобто $r_{тр}=0$, $r_{прVD}=0$, $r_{звVD}=\infty$.

Принцип дії схеми. Вторинні обмотки трансформатора підключені до анодів діодів VD_1 і VD_2 , катоди яких об'єднані між собою. Випрямлена напруга u_d знімається між точкою з'єднання катодів і нульовою точкою трансформатора.

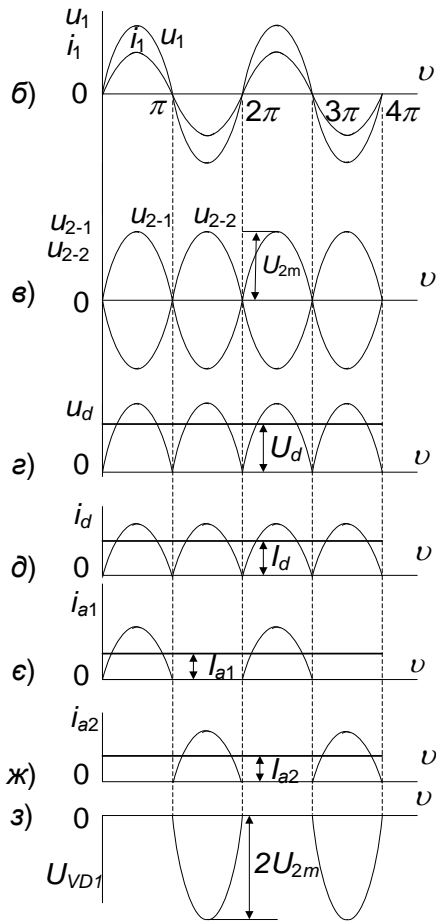
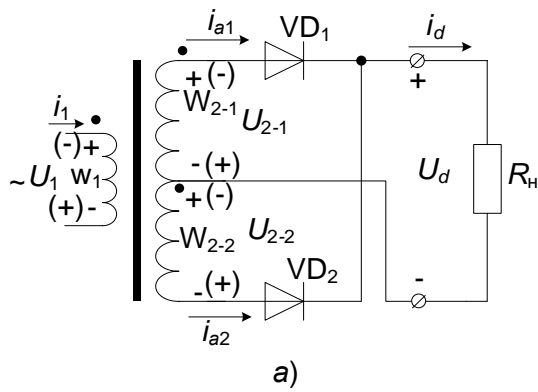


Рис. 6.3

Принцип дії випрямляча розглянемо з використанням часових діаграм напруг і струмів, зображених на рис. 6.3, б-з.

Якщо на інтервалі $0-\pi$ на вторинних обмотках трансформатора діють напруги, полярність яких зображені на рис. 33.3, в, то до аноду діода VD_1 відносно нульового виводу прикладається напруга позитивної полярності, а до аноду діода VD_2 – негативної. Діод VD_1 буде відкритий і напруга вторинної обмотки u_{2-1} прикладається до навантаження R_n , утворюючи на ньому напругу u_d (рис. 6.3, г). На цьому інтервалі через обмотку трансформатора w_{2-1} , діод VD_1 і навантаження буде протікати один і той же струм, тобто, $i_{w_{2-1}} = i_{VD_1} = i_d = u_{2-1}/R_n$ (рис. 6.3, д).

Діод VD_2 на цьому інтервалі буде закритий зворотною напругою $u_{зв} = 2u_{2-2}$.

напруги

Середнє значення випрямленої

$$U_d = \frac{1}{\pi} \int_0^{\pi} U_{2m} \sin \omega t d\omega t =$$

$$= \frac{U_{2m}}{\pi} \cos \omega t \Big|_0^{\pi} = \frac{2U_{2m}}{\pi} =$$

$$= \frac{2\sqrt{2}}{\pi} U_2 = 0,9U_2,$$

або діюча і амплітудна напруги вторинних обмоток трансформатора

$$U_2 = 1,11U_d; U_{2m} = \frac{\pi}{2} U_d.$$

Середнє значення прямого струму, що протікає через діоди:

$$I_{\text{асер}} = I_d/2.$$

Максимальна зворотна напруга на діодах:

$$U_{\text{зв}} = 2U_{2m} = \frac{2\pi U_d}{2} = \pi U_d.$$

Коефіцієнт пульсації випрямленої напруги:

$$K_{\text{п1}} = U_{m1}/U_d = 2/(m_n^2 - 1) = 0,667.$$

Діюче значення струму у вторинних обмотках трансформатора:

$$I_2 = \sqrt{\frac{1}{2\pi} \int_0^{\pi} (I_{2m} \sin \omega t)^2 d\omega t} = U_{m1}/U_d = I_{2m} \sqrt{\frac{1}{2\pi} \left(\frac{\pi}{2} - 0 \right)} =$$

$$\frac{I_{2m}}{2} = \frac{U_{2m}}{R_f \cdot 2} = \frac{\pi U_d}{2R_f \cdot 2} = \frac{\pi}{4} I_d = 0,785 I_d.$$

Діюче значення струму в первинній обмотці трансформатора:

$$I_1 = \sqrt{\frac{1}{\pi} \int_0^{\pi} (n \cdot I_{2m} \sin \omega t)^2 d\omega t} = n \cdot I_{2m} \sqrt{\frac{1}{2\pi} \left(\frac{\pi}{2} - 0 \right)} =$$

$$\frac{n \cdot I_{2m}}{\sqrt{2}} = \frac{n \cdot \pi}{2\sqrt{2}} I_d = n \cdot 1,11 I_d.$$

Тут враховано, $\int \sin^2 ax = \frac{1}{2} x - \frac{1}{4a} \sin 2ax$ що

Розрахункова потужність первинної обмотки трансформатора:

$$S_1 = I_1 U_1 = n \cdot 1,11 \cdot I_d \cdot \frac{1,11 U_d}{n} = 1,23 P_d.$$

Розрахункові потужності вторинних обмоток трансформатора:

$$S_2 = 2I_2 \cdot U_2 = 2 \cdot 0,785I_d \cdot 1,11U_d = 1,74P_d.$$

Розрахункова потужність трансформатора визначається як півсума потужностей первинної і вторинних обмоток трансформатора:

$$S_{mp} = \frac{S_1 + S_2}{2} = \frac{(1,23 + 1,74)P_d}{2} = 1,48P_d.$$

Робота випрямляча на активно-індуктивне навантаження

Процеси в схемі випрямляча при активно-індуктивному навантаженні (рис. 6.4, а) розглянемо за допомогою часових діаграм (рис. 6.4, б ÷ з), на яких для порівняння пунктиром показані криві при чисто активному навантаженні. При цьому будемо рахувати, що трансформатор і діоди ідеальні, тобто, $r_{тр}=0$, $r_{пр}=0$, $r_{зв}=\infty$

Середнє значення випрямленої напруги:

$$U_d = \frac{1}{\pi} \int_0^{\pi} U_{2m} \sin \omega t d\omega t =$$

$$-\frac{U_{2m}}{\pi} \cos \omega t \Big|_0^{\pi} = \frac{2U_{2m}}{\pi} = \frac{2\sqrt{2}}{\pi} U_2 = 0,9U_2.$$

Діючі значення напруг на обмотках трансформатора виражені через середнє значення випрямленої напруги:

$$U_2 = \frac{U_d}{0,9} = 1,11U_d, \quad U_1 = \frac{U_2}{n} = \frac{1,11U_d}{n}.$$

Середнє значення прямого струму, що протікає через діоди: $I_{асер} = I_d/2$.

Максимальна зворотна напруга на діодах: $U_{звм} = 2U_{2m} = \frac{2\pi U_d}{2} = \pi U_d$.

Діюче значення струму у вторинних обмотках трансформатора:

$$I_2 = \sqrt{\frac{1}{2\pi} \int_0^\pi I_d^2 d\omega t} = I_d \sqrt{\frac{1}{2\pi} (\pi - 0)} = \frac{I_d}{\sqrt{2}} = 0,707I_d.$$

Діюче значення струму в первинній обмотці трансформатора:

$$I_1 = \sqrt{\frac{1}{\pi} \int_0^\pi (n \cdot I_d)^2 d\omega t} = n \cdot I_d.$$

Розрахункова потужність первинної обмотки трансформатора:

$$S_1 = I_1 U_1 = n \cdot I_d \cdot \frac{1,11U_d}{n} = 1,11P_d.$$

Розрахункова потужність вторинних обмоток трансформатора:

$$S_2 = 2I_2 \cdot U_2 = 2 \cdot 0,707I_d \cdot 1,11U_d = 1,57P_d.$$

Розрахункова потужність трансформатора визначається як півсума потужностей первинної і вторинних обмоток трансформатора:

$$S_{mp} = \frac{S_1 + S_2}{2} = \frac{(1,11 + 1,57)P_d}{2} = 1,34P_d.$$

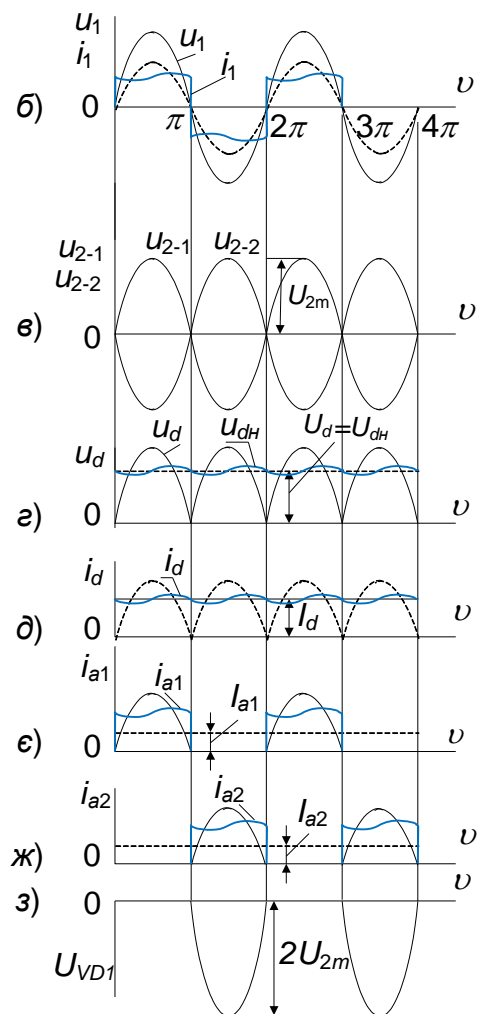
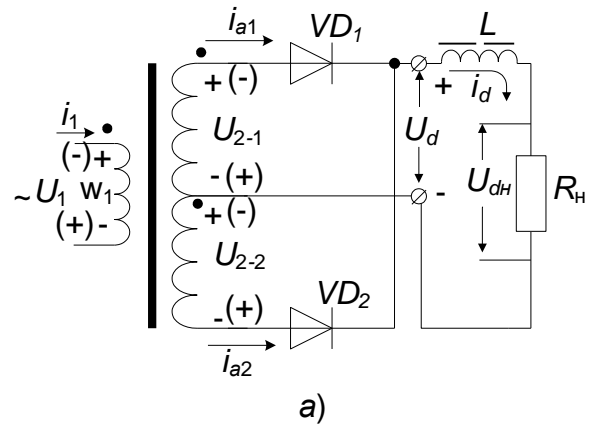


Рис. 6.4

**6.1.4. Однофазний мостовий
випрямляч (Схема Греца)**

**Робота схеми на активне
навантаження**

Випрямляч складається з трансформатора і комплекту вентилів $VD1...VD4$, з'єднаних за мостовою схемою (рис. 6.5, а). Змінна напруга U_2 підводиться до однієї діагоналі моста, а опір навантаження R_n підключений до іншої. Діоди $VD1$ і $VD2$, катоди яких мають спільну точку, утворюють катодну групу діодів, а діоди $VD3$ і $VD4$, аноди яких мають спільну точку, - анодну групу. Діоди проводять струм попарно: $VD1, VD4$ і $VD2, VD3$, при цьому в кожному парі входить один діод з катодної групи, анод якого має найвищий потенціал, і один діод анодної групи, потенціал катода якого є найменший.

Робота схеми. Якщо на першому півперіоді $(0 - \pi)$ напруга на вторинній обмотці трансформатора має полярність позначену на рис. 6.5, а без дужок, то струм протікає через вторинну обмотку трансформатора, діоди $VD1, VD4$ і опір навантаження R_n . Діоди $VD2, VD3$ на цьому інтервалі знаходяться в закритому стані, тому що до них прикладається зворотна напруга, яка дорівнює напрузі вторинної обмотки трансформатора U_2 . До навантаження буде прикладена напруга вторинної обмотки трансформатора U_2 . На другому півперіоді $(\pi - 2\pi)$

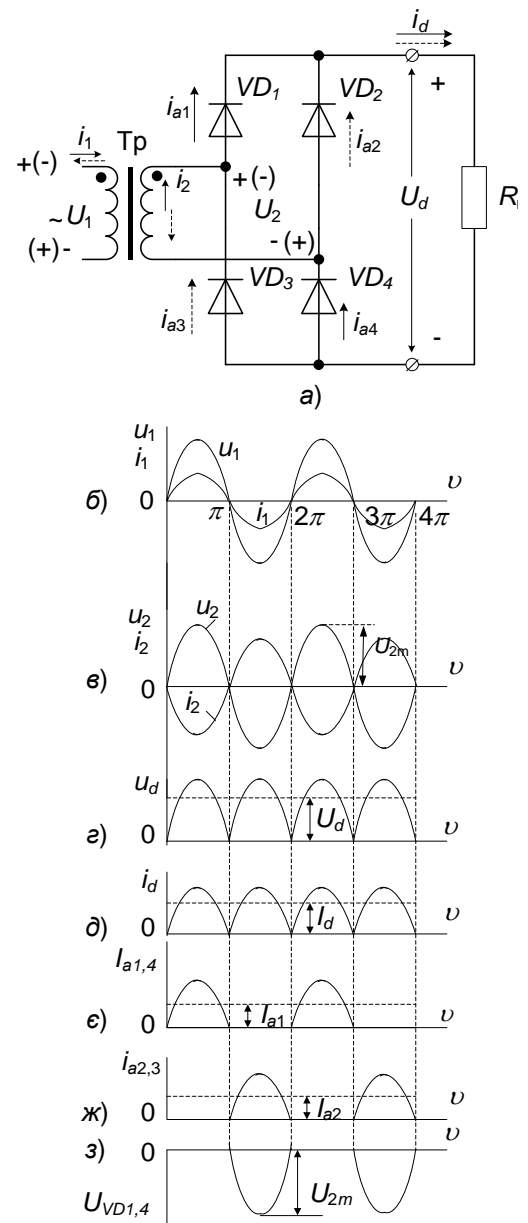


Рис. 6.5

струм протікає через вторинну обмотку трансформатора, діоди $VD2$, $VD3$ і R_n (показаний на рис. 6.5, а пунктиром), а до діодів $VD1$, $VD4$ прикладається зворотна напруга, яка дорівнює напрузі U_2 (якщо нехтувати падінням напруги на відкритих діодах). Струм навантаження не змінює свого напрямку в обидва півперіоди, тобто випрямляється. Таким чином, діоди схеми працюють попарно, пропускаючи через опір навантаження обидві півхвилі змінного струму. Випрямлена напруга представляє собою однополярні півхвилі змінної напруги вторинної обмотки трансформатора. Кратність пульсацій в кривій випрямленої напруги по відношенню до частоти мережі дорівнює двом. Форма випрямленого струму i_d (рис. 6.5, д) повторює за формою криву випрямленої напруги. Діаграми струмів і напруг на елементах схеми приведені на рис. 6.5, б, ..., з.

Середнє значення випрямленої напруги:

$$U_d = \frac{1}{\pi} \int_0^{\pi} U_{2m} \sin \omega t d\omega t = -\frac{U_{2m}}{\pi} \cos \omega t \Big|_0^{\pi} = \frac{2U_{2m}}{\pi} = \frac{2\sqrt{2}}{\pi} U_2 = 0,9U_2.$$

Діючі значення напруг на обмотках трансформатора виражені через середнє значення випрямленої напруги:

$$U_2 = \frac{U_d}{0,9} = 1,11U_d, \quad U_1 = \frac{U_2}{n} = \frac{1,11U_d}{n},$$

де n – коефіцієнт трансформації трансформатора.

Середнє значення прямого струму, що протікає через діоди:

$$I_{асер} = I_d/2.$$

Максимальна зворотна напруга на діодах:

$$U_{звм} = U_{2m} = \sqrt{2}U_2 = \frac{\pi U_d}{2} = 1,57U_d.$$

Діюче значення струму у вторинних обмотках трансформатора:

$$I_2 = \sqrt{\frac{1}{\pi} \int_0^{\pi} (I_{2m} \sin \omega t)^2 d\omega t} = I_{2m} \sqrt{\frac{1}{\pi} \left(\frac{\pi}{2} - 0 \right)} = \frac{\pi U_d}{2R_f} \cdot \frac{1}{\sqrt{2}} = 1,11 I_d.$$

Діюче значення струму в первинній обмотці трансформатора:

$$I_1 = \sqrt{\frac{1}{\pi} \int_0^{\pi} (n \cdot I_{2m} \sin \omega t)^2 d\omega t} = n \cdot I_{2m} \sqrt{\frac{1}{2\pi} \left(\frac{\pi}{2} - 0 \right)} = \frac{n \cdot I_{2m}}{\sqrt{2}} = \frac{n \cdot \pi}{2\sqrt{2}} I_d = n \cdot 1,11 I_d.$$

Потужності обмоток трансформатора в мостового випрямляча однакові і рівні типовій потужності трансформатора:

$$S_{TP} = S_1 = S_2 = I_1 U_1 = n 1,11 I_d \cdot \frac{1,11 U_d}{n} = 1,23 P_d.$$

Коефіцієнт пульсації випрямленої напруги:

$$K_{\Pi 1} = \frac{U_{m1}}{U_d} = \frac{2}{m_{\Pi}^2 - 1} = 0,667,$$

де $m_{\Pi} = 2$ - кратність пульсацій випрямленої напруги.

У порівнянні зі схемою з нульовим виводом мостова схема має такі переваги:

- краще використовується трансформатор;
- немає вимушеного підмагнічення трансформатора;
- менша зворотна напруга на діодах;
- мостова схема може працювати без трансформатора.

До недоліків мостової схеми слід віднести – більша кількість діодів.

Основні параметри, якими визначаються властивості випрямлячів, приведені у таблиці.

Параметр	Однонапівперіодний	Двонапівперіодний	
		З середньою точкою	Мостовий
Середнє значення випрямленої напруги, U_d	$\frac{\sqrt{2}}{\pi} \cdot U_2$	$\frac{2\sqrt{2}}{\pi} \cdot U_2$	$\frac{2\sqrt{2}}{\pi} \cdot U_2$
Амплітуда першої гармоніки випрямленої напруги, U_{1m}	$\frac{\sqrt{2}}{2} \cdot U_2$	$\frac{4\sqrt{2}}{3\pi} \cdot U_2$	$\frac{4\sqrt{2}}{3\pi} \cdot U_2$
Частота пульсації випрямленої напруги, f_{Π}	f_2	$2 \cdot f_2$	$2 \cdot f_2$
Максимальна зворотна напруга на діоді, U_{VDm}	$\sqrt{2} \cdot U_2$	$2\sqrt{2} \cdot U_2$	$\sqrt{2} \cdot U_2$
Коефіцієнт пульсацій, $K_{\Pi 1}$	1,57	0,667	0,667

Робота мостової схеми на індуктивне навантаження

Схема і часові діаграми приведені на рис. 6.6.

Будемо рахувати, що $L_d = \infty$, $r_{\text{тр}} = 0$, $r_{\text{пр}} = 0$, $r_{\text{зв}} = \infty$.

Середнє значення випрямленої напруги:

$$U_d = \frac{1}{\pi} \int_0^{\pi} U_{2m} \sin \omega t d\omega t = -\frac{U_{2m}}{\pi} \cos \omega t \Big|_0^{\pi} = \frac{2U_{2m}}{\pi} = \frac{2\sqrt{2}}{\pi} U_2 = 0,9U_2.$$

Діючі значення напруг на обмотках трансформатора виражені через середнє значення випрямленої напруги:

$$U_2 = \frac{U_d}{0,9} = 1,11U_d, \quad U_1 = \frac{U_2}{n} = \frac{1,11U_d}{n}.$$

Середнє значення прямого струму, що протікає через діоди:

$$I_{\text{асер}} = I_d / 2.$$

Максимальна зворотна напруга на діодах:

$$U_{звм} = U_{2m} = \sqrt{2}U_2 = \frac{\pi U_d}{2} = 1,57U_d.$$

Діюче значення струму у вторинній і первинній обмотках трансформатора:

$$I_2 = \sqrt{\frac{1}{\pi} \int_0^{\pi} I_d^2 d\omega t} = I_d, \quad I_1 = n \cdot I_d.$$

Потужність трансформатора:

$$S_{\text{об}} = S_1 = S_2 = I_1 U_1 = n I_d \cdot \frac{1,11 U_d}{n} = 1,11 P_d$$

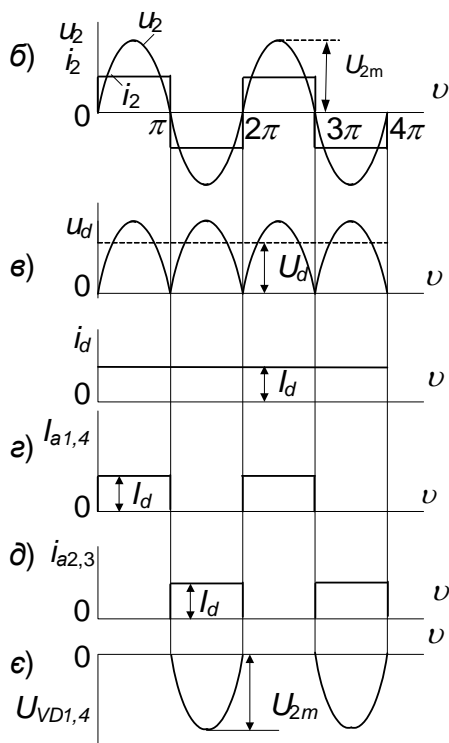
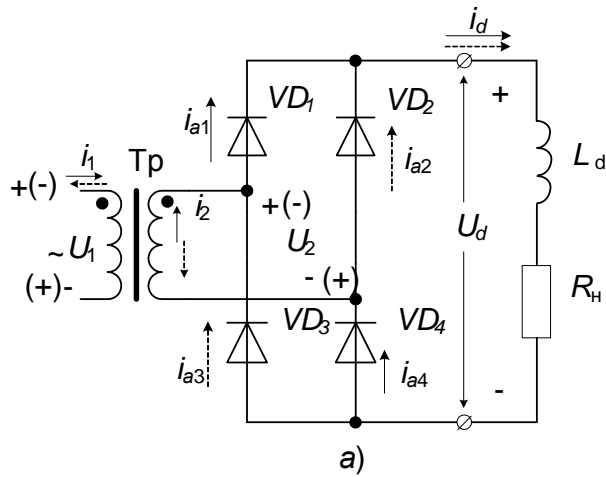


Рис. 6.6

6.1.5. Однофазні керовані випрямлячі. Робота випрямлячів на активне та індуктивне навантаження

Керовані випрямлячі - це випрямлячі, які забезпечують регулювання

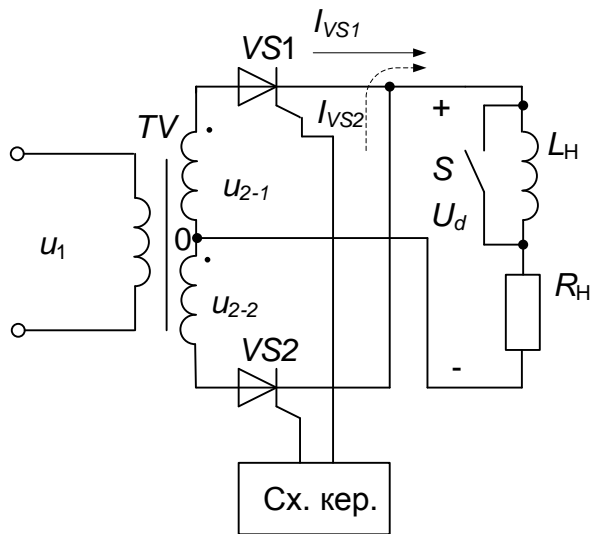


Рис. 6.7

випрямленої напруги на навантаженні у заданих межах. Такі випрямлячі

будуються на тиристорах. На рис. 6.7 наведена схема однофазного двопівперіодного керованого випрямляча з нульовим виводом, а на рис. 6.8 – мостова схема (схема Греца). Схема керування формує імпульси керування тиристорами та їх зсув відносно точок природного відпирання. Точки природного

відпирання відповідають моментам відпирання не керованих вентилів (діодів). В однофазних схемах точками природного відпирання є:

$$0, \pi, 2\pi, 3\pi, \dots$$

Часовий інтервал між моментом подачі імпульсу до керуючого електрода і точкою природного відпирання вентиля називається *кутом керування* α . До моменту подачі керівного імпульсу тиристор закритий і напруга живлення не поступає до споживача (рис. 6.9, з).

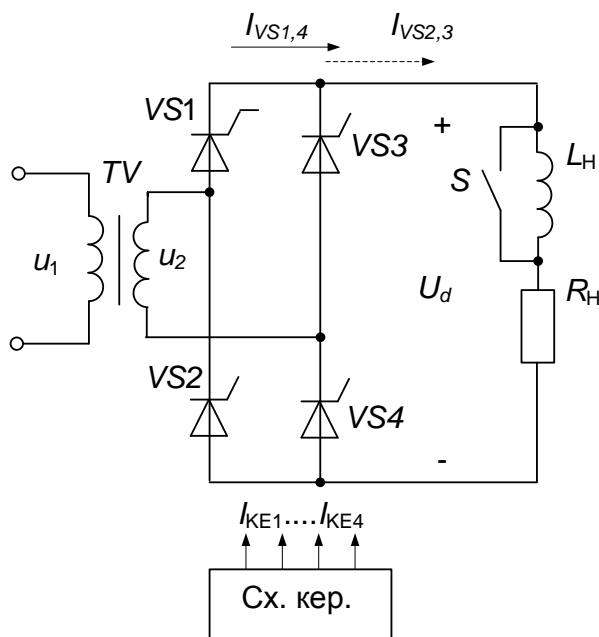


Рис. 6.8

У момент подачі відпираючого імпульсу тиристор стрибком відкривається, з'єднуючи споживача з джерелом живлення.

Вимикається тиристор у результаті зменшення його анодного струму нижче струму утримання. Зі збільшенням кута керування α тривалість ввімкненого стану тиристора зменшується і відповідно зменшується середнє значення випрямленої напруги.

Таким чином, у керованому випрямлячі зміна випрямленої напруги здійснюється не за рахунок зміни амплітуди змінної напруги, підведеної до споживача, а за рахунок тривалості ввімкнення споживача до мережі в кожному півперіоді змінної напруги живлення.

Робота схем на активне навантаження

На рис. 6.9 наведені часові діаграми роботи схем з нульовим виводом і мостової на активне навантаження. У разі, якщо діаграми відрізняються, то для

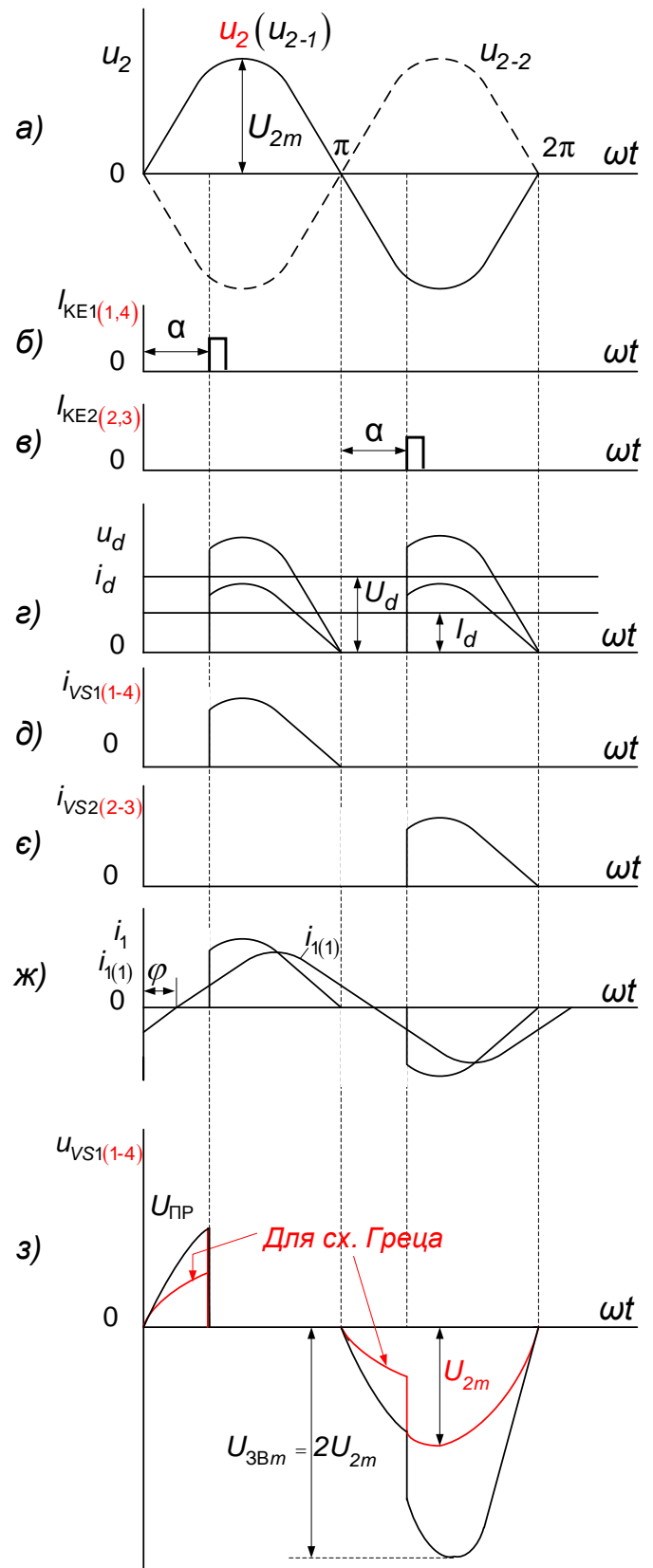


Рис.6.9

мостової схеми вони виділені кольором.

Керування тиристорами випрямлячів здійснюється малопотужною електронною системою імпульсно-фазового керування.

При розгляді схем на активне навантаження будемо рахувати, що $\alpha \neq 0$, $L_d = 0$ (ключ S замкнений), $r_{VD\text{відк}} = 0$, $r_{VD\text{закр}} = \infty$, $r_{\text{тр}} = 0$.

Середнє значення випрямленої напруги становить:

$$U_d = \frac{1}{\pi} \int_{\alpha}^{\pi} U_{2m} \sin \omega t d\omega t = -\frac{U_{2m}}{\pi} (\cos \pi - \cos \alpha) = \frac{2\sqrt{2}U_2}{\pi} \cdot \frac{1 + \cos \alpha}{2} = U_{d0} \frac{1 + \cos \alpha}{2}.$$

Діючі значення напруги на вторинній і первинній обмотках трансформатора визначаються при $\alpha=0$

$$U_2 = \frac{\pi}{2\sqrt{2}} U_{d0} = 1,11U_{d0}, \quad U_1 = \frac{1,11U_{d0}}{n},$$

де n - коефіцієнт трансформації трансформатора.

Кут керування, при якому випрямлена напруга дорівнює нулю, називається максимальним кутом керування α_m .

При активному навантаженні $\alpha_m = 180^\circ$.

Максимальна величина зворотної напруги на тиристорах дорівнює:

$$U_{3Bm} = 2U_{2m} = 2\sqrt{2}U_2 = 3,14U_{d0}.$$

$$U_{3Bm} = U_{2m} = \sqrt{2}U_2 = 1,57U_{d0} \text{ (для схеми Греца).}$$

Пряма напруга на тиристорах

$$U_{\text{пр}} = U_{2m} \sin \omega t.$$

$$U_{\text{пр}} = \frac{U_{2m}}{2} \sin \omega t \text{ (для сх. Греца).}$$

Середнє значення струму тиристорів:

$$I_{aVS} = Id/2.$$

Коефіцієнт пульсації випрямленої напруги: $K_{\text{П1}} = \frac{2}{3} \sqrt{1 + 4(1 - \cos \alpha)}$.

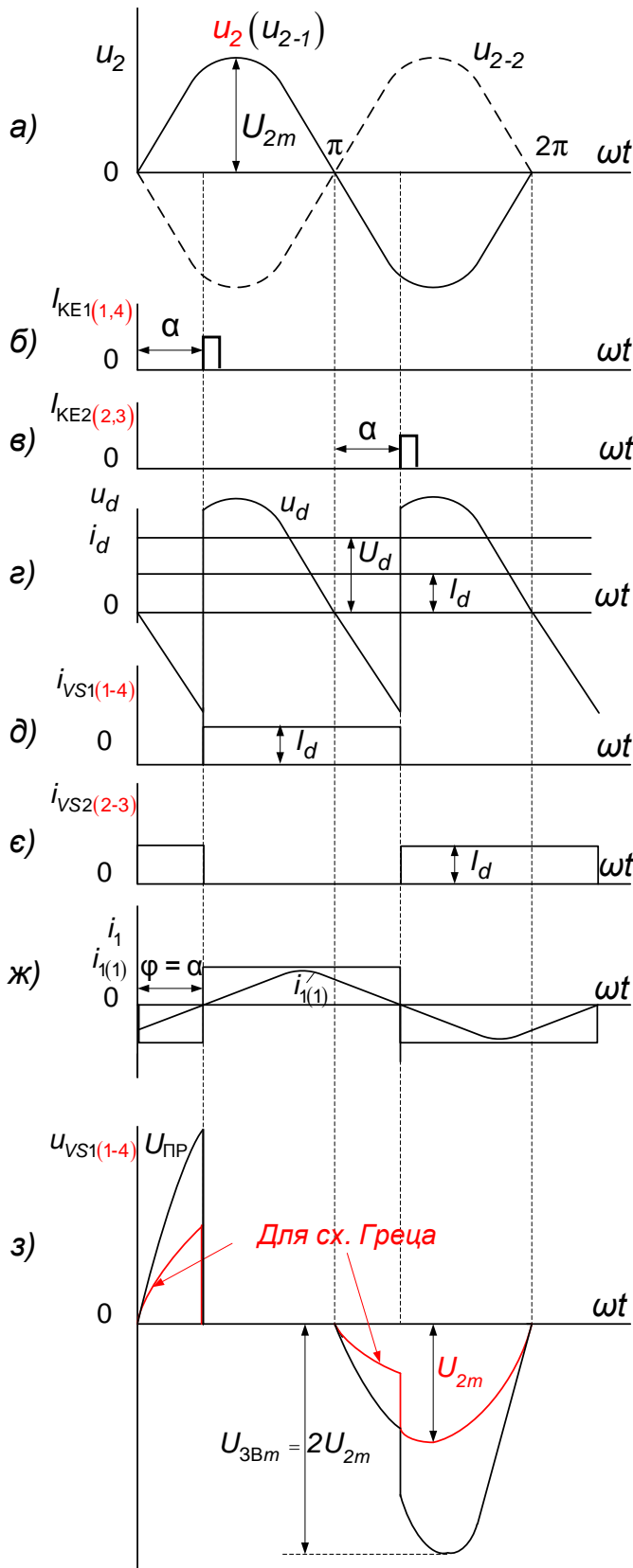


Рис. 6.10

У керованих випрямлячах при чисто активному навантаженні має місце фазовий зсув першої гармоніки споживаного струму $i_{1(1)}$ відносно вхідної синусоїдної напруги, тобто керований випрямляч при чисто активному навантаженні має еквівалентну індуктивну реакцію і споживає від мережі реактивну потужність.

Фазовий зсув між напругою і першою гармонікою струму в первинній обмотці трансформатора дорівнює $\varphi_1 = \alpha/2$ (рис. 6.9, ж).

Робота КВ на індуктивне навантаження

Індуктивність в колі навантаження затримує на деякому інтервалі процеси протікання струму в порівнянні з режимом роботи на активне навантаження. У зв'язку з цим струм в колі тиристора зменшується до значення нижче струму утримання, з деяким запізненням відносно часу природного закриття вентиля. У кривій напруги на навантаженні з'являються від'ємні площинки. При цьому можна виділити два режими роботи:

- режимом перервних струмів (РПС), коли в навантаженні ідуть по черзі інтервали протікання струму та безструмові паузи;
- режим неперервних струмів (РНС) - при відсутності безструмових пауз у навантаженні.

При роботі на індуктивне навантаження будемо рахувати, що в схемах на рис. 6.7 і 6.8 $\alpha \neq 0$, $L_d = \infty$ (ключ S розімкнений), $r_{VD\text{відк}} = 0$, $r_{VD\text{закр}} = \infty$, $r_{тр} = 0$.

Часові діаграми, що пояснюють роботу схем на індуктивне навантаження, наведені на рис. 6.10.

Середнє значення випрямленої напруги

$$U_d = \frac{1}{\pi} \int_{\alpha}^{\pi+\alpha} U_{2m} \sin \omega t d\omega t = U_{d0} \cos \alpha. \quad U_{d0} = \frac{2\sqrt{2}}{\pi} U_2 = 0,9U_2.$$

Максимальний кут керування

$$\alpha_m = 90^\circ.$$

Середнє значення струму діодів:

$$I_{VS} = I_d / 2.$$

Максимальна величина зворотної напруги

$$U_{3Bm} = 2\sqrt{2}U_2 = 3,14U_{d0}.$$

$$U_{3Bm} = \sqrt{2}U_2 = 1,57U_{d0} \text{ (для сх. Греца).}$$

Пряма напруга на тиристорах

$$U_{i\text{Д}} = 2\sqrt{2}U_2 \sin \alpha.$$

$$U_{ПР} = \sqrt{2}U_2 \sin \alpha \text{ (для сх. Греца).}$$

Фазовий зсув між напругою і першою гармонікою струму в первинній обмотці трансформатора $\varphi_1 = \alpha$.

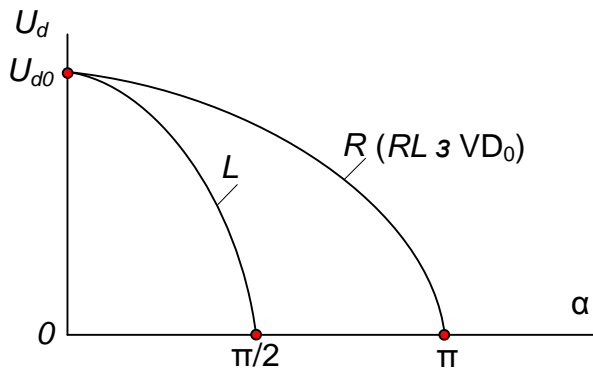


Рис. 6.11

Регульовальні характеристики при активному і індуктивному навантаженні наведені на рис. 6.11.

Зовнішня (навантажувальна) характеристика керованого випрямляча (рис. 6.12) залежить як від струму навантаження, так і від величини кута керування α .

$$U_{dxx} = U_{d0} \frac{1 + \cos\alpha}{2} \text{ де}$$

- $U_d = U_{dxx} - I_d(r_{mp} + r_{vs}n + r_{dp})$,

- при активному навантаженні;

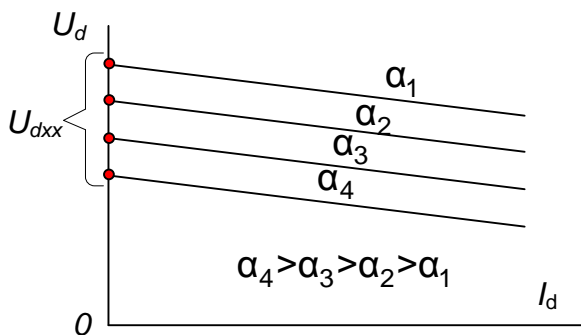


Рис. 6.12

- $U_{dxx} = U_{d0} \cos\alpha$ - при індуктивному навантаженні;

- r_{mp}, r_{vs}, r_{dp} активні опори відповідно трансформатора, тиристора, дроселя;

- n - кількість одночасно відкритих тиристорів.

Робота КВ на RL навантаження

з нульовим діодом (VD_0)

Нульовий діод використовується при роботі випрямляча на індуктивне навантаження з метою зменшення споживання від мережі реактивної потужності і, відповідно, для покращення коефіцієнта потужності випрямляча $\cos\phi_1$. Нульовий діод VD_0 шунтує навантаження (рис. 6.13, 6.14) і включається в моменти, коли напруга на навантаженні змінює знак з додатної на від'ємну.

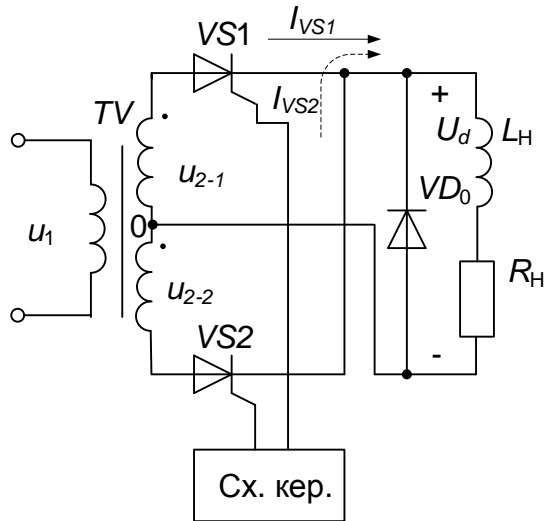


Рис. 6.13

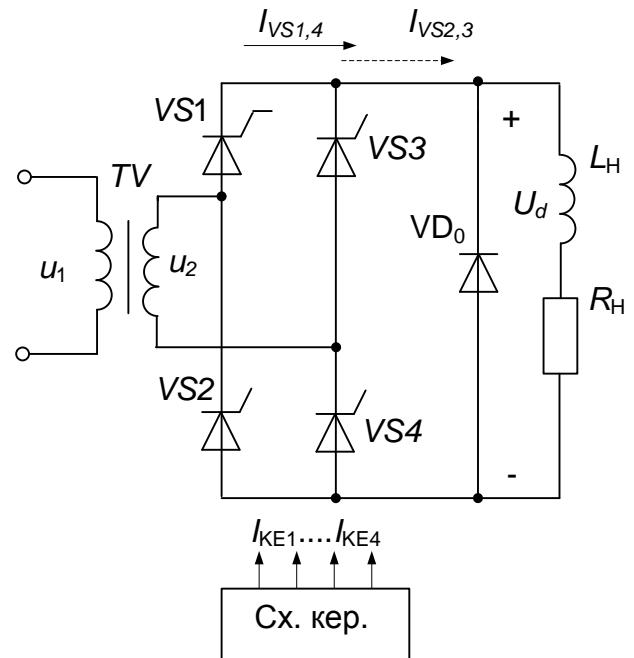


Рис.6.14

На рис. 6.15 приведені часові діаграми, які пояснюють принцип дії схем за умови що $L_f = \infty$; $\alpha \neq 0$, а вентилі і трансформатори ідеальні ($r_{пр}=0$, $r_{тр} = 0$, $L_{тр}=0$). На інтервалах α струм протікає через навантаження і діод VD_0 . Через те, що відкритий діод шунтує навантаження, то напруга на навантаженні на цих інтервалах (випрямлена напруга) буде дорівнювати нулю. В результаті перша гармоніка струму в первинній обмотці трансформатора виявляється зсунутою за фазою відносно напруги мережі на кут $\alpha/2$, тобто $\phi_1 = \alpha/2$.

Середнє значення випрямленої напруги буде дорівнювати

$$U_d = U_{d0} \frac{1 + \cos \alpha}{2}.$$

Середнє значення струму, що протікає через тиристоры

$$I_{VScер} = \frac{I_d}{2} \cdot \frac{\pi - \alpha}{\pi}.$$

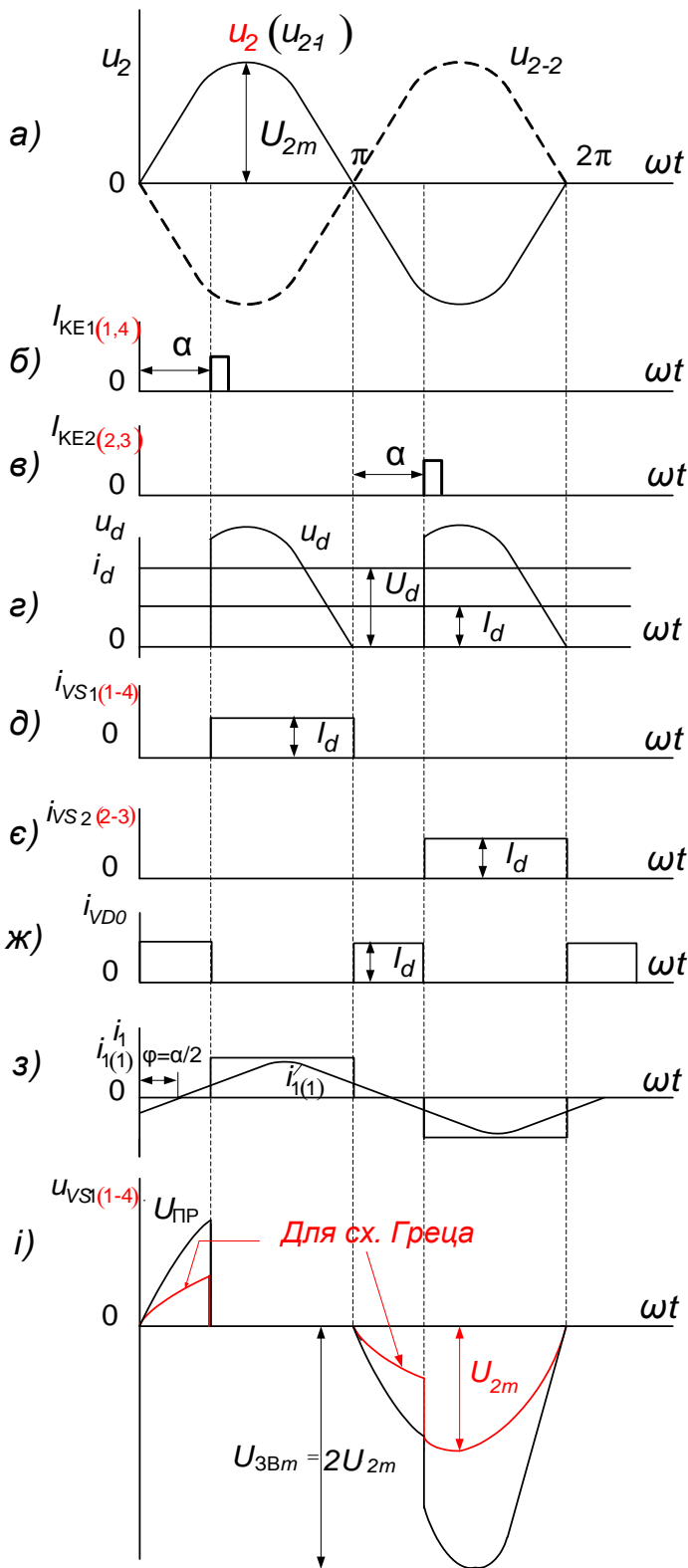


Рис. 6.15

Діюче значення струму, що протікає через тиристри і вторинні обмотки трансформаторів

$$I_{VS} = \frac{I_d}{2} \cdot \sqrt{\frac{\pi - \alpha}{\pi}}$$

Середнє значення струму нульового діоду

$$I_{VD0\text{сер}} = I_d \cdot \frac{\alpha}{\pi}$$

Діюче значення струму нульового діоду

$$I_{VD0} = I_d \cdot \sqrt{\frac{\alpha}{\pi}}$$

Максимальна зворотна напруга на тиристорах, як і в схемах без нульового діоду, буде дорівнювати:

$$U_{ЗВm} = 2\sqrt{2}U_2 = 3,14U_{d0} \quad \text{- для схеми з нульовим виводом;}$$

$$U_{ЗВm} = \sqrt{2}U_2 = 1,57U_{d0} \quad \text{- для сх. Греча.}$$

Коефіцієнт пульсації

$$K_{\text{пл}} = \frac{2}{3} \cdot \sqrt{1 + 4(1 + \cos\alpha)}$$

Максимальний кут керування $\alpha_{\text{макс}} = \pi$.

Запитання для самоконтролю

1. Наведіть схему, часові діаграми напруг і струму та поясніть принцип дії однопівперіодного однофазного випрямляча.
2. Що таке джерела вторинного живлення? Які пристрої відносять до цих джерел? Як класифікуються джерела вторинного живлення? Нарисуйте структурну схему джерела вторинного живлення і поясніть призначення його блоків.
3. Що таке випрямляч? Наведіть повну структурну схему випрямляча. Зазначте основні електричні параметри випрямляча.
4. Охарактеризуйте основні типи некерованих випрямлячів однофазного змінного струму. Накресліть їх схеми.
5. Наведіть схему, часові діаграми напруг і струму та поясніть принцип дії двопівперіодного однофазного випрямляча з нульовим виводом.
6. Наведіть схему, часові діаграми напруг і струму та поясніть принцип дії однофазного мостового випрямляча при роботі на активне навантаження.
7. Наведіть схему, часові діаграми напруг і струму та поясніть принцип дії однофазного мостового випрямляча.
8. Наведіть схему, часові діаграми напруг і струму та поясніть принцип дії однофазного мостового випрямляча при роботі на індуктивне навантаження.
9. Наведіть переваги і недоліки однофазних випрямлячів: з нульовим виводом і мостового.
10. Що таке коефіцієнт пульсації випрямленої напруги? Чому дорівнює коефіцієнт пульсації однофазних двотактних підсилювачів?
11. Поясніть, що таке кут керування керованого випрямляча. Поясніть залежність випрямленої напруги від величини кута керування.
12. Нарисуйте схему і поясніть роботу однофазного керованого випрямляча з нульовим виводом на активне навантаження.

13. Нарисуйте схему і поясніть роботу однофазного мостового керованого випрямляча на активне навантаження.
14. Що таке максимальний кут керування і чому він дорівнює у керованого випрямляча з нульовим виводом при роботі на активне навантаження?
15. Нарисуйте схему і поясніть роботу керованого випрямляча з нульовим виводом при роботі на індуктивне навантаження.
16. Нарисуйте схему і поясніть роботу керованого випрямляча з нульовим виводом при роботі на індуктивне навантаження.
17. Нарисуйте схему і поясніть роботу мостового керованого випрямляча при роботі на індуктивне навантаження.
18. Чому дорівнює максимальний кут керування мостового керованого випрямляча при роботі на індуктивне навантаження.
19. Нарисуйте регульовальні характеристики однофазних двотактних керованих випрямлячів при роботі на активне і індуктивне навантаження.
20. Поясніть залежність зовнішньої характеристики від величини кута керування.
21. З якою метою включають нульовий діод на виході керованого випрямляча, що працює на індуктивне навантаження?

Тема 6.2. Згладжуючі фільтри

6.2.1. Призначення, параметри і основні вимоги до згладжуючих фільтрів

Згладжуючі фільтри (ЗФ) призначені для згладжування пульсації випрямленої напруги. Випрямлена напруга крім постійної складової має змінну, яка визиває пульсацію напруги. Відношення змінної складової випрямленої напруги до її середнього значення характеризується коефіцієнтом пульсації випрямленої напруги.

Змінна складова випрямленої напруги на загал представляє собою сукупність гармонік з різними амплітудами, які зсунуті відносно першої гармоніки на різні кути. Амплітуда першої гармоніки має максимальну

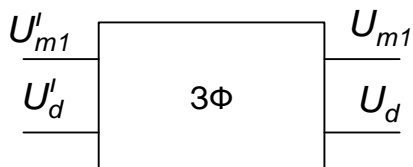


Рис. 6.16

величину і мінімальну частоту, а тому її вплив на коефіцієнт пульсації є найбільшим. Подальше, розглядаючи змінну складову випрямленої напруги, будемо враховувати тільки її першу гармоніку і позначати її індексом «1».

Таким чином, коефіцієнт пульсації будемо визначати як відношення амплітуди першої гармоніки випрямленої напруги до її середнього значення:

$$K_{п1} = \frac{U_{m1}}{U_d}.$$

Для зменшення змінної складової випрямленої напруги, тобто для послаблення пульсації, між випрямлячем і навантаженням встановлюють згладжуючий фільтр.

Згладжуючий фільтр можна уявити як чотириполюсник, на вході і виході якого відповідно присутні амплітуди першої гармоніки і середні значення напруг (рис. 6.16).

Згладжуюча дія фільтра оцінюється коефіцієнтом згладжування – відношенням коефіцієнта пульсації на вході до коефіцієнта пульсації на виході фільтра:

$$K_{3Г} = \frac{K'_{П1}}{K_{П1}} = \frac{U'_{m1}/U'_d}{U_{m1}/U_d} = \frac{U'_{m1}}{U_{m1}} \cdot \frac{U_d}{U'_d} = K_{Ф1} \cdot \lambda, \quad (6.1)$$

де U'_{m1} і U'_d амплітуда першої гармоніки пульсацій і середнє значення напруги на вході фільтра (виході випрямляча);

U_{m1} , U_d - амплітуда першої гармоніки пульсацій і середнє значення напруги на виході фільтра (на навантажені).

Відношення $K_{Ф1} = U'_{m1}/U_{m1}$ називається коефіцієнтом фільтрації, який показує у скільки разів зменшується амплітуда першої гармоніки на виході фільтра в порівнянні з її величиною на вході.

Відношення $\lambda = U_d/U'_d$ називається коефіцієнтом передачі середнього значення напруги і визначається відношенням середнього значення напруги на виході фільтра до середнього значення напруги на його вході.

Величина коефіцієнта передачі для фільтрів випрямлячів малої потужності складає $\lambda = 0,91-0,95$, великої потужності $\lambda = 0,95-0,99$, для фільтрів без втрат $\lambda = 1$. Враховуючи це, можна рахувати, що чисельно коефіцієнти згладжування і фільтрації приблизно однакові, тобто

$$K_{3Г} \approx K_{Ф1}.$$

Коефіцієнт пульсації напруги на вході фільтра залежить від схеми випрямляча і визначається виразом:

$$K_{П1} = \frac{2}{m_n^2 - 1},$$

де m_n – число пульсацій випрямленої напруги за період мережі живлення.

Величина коефіцієнта пульсації на навантаженні $K_{\Pi 1} = U_{m1}/U_d$ зазвичай задається, а тому коефіцієнт фільтрації визначається залежністю:

$$K_{\Phi} \approx \frac{K'_{\Pi 1}}{K_{\Pi 1}} = \frac{2}{(m_{\Pi}^2 - 1)K_{\Pi 1}} . \quad (6.2)$$

У подальшому розрахунок фільтра зводиться до визначення його параметрів за величиною K_{Φ} .

До фільтрів пред'являються наступні вимоги:

- забезпечення заданого $K_{3\Gamma}$;
- відсутність помітних спотворень, що вносяться у роботу споживачів;
- відсутність недопустимих перенапруг і надструмів під час перехідних процесів (включення і виключення випрямляча, відключення і підключення навантаження);
- забезпечення прийнятних габаритів, ваги і вартості;
- висока надійність;
- високий к.к.д. (незначна втрата постійної складової напруги).

6.2.2. Класифікація ЗФ

У залежності від типу елементів, з яких складається фільтр:

Фільтри на пасивних елементах: ємнісні; індуктивні; індуктивно-ємнісні; резистивно-ємнісні; резонансні.

Фільтри на активних елементах (транзисторні).

У залежності від схеми побудови ланки: Г- подібні; П - подібні.

Від кількості ланок: одноланкові; багатоланкові.

6.2.3. Фільтри на пасивних елементах

Будь-який згладжувальний фільтр можна представити двома опорами: послідовним $Z1$ і паралельним - $Z2$ (рис. 6.17).

Якщо виконується $|Z_2| \ll R_H$ нерівність, то коефіцієнт фільтрації можна визначити відношенням:

$$K_{\Phi 1} = \frac{U'_{m1}}{U_{m1}} = \frac{U_{m1}}{\frac{U'_{m1}}{Z_1+Z_2} Z_2} = \left| \frac{Z_1+Z_2}{Z_2} \right| = \left| 1 + \frac{Z_1}{Z_2} \right| \approx \left| \frac{Z_1}{Z_2} \right|. \quad (6.3)$$

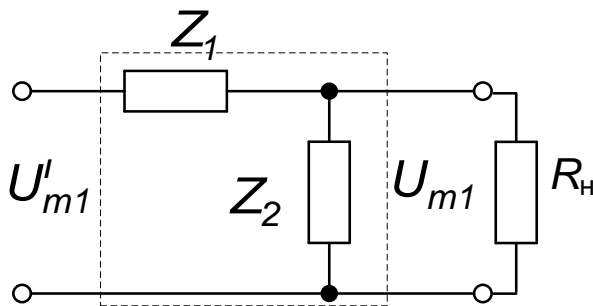


Рис.6.17

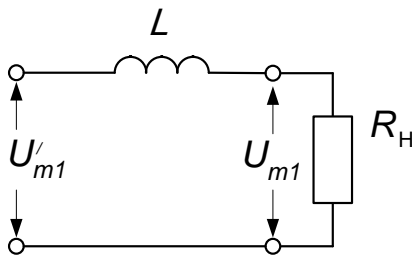


Рис. 6.18

Таким чином, коефіцієнт фільтрації прямо пропорційно залежить від опору послідовного елемента і обернено пропорційно від опору паралельного елемента. Іншими словами, послідовний елемент фільтра Z_1 повинен мати великий опір змінному струму і малий – постійному, а паралельний елемент Z_2 навпаки - малий опір змінному струму і великий постійному.

В якості послідовних елементів використовують котушки індуктивності і резистори (в малопотужних фільтрах), а в якості паралельних елементів – конденсатори.

6.2.4. Індуктивний фільтр

В індуктивному фільтрі (рис. 6.18) відсутній елемент Z_2 . Спільно з опором навантаження його можна представити у вигляді Г- подібної ланки з опорами $Z_1 = jm_f \omega_f L$; $Z_2 = R_f$. Підставивши ці значення у (6.3) одержимо

$$K_{\Phi 1} = \sqrt{\left(\frac{m_p \omega_M L}{R_H} \right)^2} = \frac{m_p \omega_M L}{R_H},$$

звідки індуктивність фільтра $L = \frac{R_H K_{\Phi 1}}{m_p \omega_M} = \frac{R_H K_{\Phi 1}}{m_p 2\pi f_M}$.

Враховуючи (35.2), одержимо:

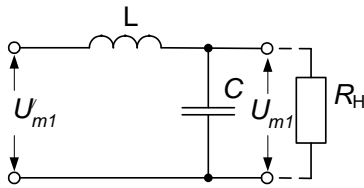


Рис. 6.19

$$L = \frac{R_H K_{3\Gamma}}{m_n \omega_M} = \frac{R_H \cdot 2}{m_n 2\pi f_M (m_n^2 - 1) K_{\Pi 1}} = \frac{R_H}{m_n \pi f_M (m_n^2 - 1) K_{\Pi 1}},$$

де m_n - кратність частоти пульсацій випрямленої напруги відносно частоти мережі.

Індуктивні фільтри використовують при величині R_H одиниці ÷ долі ома.

Згладжувальна дія такого фільтра підвищується при зменшенні R_H (збільшенні I_H), збільшенні індуктивності дроселя (L) і збільшенні частоти пульсації.

Індуктивність в якості першого елемента фільтра зумовлює хороші умови роботи діодів випрямляча і трансформатора.

6.2.5. Г- подібний LC- фільтр

Для згладжування пульсації Г-подібним LC- фільтром (рис. 6.19) необхідно, щоб ємнісний опір конденсатора для першої гармоніки пульсації був набагато меншим опору навантаження, а опір індуктивності дроселя значно більшим ніж опір навантаження $X_C = \frac{1}{m_n \omega_M C} \ll R_H \ll m_n \omega_M L = X_L$.

При розрахунку фільтра зазвичай є достатнім забезпечення умов

$$X_L \geq (5 \div 10) R_H, \quad X_C \leq \frac{R_H}{(5 \div 10)}.$$

При виконанні цих умов і враховуючи, що активний опір дроселя r_L не перевищує

$(0,03-0,1)R_H$, коефіцієнт фільтрації буде визначатися відношенням:

$$K_{\phi 1} = \left| \frac{Z_1}{Z_2} \right| = \frac{m_n \omega_M L}{\frac{1}{m_n \omega_M C}} = (m_n \omega_M)^2 LC.$$

З даного відношення визначаємо добуток

$$LC = \frac{K_{\phi 1}}{(m_{\pi} \omega_M)^2}.$$

Якщо частоту мережі виразити як $f_M = \alpha 50$, то одержимо

$$LC = \frac{K_{\phi 1}}{(m_{\pi} 2\pi \alpha 50)^2} = \frac{K_{\phi 1}}{10^5 m_{\pi}^2 \alpha^2} = \frac{10 K_{\phi 1}}{m_{\pi}^2 \alpha^2} \quad (\text{Гн} \cdot \text{мкФ}).$$

Для визначення L і C користуються одним із відношень, що

$$m_{\pi} \omega_M L \geq (5 \div 10) R_H \quad \text{або} \quad \frac{I}{m_{\pi} \omega_M C} \leq \frac{R_H}{(5 \div 10)},$$

з яких визначають L або C , а потім визначають інший елемент фільтра.

Індуктивно-ємнісний фільтр використовуються, коли опір навантаження складає десятки ÷ сотні ом.

Одним із основних умов вибору L і C є забезпечення індуктивної реакції фільтра, яка зумовлює безперервний струм до ємності. Мінімальне значення індуктивності L , яка забезпечує безперервний струм, називається критичною індуктивністю, а мінімальне значення струму навантаження I_n , при якому струм в індуктивності буде безперервним, називається критичним струмом навантаження $I_{\text{нкр}}$.

Критичне значення індуктивності можна визначити з наступної нерівності:

$$I_{m1} \leq I_n,$$

де I_{m1} - амплітудне значення першої гармоніки струму через індуктивність.

Враховуючи, що $m_{\pi} \omega_M L \gg \frac{1}{m_{\pi} \omega_M C}$, можна нехтувати опором

конденсатора і записати, що $I_{m1} = \frac{U'_{m1}}{m_{\pi} \omega_M L} \leq \frac{U_d}{R_H}$.

З одержаного відношення визначаємо мінімальну індуктивність

$$L_{min} \geq \frac{U_{m1} R_H}{m_{\pi} \omega_M U_d}$$

З урахуванням, що $\frac{U_{m1}}{U_d} = K'_{\pi 1} = \frac{2}{m_{\pi}^2 - 1}$ і $\omega_M = 2\pi f_M \alpha$, мінімальна

(критична) індуктивність фільтра визначиться як

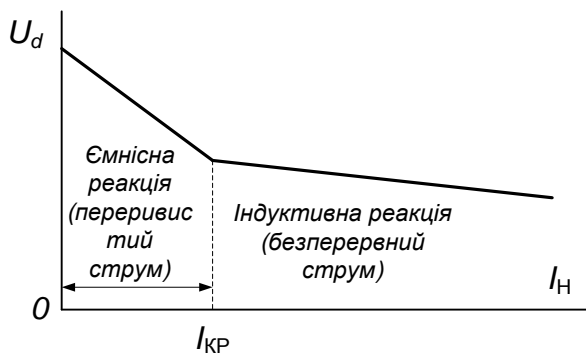


Рис. 6.20

Якщо врахувати що $m_{\pi}=2$, $f_M=50$ Гц,

$$\text{то } L_{min} [\text{Гн}] \geq R_H [\text{кОм}].$$

Зазвичай вибирають $L > L_{min}$.

На рис. 6.20 наведена зовнішня характеристика випрямляча з Г-подібним LC-фільтром.

6.2.6. Г-подібний RC-фільтр

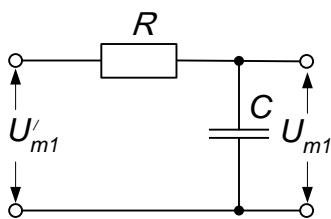


Рис. 6.21

Г-подібний RC-фільтр

використовується, якщо $R_H >$ десятків кОм.

При цьому має місце нерівність

$$\frac{1}{m_{\pi} \omega_M C} \leq \frac{R_H}{(5 \div 10)} \Rightarrow C \geq \frac{5 \div 10}{R_H m_{\pi} \omega_M}$$

Коефіцієнт фільтрації визначається відношенням

$$K_{\phi 1} = \left| \frac{Z_1}{Z_2} \right| = \sqrt{(m_{\pi} \omega_M C R)^2} = (m_{\pi} \omega_M) C R.$$

Звідки знаходимо добуток RC

$$CR = \frac{K_{\phi 1}}{m_{\pi} \omega_M} = \frac{K_{\phi 1}}{m_{\pi} 2\pi 50 \alpha} = \frac{K_{\phi 1}}{314 m_{\pi} \alpha} [\text{Ом} \cdot \Phi] = \frac{3,2 K_{\phi 1}}{m_{\pi} \alpha} [\text{кОм} \cdot \text{мкФ}].$$

При розрахунку RC - фільтра задаються втратами напруги на опорі R від 5 до 30%.

Значення опору фільтра R визначається з умови, що

$$R = \frac{U_d' - U_d}{I_H}, \text{ де } \frac{U_d'}{U_d} = (1,05 \div 1,3).$$

RC - фільтри характеризуються:

- малими габаритами;
- малою масою;
- низькою вартістю.

Запитання для самоконтролю

1. Що таке згладжувальний фільтр і для чого він потрібен? Які елементи використовуються для згладжувального фільтра і як вони вмикаються в схемі?
2. Наведіть класифікацію згладжувальних фільтрів.
3. Наведіть схеми Γ -подібних RC -фільтра і LC -фільтра. Поясніть принцип їх дії. Чому дорівнює коефіцієнт згладжування RC -фільтра і LC -фільтра?
4. Дайте визначення наступним параметрам згладжувальних фільтрів: коефіцієнту фільтрації, коефіцієнту передачі середнього значення напруги, коефіцієнту згладжування.
5. Які вимоги пред'являються до згладжувальних фільтрів?
6. Зобразіть згладжувальний фільтр у вигляді Γ - подібного кола і поясніть якими властивостями повинні володіти елементи фільтра.
7. Поясніть, як визначається коефіцієнт фільтрації індуктивного фільтра. При яких величинах опорів навантаження використовуються індуктивні фільтри?
8. Поясніть залежність коефіцієнту фільтрації Γ - подібного LC - фільтра від значення його елементів. При яких величинах опорів навантаження використовуються такі фільтри?

9. Поясніть залежність коефіцієнту фільтрації Γ - подібного RC - фільтра від значення його елементів . При яких величинах опорів навантаження використовуються такі фільтри?
10. Нарисуйте і поясніть навантажувальну характеристику випрямляча з Γ - подібним загладжувальним LC - фільтром.

Тема 6.3. Стабілізатори напруги

6.3.1. Призначення, класифікація і параметри стабілізаторів

Нормальна робота більшості електронних пристроїв неможлива без стабілізації напруги живлення або струму навантаження в заданих межах.

Функцію підтримки напруги (струму) в заданих межах виконують стабілізатори .

Стабілізатором напруги (струму) називається пристрій, який автоматично підтримує задане значення напруги (струму) на виході вторинного джерела живлення із заданим ступенем точності при дії різних дестабілізуючих факторів. Основними дестабілізуючими факторами є:

- коливання напруги мережі живлення U_M ;
- зміна опору навантаження R_H ;
- зміна температури T ;
- зміна частоти мережі f_M .

Застосування стабілізаторів диктується тим, що електронна апаратура може нормально функціонувати при нестабільності напруги живлення $0,1 \div 3\%$, а для окремих пристроїв, наприклад для підсилювачів постійного струму, нестабільність напруги живлення не повинна перевищувати $0,0001\%$.

Основні параметри стабілізаторів

Основним параметром стабілізаторів є коефіцієнт стабілізації – відношення відносної зміни дестабілізуючого фактора до відносної зміни стабілізованої величини.

- коефіцієнт стабілізації напруги, який визначається формулою

$$k_{стU} = \frac{\Delta U_{вх} / U_{вх}}{\Delta U_{вих} / U_{вих}} = \frac{\Delta U_{вх}}{\Delta U_{вих}} \cdot \lambda,$$

де $\Delta U_{вх}$, $\Delta U_{вих}$ - відхилення вхідної та вихідної напруг від їх номінальних значень;

- та коефіцієнт стабілізації струму

$$K_I = \frac{\Delta U_{вх} / U_{вх}}{\Delta I_{вих} / I_{вих}},$$

де $\Delta U_{вх}$, $\Delta I_{вих}$ - відхилення вхідної напруги та вихідного струму навантаження від їх номінальних значень;

- вихідний опір $R_{іст} = -\Delta U_{вих} / \Delta I_{вих}$;
- коефіцієнт корисної дії $\eta = U_{вих} I_{вих} / U_{вх} I_{вх}$;
- температурний коефіцієнт напруги (ТКН)

$$\text{ТКН} = \Delta U / \Delta T \left[\text{mB} / ^\circ\text{C} \right]$$

Класифікація стабілізаторів

За способом стабілізації стабілізатори поділяються на параметричні та компенсаційні.

За способом регулювання: неперервної дії та імпульсні стабілізатори.

За родом стабілізуємої величини: стабілізатори напруги і стабілізатори струму.

За видом напруги: стабілізатори постійної напруги, стабілізатори змінної напруги.

У параметричних стабілізаторах застосовують елементи з нелінійною

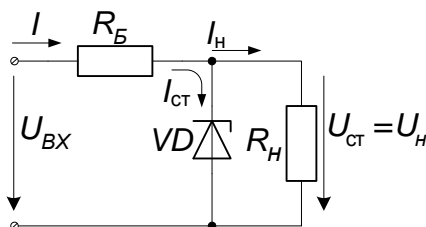


Рис. 6.22

залежністю між струмом і напругою – стабілітрони, біполярні та польові транзистори, баретери. Робочою ділянкою вольт-амперної характеристики цих приладів є ділянка, де напруга мало залежить від струму або навпаки.

Сутність компенсаційного способу стабілізації полягає у тому, що вихідна напруга порівнюється з еталонною (зразковою) напругою, в результаті чого утворюється різниця цих напруг. Ця різниця, якщо потрібно, підсилюється і поступає на регулювальний елемент

(РЕ) стабілізатора, який змінює свої параметри таким чином, що вихідна напруга залишається незмінною. Таким чином, компенсаційний стабілізатор представляє собою замкнену систему автоматичного регулювання.

У залежності від того, в якому режимі працює РЕ, стабілізатори поділяються на стабілізатори неперервної дії та імпульсні стабілізатори.

Якщо з еталонною напругою порівнюється величина пропорційна вихідній напрузі, то стабілізатор називається стабілізатором напруги, а якщо - пропорційна вихідному струму, то - стабілізаторами струму.

6.3.2. Параметричні стабілізатори

Параметричний стабілізатор напруги складається з напівпровідникового стабілітрона VD , ввімкненого послідовно з обмежувальним (баластним) опором R_6 , рис. 6.22.

Принцип дії параметричного стабілізатора можна зрозуміти, якщо виконати його графічний аналіз. На рисунку рис. 6.23 зображена вольт-амперна характеристика стабілітрона і обернена вольт-амперна характеристика

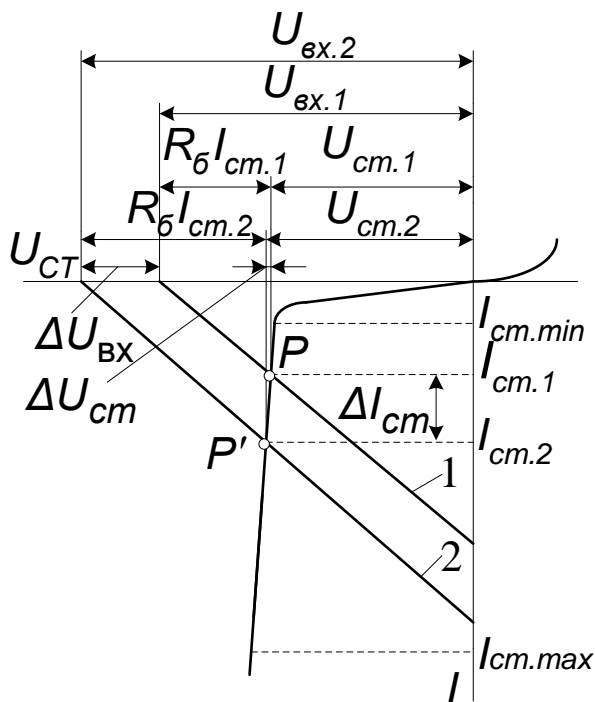


Рис. 6.23

баластного резистора R_6 (пряма 1), побудована за рівнянням $U_{вх} = U_{ст} + I_{ст} R_6$, складеним відповідно до другого закону Кірхгофа за умови, що $R_H = \infty$.

Координатами точки перетину P вольт-амперних характеристик можна визначити напругу і струм стабілізації при номінальній напрузі на вході (нехай це $U_{ст1}$ і $I_{ст1}$). Якщо вхідна напруга

відхиляється від номінального значення, то для визначення нових значень напруги і струму стабілізації необхідно вольт-амперну характеристику обмежувального резистора перемістити паралельно самій собі по вісі абсцис на $\Delta U_{\text{ВХ}}$ (пряма 2). Координатами точки перетину P' будуть визначати нові параметри стабілізації ($U_{\text{СТ}2}$ і $I_{\text{СТ}2}$).

Як видно з рисунку, відхилення вхідної напруги від номінального значення приводить до відхилення напруги стабілізації, яке значно менше відхилення вхідної напруги. Це тому, що напруга на стабілітроні практично не змінюється.

Коефіцієнт стабілізації такого стабілізатора не перевищує 30..50. (Приріст $U_{\text{ВХ}}$ на величину $\Delta U_{\text{ВХ}}$ визве значну зміну струму через стабілітрон $\Delta I_{\text{СТ}}$ і незначну зміну вихідної напруги $\Delta U_{\text{ВИХ}}$ і струму $\Delta I_{\text{Н}}$).

Для динамічного режиму запишемо:

$$\Delta I = \Delta I_{\text{Н}} + \Delta I_{\text{СТ}}; \quad (6.4)$$

$$\Delta U_{\text{ВХ}} = \Delta U_{\text{ВИХ}} + \Delta I \cdot R_{\text{Б}}, \quad (6.5)$$

де $\Delta I_{\text{Н}} = \frac{\Delta U_{\text{ВИХ}}}{R_{\text{Н}}};$

$$\Delta I_{\text{СТ}} = \frac{\Delta U_{\text{ВИХ}}}{r_{\text{Д}}};$$

$$\Delta U_{\text{СТ}} = \Delta U_{\text{ВИХ}}.$$

Підставивши (6.4) в (6.5) одержимо:

$$\Delta U_{\text{ВХ}} = \Delta U_{\text{ВИХ}} + \left(\frac{\Delta U_{\text{ВИХ}}}{R_{\text{Н}}} + \frac{\Delta U_{\text{ВИХ}}}{r_{\text{Д}}} \right) R_{\text{Г}} = \Delta U_{\text{ВИХ}} \left(1 + \frac{R_{\text{Г}}}{R_{\text{Н}}} + \frac{R_{\text{Г}}}{r_{\text{Д}}} \right) \approx \Delta U_{\text{ВИХ}} \frac{R_{\text{Г}}}{r_{\text{Д}}}, \quad (6.6)$$

де враховано, що динамічний опір стабілітрона $r_{\text{Д}}$ складає одиниці÷десятки ом; $R_{\text{Н}}$ - десятки кілоом; $R_{\text{Г}}$ - декілька кілоом і відповідно $1 + \frac{R_{\text{Г}}}{R_{\text{Н}}} \ll \frac{R_{\text{Г}}}{r_{\text{Д}}}$.

З (6.6) випливає, що $\frac{\Delta U_{\text{ВХ}}}{\Delta U_{\text{ВИХ}}} \approx \frac{R_{\text{Г}}}{r_{\text{Д}}}$.

Коефіцієнт стабілізації

$$K_{\text{ст}U} = \frac{\Delta U_{\text{ВХ}}}{U_{\text{ВХНОМ}}} : \frac{\Delta U_{\text{ВИХ}}}{U_{\text{ВИХНОМ}}} = \frac{\Delta U_{\text{ВХ}}}{\Delta U_{\text{ВИХ}}} \cdot \frac{U_{\text{ВИХНОМ}}}{U_{\text{ВХНОМ}}} = \frac{R_{\Gamma}}{r_{\text{д}}} \cdot \lambda \quad (6.7)$$

Коефіцієнт стабілізації параметричного стабілізатора напруги на стабілітроні може досягати 30÷50.

Вихідний опір параметричного стабілізатора визначимо за умови , що $\Delta U_{\text{ВХ}}=0$

$$R_{\text{вих}} = \frac{R_{\Gamma} \cdot r_{\text{д}}}{R_{\Gamma} + r_{\text{д}}} \approx r_{\text{д}} \quad (6.8)$$

Слід відмітити, що у режимі холостого ходу через стабілітрон протікає максимальний струм $I_{\text{стмакс}}$. При збільшенні струму навантаження струм через стабілітрон зменшується.

Максимальний струм навантаження параметричного стабілізатора визначається різницею між максимальним і мінімальним струмами стабілітрона:

$$I_{\text{нмакс}} = I_{\text{стмакс}} - I_{\text{стмін}}$$

Величина баластного опору визначається

$$R_{\Gamma} = \frac{U_{\text{ВХмін}} - U_{\text{стмакс}}}{I_{\text{нмакс}} + I_{\text{стмін}}} = \frac{U_{\text{ВХмін}} - U_{\text{стмакс}}}{I_{\text{стмакс}}}$$

Для збільшення коефіцієнта стабілізації необхідно:

- збільшувати величину опору R_{Γ} (підвищувати $U_{\text{ВХ}}$);
- використовувати стабілітрони з малим динамічним опором $r_{\text{д}}$;
- мати великий опір $R_{\text{н}}$ (збільшувати λ);
- працювати в точці близькій до $I_{\text{стмін}}$, що відповідає більшому

статичному опорі стабілітрона $R_{\text{стат}}$.

Для підвищення величини стабілізованої напруги використовують послідовне включення стабілітронів (рис. 6.24). При цьому вихідна напруга

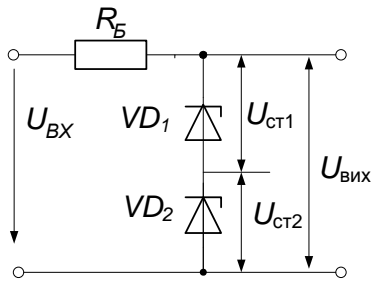


Рис.6.24

стабілізатора буде дорівнювати сумі напруг на окремих стабілітронах: $U_{\text{ВИХ}} = U_{\text{СТ1}} + U_{\text{СТ2}}$.

Для температурної компенсації використовують

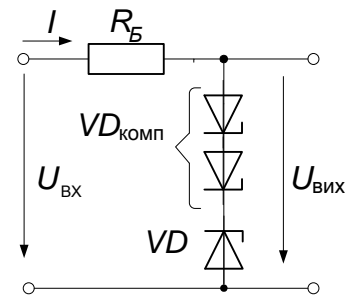


Рис. 6.25

ь прямо включені компенсуючі стабілітрони (рис. 6.25). Прямо включені стабілітрони $VD_{\text{КОМП}}$ мають від'ємний ТКС, а робочий VD

– додатний, що забезпечує незмінність $U_{\text{ВИХ}}$. Враховуючи, що ТКС прямо

включених стабілітронів значно менша ніж зворотно включених, їх кількість повинна бути більшою (зазвичай 3-4).

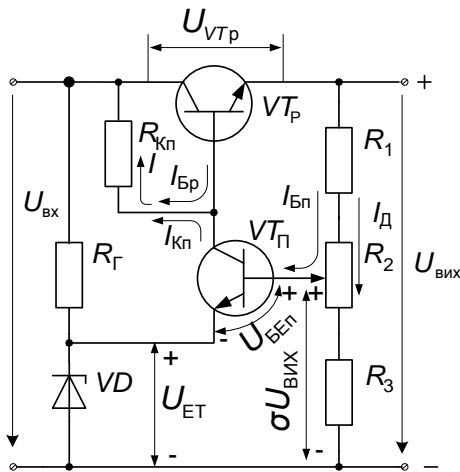


Рис. 6.27

6.3.3. Компенсаційні стабілізатори напруги

Компенсаційний стабілізатор з безперервним регулюванням представляє собою систему автоматичного

регулювання, в якій із заданою

точністю підтримується

напруга або струм на виході

незалежно від зміни вхідної

напруги, опору навантаження і

параметрів схеми.

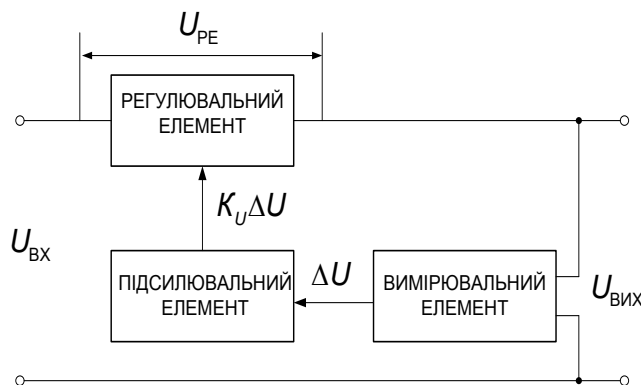


Рис. 6.26

На рис. 6.26 наведено

структурну схему компенсаційного стабілізатора.

Сутність компенсаційного способу стабілізації полягає у тому, що вихідна напруга, або її частина, порівнюється з еталонною (опорною) напругою. У результаті утворюється різниця цих напруг ΔU , яка підсилюється підсилювальним елементом і поступає до регулювального елемента. Останній змінює свої параметри таким чином, що вихідна напруга залишається незмінною.

Якщо з деяких причин (наприклад, через нестабільність вхідної напруги, або зміну опору навантаження) напруга на виході відхилилась від номінального значення, то на виході вимірювального елемента з'являється напруга, пропорційна різниці між вихідною та опорною напругою ΔU . Ця напруга підсилена підсилювальним елементом поступає до регулювального елемента, який змінює свій опір під дією сигналу підсилювача. Зі зміною опору збільшується (або зменшується) спад напруги на регулювальному елементі до тих пір, поки вона не компенсує збільшення (або зменшення) вхідної напруги $U_{\text{ВИХ}}=U_{\text{ВХ}}-U_{\text{РЕ}}$.

На рис. 6.27 наведена принципова схема компенсаційного стабілізатора, побудованого на дискретних напівпровідникових елементах.

Еталонна напруга формується на стабілітроні VD , який разом із резистором R_f утворює параметричний стабілізатор напруги. Еталонна напруга і напруга, яка пропорційна вихідній напрузі стабілізатора $\sigma U_{\text{ВИХ}}$, порівнюється на емітерному p - n - переході транзистора $VT_{\text{П}}$ (ділянка транзистора база–емітер). Під дією цієї різниці напруг $\Delta U = U_{\text{БЕП}} = \sigma U_{\text{ВИХ}} - U_{\text{ЕТ}}$ (σ – коефіцієнт ділення вихідного дільника) змінюється колекторний струм $I_{\text{КП}}$ транзистора $VT_{\text{П}}$ і, як наслідок, змінюється базовий струм $I_{\text{БР}}$ регулювального транзистора $VT_{\text{Р}}$. Якщо, наприклад, вихідна напруга, і відповідно $\sigma U_{\text{АЕО}}$, прагне збільшитись, то це приведе до збільшення $U_{\text{БЕП}}$ і струму $I_{\text{КП}}$. Збільшення струму $I_{\text{КП}}$ приведе до зменшення базового струму $I_{\text{БР}}$ регулювального транзистора $VT_{\text{Р}}$ і відповідно збільшення напруги між його колектором і

емітером U_{VTp} . А так як $U_{ВИХ} = U_{ВХ} - U_{VTp}$, то це приведе до зменшення вихідної напруги, тобто її стабілізацію.

$$K_{CTU} = \frac{dU_{ВХ}}{dU_{ВИХ}} \cdot \frac{U_{ВИХ}}{U_{ВХ}} \cdot \lambda \quad (6.9)$$

Враховуючи, що $I_{Бп} \ll I_D$ і $I_{Бр} \ll I_{Кп}$, для статичного режиму запишемо рівняння:

$$\begin{aligned} U_{ЕТ} + U_{БЕп} &= \sigma U_{ВИХ}, \text{ або} \\ U_{БЕп} &= \sigma U_{ВИХ} - U_{ЕТ}. \end{aligned} \quad (6.10)$$

Напруга на навантажувальному резисторі транзистора $VT_{П}$

$$U_{R_{Кп}} = I \cdot R_{Кп} = U_{ВХ} - U_{ВИХ} - I_H r_E.$$

Коефіцієнт підсилення підсилювача постійного струму

$$K_{Уп} = \frac{U_{R_{Кп}}}{U_{БЕп}} = \frac{U_{ВХ} - U_{ВИХ} - I_H r_E}{\sigma U_{ВИХ} - U_{ЕТ}}.$$

З цього виразу визначимо $U_{ВИХ}$:

$$\begin{aligned} K_{Уп} (\sigma U_{ВИХ} - U_{ЕТ}) &= U_{ВХ} - U_{ВИХ} - I_H r_E \Rightarrow \\ U_{ВИХ} (\sigma K_{Уп} + 1) &= U_{ВХ} + U_{ЕТ} K_{Уп} - I_H r_E. \end{aligned}$$

Враховуючи, що $\sigma K_{Уп} \gg 1$, одержимо:

$$U_{ВИХ} = \frac{U_{ВХ}}{\sigma K_{Уп}} + \frac{U_{ЕТ}}{\sigma} - \frac{I_H r_E}{\sigma K_{Уп}} \quad (6.11)$$

Продиференціюємо $U_{ВИХ}$ за $U_{ВХ}$

$$\frac{dU_{ВИХ}}{dU_{ВХ}} = \frac{1}{\sigma K_{Уп}} \Rightarrow \frac{dU_{ВХ}}{dU_{ВИХ}} = \sigma K_{Уп}. \quad (6.12)$$

Підставимо (6.12) в (6.9) і одержимо

$$K_{CTU} = \sigma K_{Уп} \lambda. \quad (6.13)$$

Вихідний опір стабілізатора одержимо, якщо продиференціюємо вираз

(6.11) за I_H :

$$R_{ВИХ} = \frac{dU_{ВИХ}}{dI_H} = -\frac{r_E}{\sigma K_{Уп}}.$$

З урахуванням внутрішнього опору джерела вхідної напруги одержимо:

$$R_{\text{ВИХ}} = \frac{dU_{\text{ВИХ}}}{dI_{\text{H}}} = -\frac{r_{\text{B}} + r_{\text{E}}}{\sigma K_{\text{Уп}}} \quad (6.14)$$

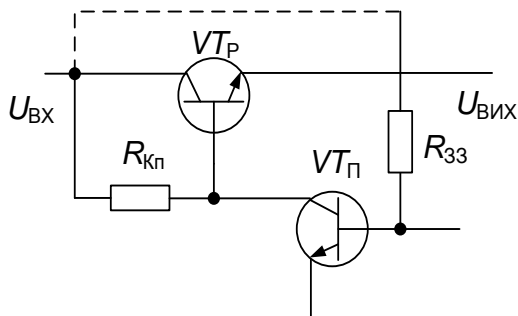
Таким чином, чим більші $K_{\text{Уп}}$ і σ , тим більше коефіцієнт стабілізації і менше вихідний опір стабілізатора.

Розглянута схема стабілізатора дозволяє одержати

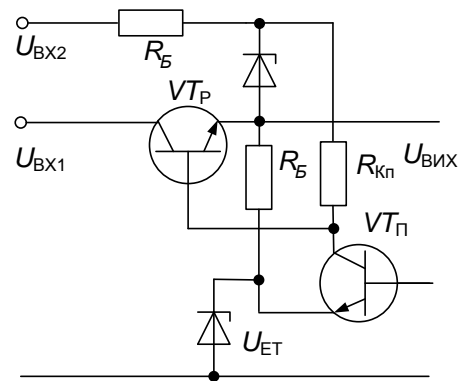
$$K_{\text{СТУ}} \approx 10^2 \text{ і } R_{\text{ВИХ}} \approx 0,1 \text{ Ом.}$$

Способи збільшення $K_{\text{СТУ}}$ і зменшення $R_{\text{ВИХ}}$:

- Введення від'ємного зворотного зв'язку за вхідною напругою (рис. 6.28, а);
- Здійснювати живлення підсилювача від окремого джерела живлення, що збільшує коефіцієнт стабілізації на 2÷3 порядків (рис. 6.28, б);
- Використання багатокаскадного ППС, або операційного підсилювача;



а)



б)

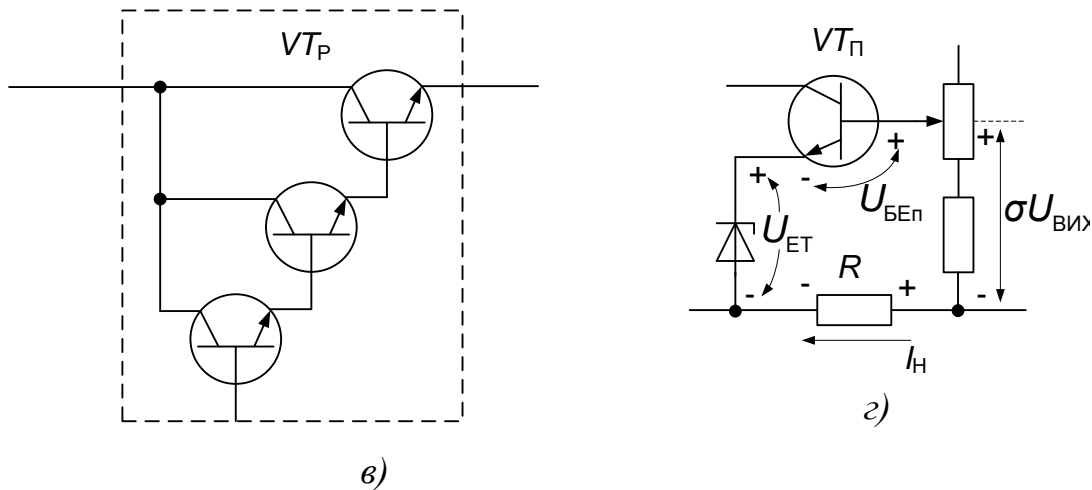


Рис.6.28

- Побудова регульовального елемента на складеному транзисторі (рис.6.28, в);
- Введенням послідовного зворотного зв'язку за струмом (рис. 6.28, г).

Позитивна якість компенсаційних стабілізаторів:

1. Високий коефіцієнт стабілізації $K_{CTU} \geq 1000$;
2. Малий вихідний опір $R_{ВИХ} = 10^{-3} \div 10^{-4}$ Ом;
3. Відсутність власних завад.

Недоліком лінійних компенсаційних стабілізаторів є низький к.к.д. (<50%).

Запитання для самоконтролю

1. Що таке стабілізатор напруги (струму)? Чому дорівнює коефіцієнт стабілізації за напругою?
2. Назвіть дестабілізуючі фактори, що впливають на величину випрямленої напруги.
3. Наведіть признаки по яких класифікують стабілізатори.
4. Який може бути максимальний струм навантаження параметричного стабілізатора?

5. Як розраховується величина опору баластного резистора параметричного стабілізатора?
6. Наведіть схему і поясніть принцип дії параметричного стабілізатора напруги на напівпровідниковому стабілітроні.
7. Поясніть залежність коефіцієнта стабілізації параметричного стабілізатора від величини динамічного опору стабілітрона.
8. Наведіть структурну та електричну схеми однокаскадного компенсаційного стабілізатора напруги. Поясніть принцип його дії.
9. Поясніть причину залежності вихідної напруги параметричного стабілізатора від температури і як її можна зменшити.
10. Поясніть сутність компенсаційного способу стабілізації напруги.
11. Наведіть схему і поясніть принцип дії компенсаційного стабілізатора напруги.
12. Наведіть способи збільшення коефіцієнту стабілізації компенсаційних стабілізаторів напруги.

Список літератури

Основна література

1. Електроніка та мікросхемотехніка [Електронний ресурс]: навчальний посібник для студентів напряму підготовки 6.050702 «Електромеханіка» / А. А. Щерба, К. К. Победаш, В. А. Святненко: – Київ: НТУУ «КПІ», 2013.– 360с.

Режим доступу: <http://ela.kpi.ua/handle/123456789/3569>

2. Електроніка і мікросхемотехніка: Підручник для студентів вищих навчальних закладів, що навчаються за напрямками “Електромеханіка” та “Електротехніка”: У 4-х т. /Сенько В.І., Панасенко М.В., Сенько Є.В. та ін. Т1. Елементна база електронних пристроїв. – К.: Обереги, 2000.

3. Електроніка і мікросхемотехніка: Підручник для студентів вищих навчальних закладів, що навчаються за напрямками “Електромеханіка” та “Електротехніка”: У 4-х т. /Сенько В.І., Панасенко М.В., Сенько Є.В. та ін. Т2. Аналогові та імпульсні пристрої. – Харків: Фоліо, 2002.

4. Колонтаєвський Ю.П., Сосков А.Г. Промислова електроніка та мікро-схемотехніка: теорія і практикум: Навч. посіб. 2-е вид. – К.: Каравела, 2004, - 432 с.

5. Схемотехніка електронних систем: Кн. 2. Цифрова схемотехніка: Підручник /В.І.Бойко, А.М.Гуржій, В.Я. Жуйков та ін. – 2-ге вид. – К.:Вища шк., 2004. - 423 с.

6. Опадчий Ю.Ф., Глудкин О.П., Гуров А.И. Аналоговая и цифровая электроника. –М.: Горячая Линия – Телеком, 2000.

Додаткова література:

7. Електротехніка та електроніка. Теоретичні відомості, розрахунки та дослідження за підтримкою комп'ютерних технологій: Навч. посіб. /Щерба А.А., Рябенський В.М., Кучеренко М.Є. та ін. – К.: "Корнійчук", 2007, - 488 с. з іл.

8. Основи схемотехніки електронних систем: Підручник /В.І.Бойко, А.М.Гуржій, В.І.Жуйков та ін. – К.: Вища шк., 2004.

9. Лебедєв О.М., Ладик О.І. Цифрова техніка: Навч. посіб. /За ред. М.Ю.Ільченка. – К., ІВЦ “Видавництво “Політехніка”, 2004.

Навчальне видання

Побєдаш Костянтин Каленикович

Комп'ютерна електроніка

Навчальний посібник