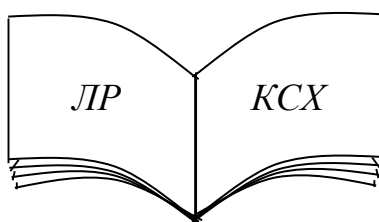


МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ
«ХАРКІВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ»

МЕТОДИЧНІ ВКАЗІВКИ
до виконання лабораторних робіт з навчальної
дисципліни «Комп'ютерна схемотехніка»

для студентів денної та заочної форми навчання
за спеціальністю «Комп'ютерна інженерія»



Харків 2024

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ
«ХАРКІВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ»

МЕТОДИЧНІ ВКАЗІВКИ
до виконання лабораторних робіт
з навчальної дисципліни «Комп'ютерна схемотехніка»

для студентів денної та заочної форми навчання
за спеціальністю «Комп'ютерна інженерія»

Затверджено
редакційно-видавничою
радою НТУ «ХПІ»,
протокол № 1 від 15.02.2024

Харків
НТУ «ХПІ»

2024

Методичні вказівки до виконання лабораторних робіт з навчальної дисципліни «Комп'ютерна схемотехніка» для студентів денної та заочної форми навчання за спеціальністю «Комп'ютерна інженерія» / В. В. Скородєлов, Г. В. Гейко, О. В. Коломійцев. – Харків : НТУ «ХПІ», 2024. – 44 с.

Укладачі: В. В. Скородєлов, Г. В. Гейко, О. В. Коломійцев

Рецензент проф. В. В. Усик

Кафедра комп'ютерної інженерії та програмування

ВСТУП

«Комп'ютерна схемотехніка» є однією з фундаментальних дисциплін в напрямку «Комп'ютерна інженерія», яка забезпечує теоретичну та інженерну підготовку, необхідну для виконання науково-дослідних та практичних робіт по дослідженню, розробці та експлуатації апаратних засобів комп'ютерів, вбудованих мікропроцесорних та мікроконтролерних систем, комп'ютерних систем та мереж різного призначення (інформаційних, медичних і промислових).

В результаті вивчення навчальної дисципліни **студенти мають знати:** елементну базу комп'ютерів (цифрових інтегральних мікросхем жорсткої та програмованої логіки з різним ступенем інтеграції), принципи побудови на їх основі типових функціональних вузлів цифрових пристроїв комп'ютерів, мікропроцесорних та мікроконтролерних систем.

Також студенти **повинні уміти:** аналізувати і проводити розробку схем цифрових функціональних вузлів та пристроїв комп'ютерів на основі цифрових мікросхем жорсткої та програмованої логіки; вимірювати параметри, знаходити несправності, проводити налагоджування та випробовування цифрових вузлів та пристроїв.

Студенти також повинні **мати практичні навички** розробки і аналізу апаратних засобів комп'ютерів, мікропроцесорних та мікроконтролерних систем з використанням сучасних систем електронного моделювання.

Лабораторні роботи дають можливість студентам **закріпити отримані теоретичні знання** з навчальної дисципліни. Під час їх виконання **студенти**

набувають практичні навички роботи з сучасними програмами електронного моделювання і вміння аналізувати схеми функціональних вузлів та пристроїв комп'ютерів на основі цифрових мікросхем жорсткої та програмованої логіки; вимірювати параметри, знаходити несправності, проводити налагоджування і тестування цифрових вузлів та пристроїв.

Методичні вказівки враховують можливість виконання лабораторних робіт як на універсальних монтажних платах з наборами перемичок, дискретних пасивних і напівпровідникових елементів, транзисторів і мікросхем, так і з використанням програм комп'ютерного моделювання та аналізу електронних схем типу Multisim. У першому випадку при налагоджуванні та тестуванні схем використовуються як звичайні, так і віртуальні вимірювальні пристрої на основі комп'ютерів; в другому – віртуальні інструменти (прилади), які є в складі програм комп'ютерного моделювання.

При проведенні лабораторних робіт слід керуватися наступними положеннями:

1) до кожної лабораторної роботи необхідна самостійна підготовка, що включає вивчення теоретичного матеріалу та виконання необхідних підготовчих робіт, теоретичний аналіз заданих схем, побудову таблиць станів та часових діаграм;

2) в ході виконання лабораторної роботи студенти повинні зібрати на універсальній монтажній платі або у програмі моделювання задану схему та виконати її дослідження;

3) по кожній лабораторній роботі складається звіт, що включає: тему і мету роботи, індивідуальне завдання, результати досліджень з поясненнями, висновки по всім досліддам;

4) всі схеми та результати досліджень, що створювались в програмах моделювання, необхідно представити викладачу для демонстрації працездатності схеми або пристрою, що моделюється.

При здачі звіту про виконання лабораторної роботи, студенти повинні бути готові відповісти на контрольні питання, які знаходяться в методичних вказівках, і на додаткові питання за матеріалом, що вивчається.

Лабораторна робота 1

АНАЛІЗ КОМБІНАЦІЙНИХ СХЕМ НА ЛОГІЧНИХ ЕЛЕМЕНТАХ

Мета роботи: отримати навички моделювання та аналізу найпростіших комбінаційних схем на основі базових логічних елементів за допомогою програми моделювання Multisim.

Завдання: зібрати схему згідно з варіантом (табл. 1.1), використовуючи бібліотеку базових (ідеальних) логічних елементів (ЛЕ) та дослідити її роботу.

Таблиця 1.1 Варіанти індивідуальних завдань

№ варіанта	Схема
1, 7, 13, 19, 25	
2, 8, 14, 20, 26	
3, 9, 15, 21, 27	
4, 10, 16, 22, 28	
5, 11, 17, 23, 29	
6, 12, 18, 24, 30	

Примітка. Умовні графічні позначення ЛЕ в схемах (в стандарті ДСТУ)

Порядок виконання роботи

Перед початком виконання завдання треба ознайомитися з методичними матеріалами лекції на тему «Цифрові логічні елементи» та теоретичними відомостями з літератури [1 – 4, 7]. Порядок роботи з програмою електронного моделювання Multisim та основні правила роботи з вимірювальними пристроями (генератор слів (ГС) *Word generator*, логічний аналізатор (ЛА) *Logic Converter* та ін.) розглянуті в літературі [1, 7].

Проаналізувати задану схему за допомогою логічного перетворювача (ЛП)

Записуємо теоретичну таблицю станів (ТС) схеми згідно з варіантом індивідуального завдання (табл. 1.1).

За допомогою логічного перетворювача *Logic Converter* одержуємо реальну ТС роботи схеми. Для цього необхідно: зібрати задану схему; входи схеми підключити до входів ЛП, а вихід схеми підключити до клеми *Out* ЛП; натиснути на лицьовій панелі ЛП верхню кнопку (рис. 1.1).

Порівнюємо одержані результати з теоретичною ТС.

Перетворюємо одержану ТС в логічний вираз (ЛВ). Для цього необхідно натиснути другу кнопку зверху на лицьовій панелі ЛП.

Спрощуємо отриманий ЛВ. Для цього необхідно натиснути на лицьовій панелі ЛП третю зверху кнопку.

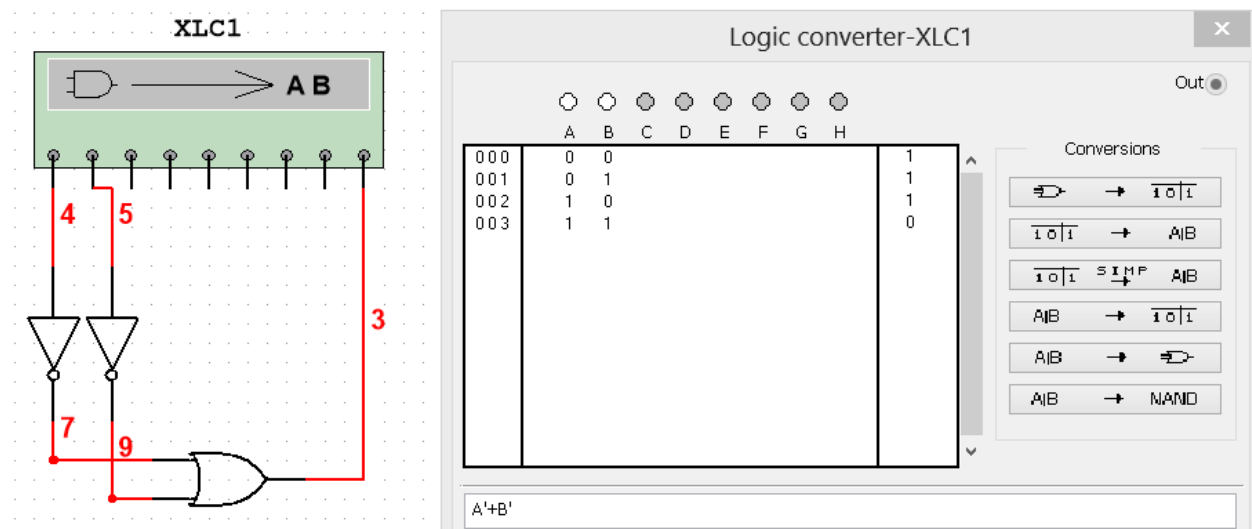


Рисунок 1.1

Дослідити роботу заданої схеми в статичному та динамічному режимах.

Збираємо схему дослідження заданої комбінаційної схеми. Для цього необхідно до неї підключити ГС та ЛА як показано на рис. 1.2.

Здійснюємо попереднє налаштування ГС та ЛА: записуємо в пам'ять ГС тестові набори вхідних сигналів у відповідності з ТС; задаємо режими роботи ГС (починати треба з покрокового режиму) та час розгортки вхідних і вихідних сигналів на екрані ЛА та ін. (рис. 1.2).

Запускаємо процес моделювання. При подачі на входи схеми різних комбінацій вхідних сигналів від ГС, на екрані ЛА можна побачити часові діаграми, які відображають роботу схеми в динаміці. Змінюючи час розгортки ЛА добиваємося того, щоб на екрані можна було побачити мінімум один цикл роботи схеми. Для виділення циклу роботи або вимірювання часових параметрів сигналів користуємося червоним і синім маркерами.

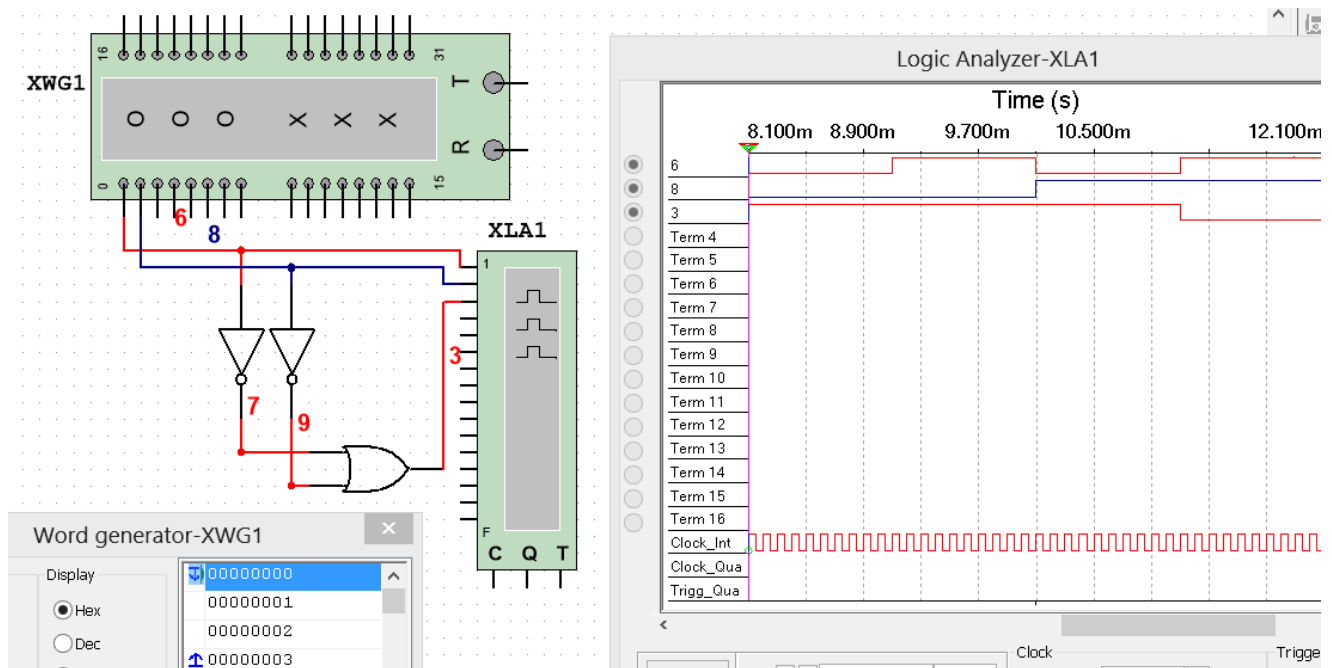


Рисунок 1.2

Аналізуємо одержані на рис. 1.2 часові діаграми, порівнюємо їх з теоретичною ТС і робимо висновки.

Зміст звіту

1. Тема і мета роботи.
2. Індивідуальне завдання.
3. Результати виконання дослідів (схеми, графіки, розрахунки та ін.) з описом, які прилади були використані, що в результаті отримали на графіках, порівняти теоретичні дані з результатами експериментів.
4. Загальні висновки по роботі.

Контрольні питання

1. Назвіть основні параметри логічних елементів.
2. Дайте визначення статичної завадостійкості.
3. Дайте визначення терміну «повний набір логічних елементів».
4. Яким чином можна логічний вираз перетворити в схему?
5. Складіть таблицю станів для елементів «3 АБО-НІ».
6. Яким чином визначається затримка в роботі схеми?

Лабораторна робота 2

RS-ТРИГЕРИ

Мета роботи: отримати навички моделювання та аналізу схем асинхронних і синхронних RS-тригерів за допомогою програми електронного моделювання Multisim.

Завдання: ознайомитися з принципами побудови і функціонування схем асинхронного і синхронного RS-тригерів та дослідити їх роботу.

Порядок виконання роботи

Перед початком виконання досліджень треба ознайомитися з методичними матеріалами лекції на тему «Тригери» та теоретичними відомостями з літератури [1 – 4, 7].

Дослідити роботу асинхронного RS-тригера.

Побудуємо схему асинхронного RS-тригера на базових ЛЕ. Для цього потрібно на панелі інструментів програми моделювання Multisim натиснути кнопку *Place CMOS* (рис. 2.1), потім у віконці *Select a component* (рис. 2.2) вибрати елемент І-НІ (наприклад, NC7S00_5V), який будемо використовувати для побудови RS-тригера.

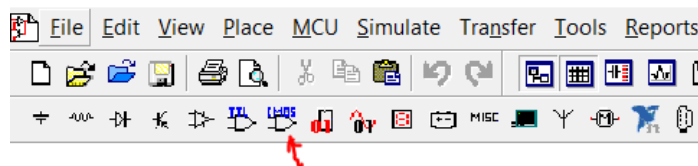


Рисунок 2.1

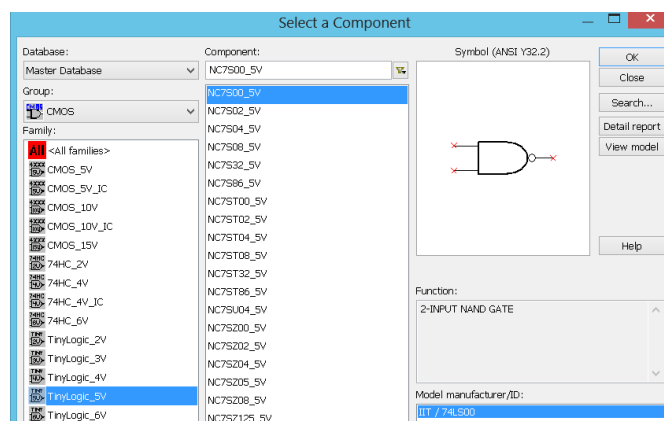


Рисунок 2.2

Вхідні та вихідні порти підключаємо, вибравши в меню *Place* → *Connectors* → *Hierarchical connector* (рис. 2.3). Їх налаштування можна змінити, якщо натиснути два рази лівою кнопкою миші на порту та у пункті *Label* → *Direction* вибрати *Input* або *Output* (рис. 2.4). В результаті отримуємо схему RS-тригера, як показано на рис. 2.5.

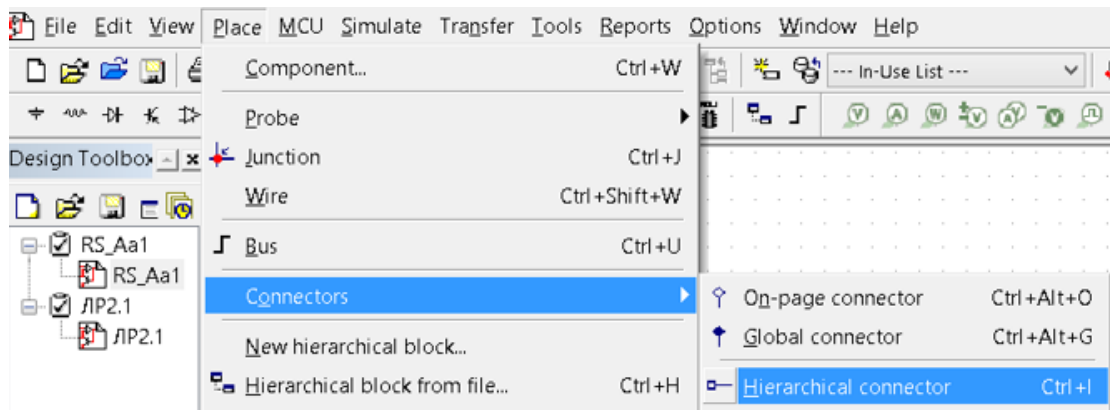


Рисунок 2.3

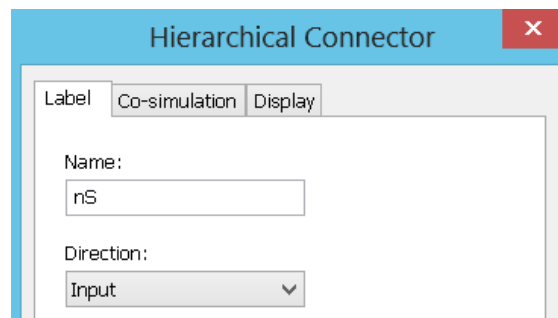


Рисунок 2.4

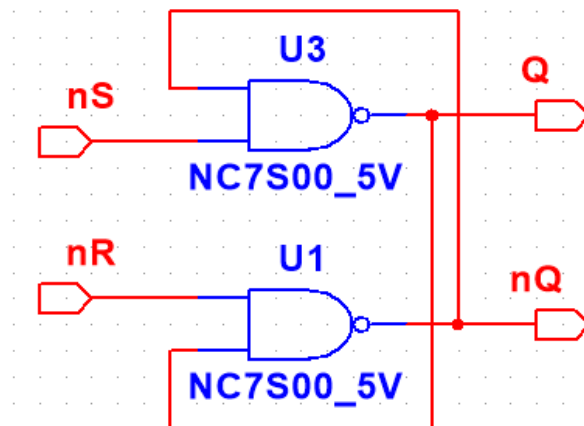


Рисунок 2.5 – Схема асинхронного RS-тригера

Записуємо теоретичну ТС схеми асинхронного RS-тригера.

Представляємо у вигляді макроса отриману схему RS-тригера (рис. 2.5). Для цього в меню програми натискаємо Place – Hierarchical block from file і вибираємо файл з RS-тригером.

Збираємо схему дослідження асинхронного RS-тригера. Підключаємо до макроса RS-тригера ГС і ЛА та отримуємо схему, яка наведена на рис. 2.6.

Здійснюємо попереднє налаштування ГС та ЛА: записуємо в пам'ять ГС тестові набори вхідних сигналів у відповідності з ТС; задаємо режими роботи ГС (починати треба з покрокового режиму) та час розгортки вхідних і вихідних сигналів на екрані ЛА та ін. (рис. 2.6).

Запускаємо процес моделювання. На входи асинхронного RS-тригера подаємо різні комбінації вхідних сигналів від ГС і на екрані ЛА отримуємо часові діаграми його роботи в динаміці (рис. 2.6). Змінюючи час розгортки ЛА добиваємося того, щоб на екрані можна було побачити мінімум один цикл роботи схеми. Для виділення циклу роботи або вимірювання часових параметрів сигналів користуємося червоним і синім маркерами.

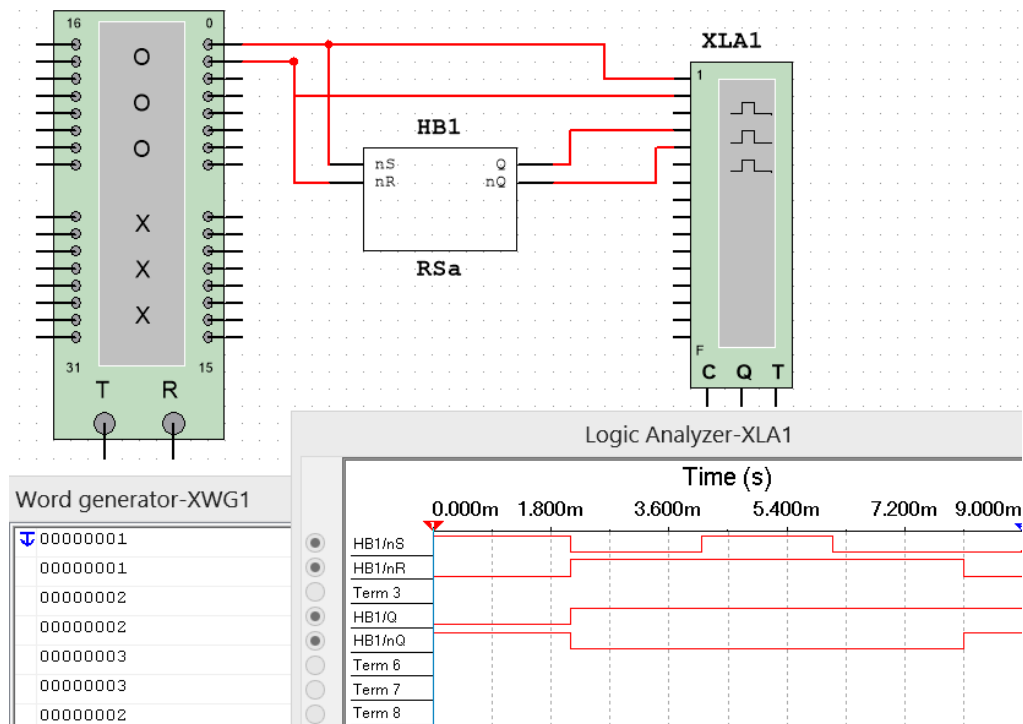


Рисунок 2.6 – Схема дослідження і часові діаграми роботи асинхронного RS-тригера

Аналізуємо одержані на рис. 1.2 часові діаграми, порівнюємо їх з теоретичною ТС і робимо висновки.

Дослідити роботу двоступеневого синхронного RS-тригера.

Будуємо спочатку схему синхронного RS-тригера на базових ЛЕ, наведену на рис. 2.7 і представляємо її у вигляді макроса RSC.

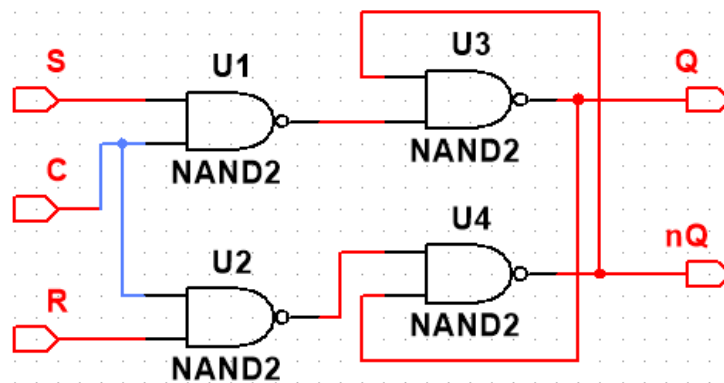


Рисунок 2.7 – Схема синхронного RS-тригера

Будуємо на основі макроса RSC схему двоступеневого RS-тригера використовуючи допоміжні ЛЕ (рис.2.8).

Записуємо теоретичну ТС побудованого тригера.

Збираємо схему дослідження побудованого тригера, наведену на рис.2.8, в якій окрім ГС і ЛА використовується також універсальний (функціональний) генератор для формування синхронізуючих сигналів тригера.

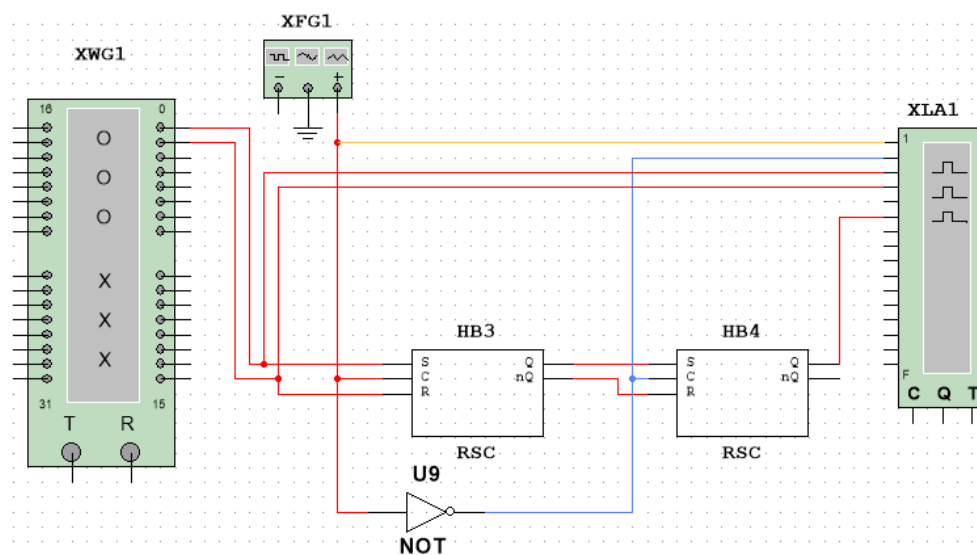


Рисунок 2.8 – Схема дослідження двоступеневого RS-тригера

Здійснюємо попереднє налаштування ГС, ЛА та функціонального генератора: записуємо в пам'ять ГС тестові набори вхідних сигналів у відповідності з ТС; задаємо режими роботи ГС (починати треба з покрокового режиму) та час розгортки вхідних і вихідних сигналів на екрані ЛА; налаштування функціонального генератора наведені на його лицевій панелі (рис. 2.9).

Запускаємо процес моделювання. На входи синхронного RS-тригера подаємо різні комбінації вхідних сигналів від ГС і на екрані ЛА отримуємо часові діаграми його роботи в динаміці (рис. 2.9). Змінюючи час розгортки ЛА добиваємося того, щоб на екрані можна було побачити мінімум один цикл роботи схеми. Для виділення циклу роботи або вимірювання часових параметрів сигналів користуємося червоним і синім маркерами.

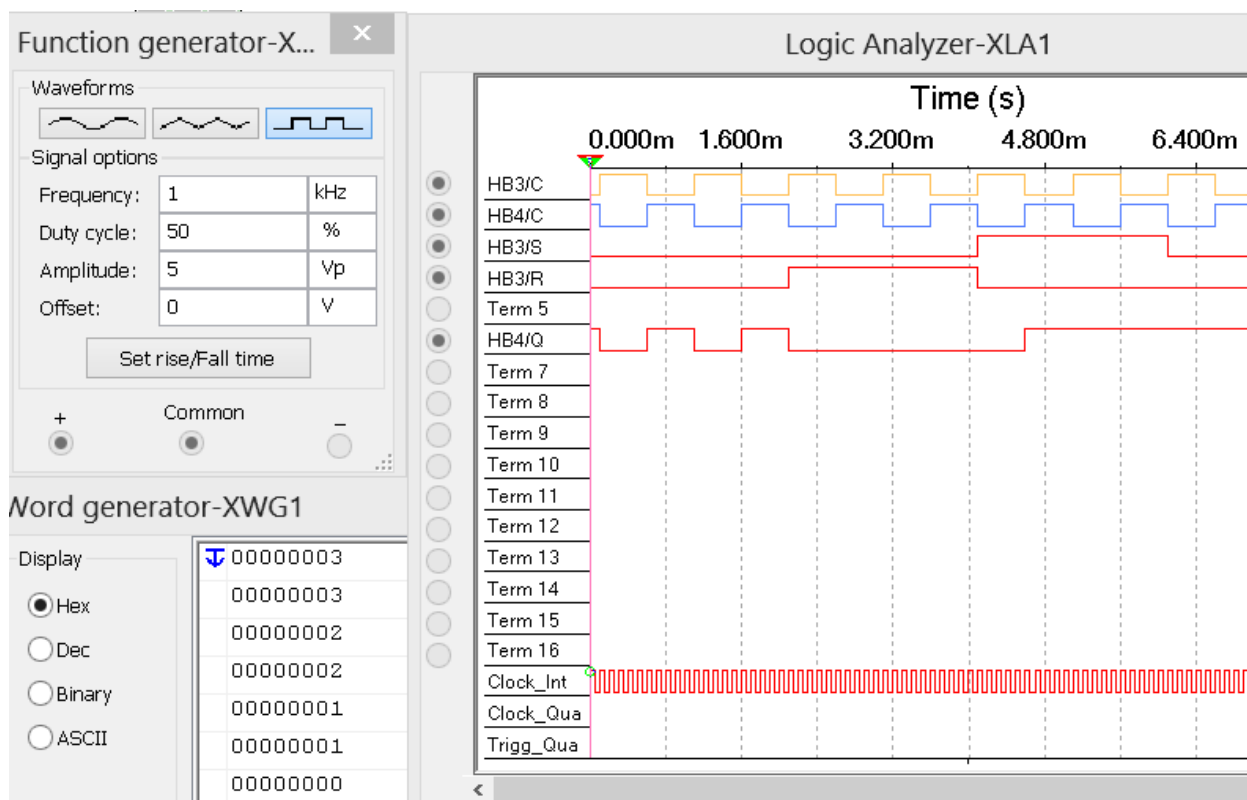


Рисунок 2.9 – Часові діаграми роботи двоступеневого RS-тригера

Аналізуємо одержані на рис. 2.9 часові діаграми, порівнюємо їх з теоретичною ТС і робимо висновки.

Зміст звіту

1. Тема і мета роботи.
2. Індивідуальне завдання.
3. Результати виконання дослідів (схеми, графіки, розрахунки та ін.) з описом, які прилади були використані, що в результаті отримали на графіках, порівняти теоретичні дані з результатами експериментів.
4. Загальні висновки по роботі.

Контрольні питання

1. Чим відрізняється асинхронний RS-тригер від синхронного?
2. Наведіть ТС асинхронного RS-тригера.
3. Наведіть ТС синхронного RS-тригера.
4. Наведіть умовне графічне позначення асинхронного RS-тригера.
5. Наведіть умовне графічне позначення синхронного RS-тригера.
6. Наведіть часові діаграми RS-тригера з урахуванням затримок на логічних елементах.

Лабораторна робота 3

СИНХРОННІ D, JK, T-ТРИГЕРИ

Мета роботи: отримати навички моделювання та аналізу схем синхронних D, JK, T-тригерів за допомогою програми електронного моделювання Multisim.

Завдання: ознайомитися з принципами побудови і функціонування схем синхронних D, JK, T-тригерів і дослідити їх роботу.

Порядок виконання роботи

Перед початком виконання досліджень треба ознайомитися з методичними матеріалами лекції на тему «Тригери» та теоретичними відомостями з літератури [1 – 4, 7].

Дослідити роботу D-тригера.

Будемо спочатку схему D-тригера на базових ЛЕ, наведену на рис. 3.1 і представляємо її у вигляді макроса D (рис.3.2). Для цього в меню програми натискаємо *Place – Hierarchical block from file* і вибираємо файл з синхронним RS-тригером.

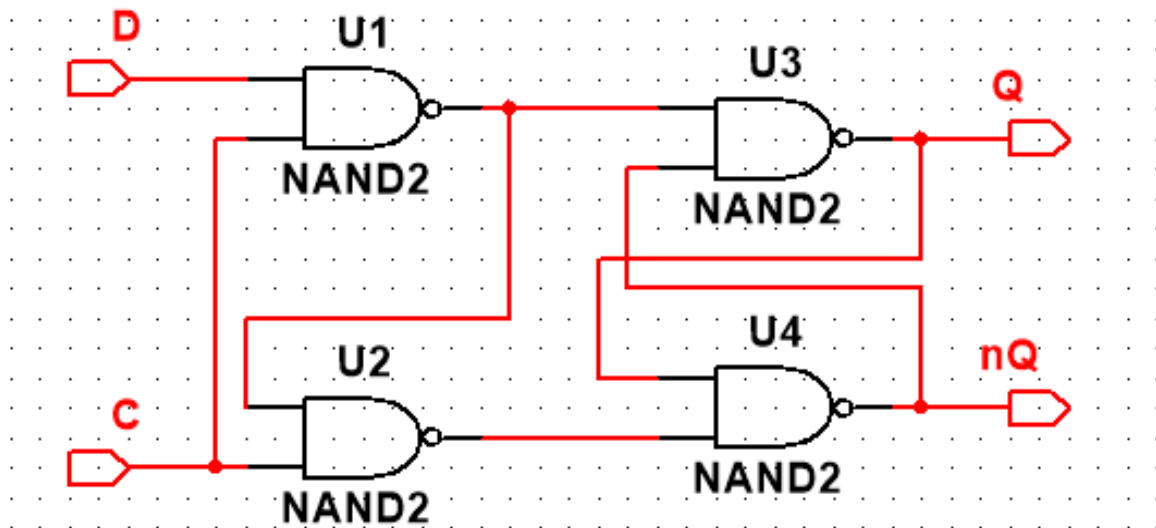


Рисунок 3.1 – Схема синхронного D-тригера

Записуємо теоретичну ТС побудованого тригера.

Збираємо схему дослідження побудованого тригера наведену на рис. 3.2.

Здійснюємо попереднє налаштування ГС та ЛА: записуємо в пам'ять ГС тестові набори вхідних сигналів у відповідності з ТС; задаємо режими роботи ГС (починати треба з покрокового режиму) та час розгортки вхідних і вихідних сигналів на екрані ЛА та ін.

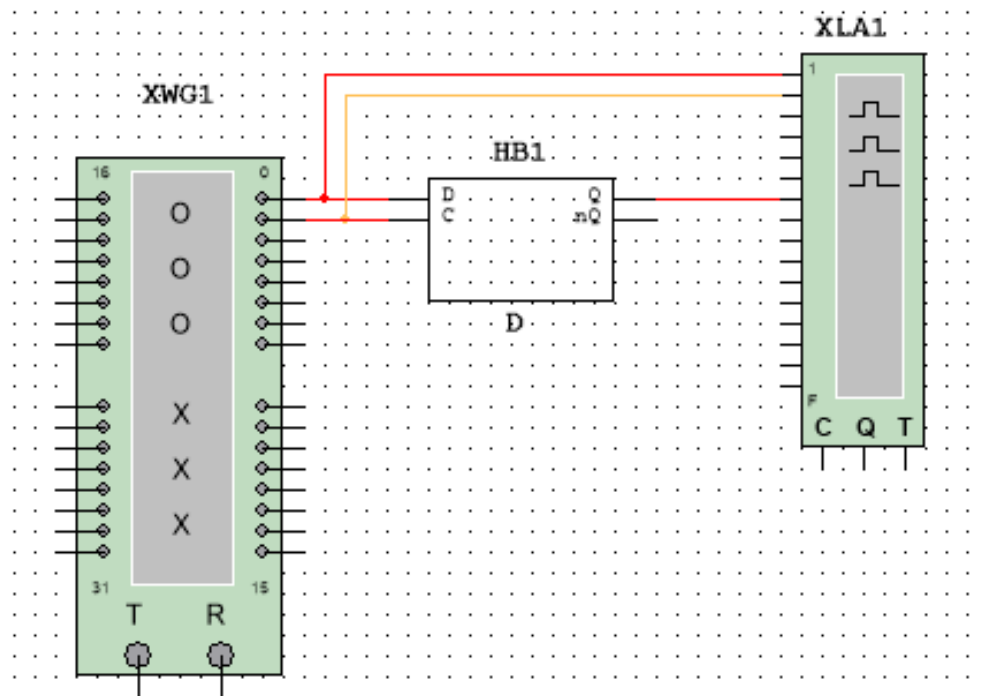


Рисунок 3.2 – Схема дослідження D-тригера

Запускаємо процес моделювання. На входи D-тригера подаємо різні комбінації вхідних сигналів від ГС і на екрані ЛА отримуємо часові діаграми його роботи в динаміці. Змінюючи час розгортки ЛА добиваємося того, щоб на екрані можна було побачити мінімум один цикл роботи схеми. Для виділення циклу роботи або вимірювання часових параметрів сигналів користуємося червоним і синім маркерами.

Аналізуємо одержані часові діаграми, порівнюємо їх з теоретичною ТС і робимо висновки.

Дослідити роботу двоступеневого JK-тригера

Знаходимо в бібліотеці елементів програми Multisim одноступеневий JK-тригер. Для цього на панелі інструментів спочатку натискаємо кнопку *Misc*, а потім у віконці, яке відкрилося (рис. 3.3), вибираємо елемент JK_FF (це JK-тригер).

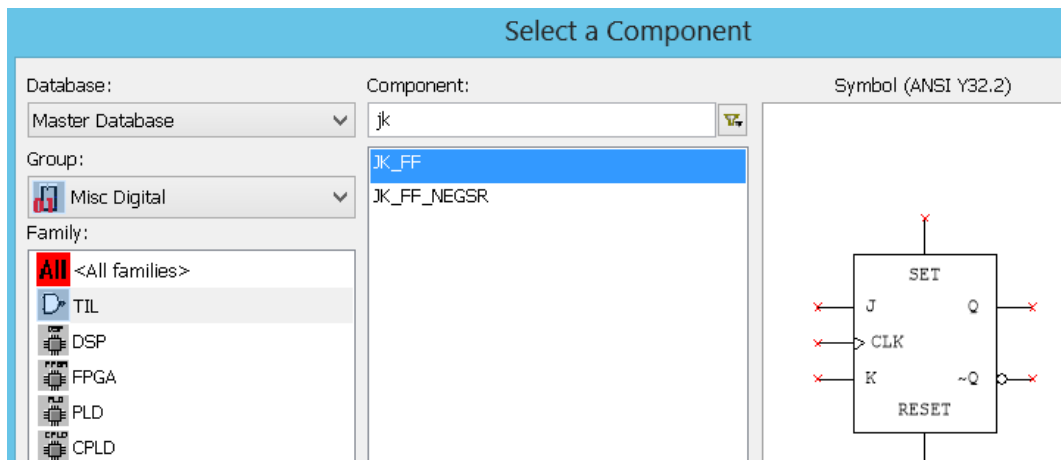


Рисунок 3.3

Будуємо на основі елемента JK_FF схему двоступеневого JK-тригера використовуючи допоміжні ЛЕ (рис. 3.4).

Записуємо теоретичну таблицю станів (ТС) побудованого тригера.

Збираємо схему дослідження побудованого тригера наведену на рис. 3.4.

Здійснюємо попереднє налаштування ГС та ЛА: записуємо в пам'ять ГС тестові набори входних сигналів у відповідності з ТС; задаємо режими роботи ГС (починати треба з покрокового режиму) та час розгортки входних і вихідних сигналів на екрані ЛА та ін. (рис. 3.5).

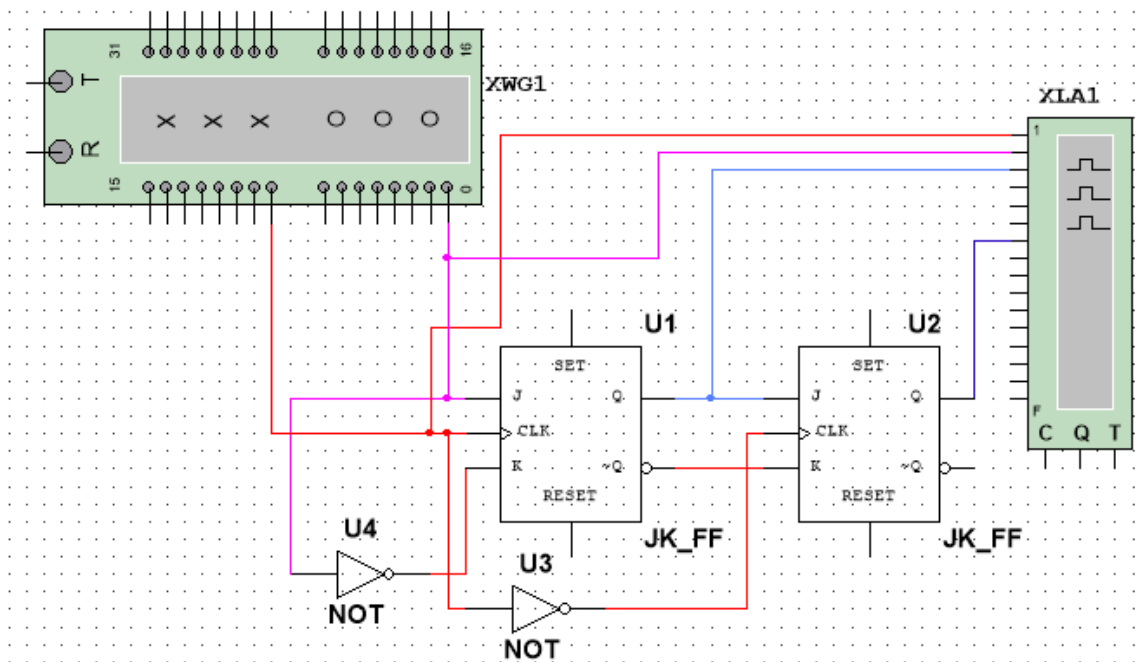


Рисунок 3.4 – Схема дослідження двоступеневого JK-тригера

Запускаємо процес моделювання. На входи двоступеневого JK-тригера подаємо різні комбінації вхідних сигналів від ГС і на екрані ЛА отримуємо часові діаграми його роботи в динаміці (рис. 3.5).

Змінюючи час розгортки ЛА добиваємося того, щоб на екрані можна було побачити мінімум один цикл роботи схеми. Для виділення циклу роботи або вимірювання часових параметрів сигналів користуємося червоним і синім маркерами.

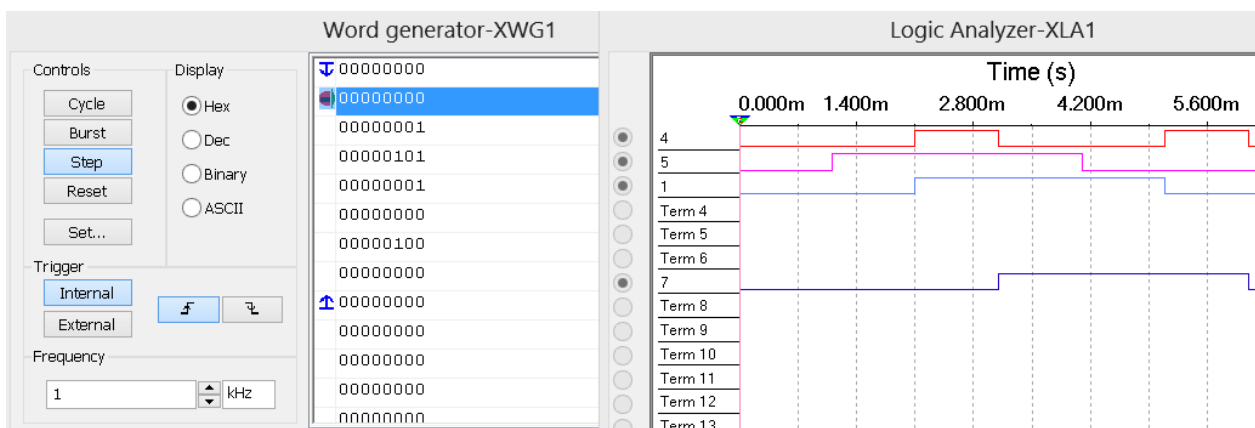


Рисунок 3.5 – Часові діаграми роботи двоступеневого JK-тригера

Аналізуємо одержані на рис. 3.5 часові діаграми, порівнюємо їх з теоретичною ТС і робимо висновки.

Дослідити роботу T-тригера

Збираємо схему дослідження, в якій JK-тригер працює в режимі T-тригера, тобто $J = K = 1$ (рис. 3.6). В цій схемі окрім ГС і ЛА використовується також універсальний (функціональний) генератор для формування синхронізуючих сигналів тригера. Налаштування функціонального генератора такі, як і в лабораторній роботі № 2 (рис. 2.9).

Запускаємо процес моделювання. При подачі на входи схеми різних комбінацій вхідних сигналів від ГС, на екрані ЛА (рис. 3.7) можна побачити часові діаграми, які відображають роботу схеми в динаміці.

Змінюючи час розгортки ЛА добиваємося того, щоб на екрані можна було

побачити мінімум один цикл роботи схеми. Для виділення циклу роботи або вимірювання часових параметрів сигналів користуємося червоним і синім маркерами.

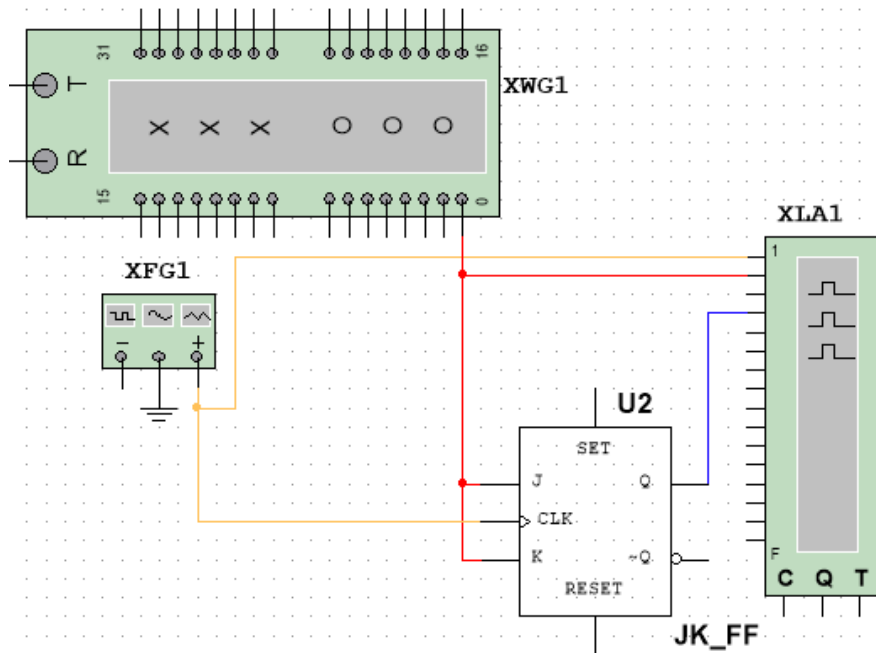


Рисунок 3.6 – Схема дослідження Т-тригера

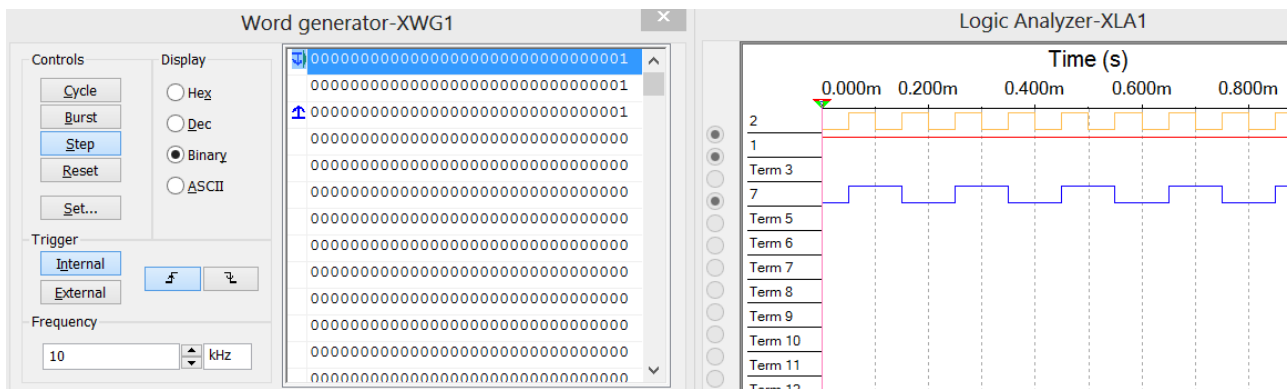


Рисунок 3.7 – Часові діаграми роботи Т-тригера

Аналізуємо одержані на рис. 3.7 часові діаграми, порівнюємо їх з теоретичною ТС і робимо висновки.

Зміст звіту

1. Тема і мета роботи.
2. Індивідуальне завдання.

3. Результати виконання дослідів (схеми, графіки, розрахунки та ін.) з описом, які прилади були використані, що в результаті отримали на графіках, порівняти теоретичні дані з результатами експериментів.

4. Загальні висновки по роботі.

Контрольні питання

1. Наведіть ТС JK-тригера.

2. Чому в схемах асинхронних JK-тригерів використовуються лінії затримки?

3. Наведіть умовне графічне позначення JK-тригера.

4. Порівняйте по завадостійкості JK-тригери зі статичним і динамічним керуванням.

5. Як побудувати на базі JK-тригера тригери RS, D, DV, T, TV?

6. Наведіть часові діаграми JK-тригера з урахуванням затримок на ЛЕ.

7. Складіть ТС D-тригера.

8. Наведіть умовне графічне позначення D-тригера.

9. Поясніть принцип роботи D-тригера.

10. Як побудувати D-тригер на базі RS-тригера?

Лабораторна робота 4

РЕГІСТРИ

Мета роботи: отримати навички моделювання та аналізу схем регістрів за допомогою програми електронного моделювання Multisim.

Завдання: ознайомитися з принципами побудови і функціонування схем послідовних регістрів на JK-тригерах та дослідити їх роботу у статичному та динамічному режимах.

Порядок виконання роботи

Перед початком виконання досліджень треба ознайомитися з методичними матеріалами лекції на тему «Регістри» та теоретичними відомостями з літератури [1 – 4, 7].

Дослідити роботу послідовного регістру в режимі запису паралельних кодів

Побудувати схему чотирьохрозрядного послідовного регістру на JK-тригерах (рис. 4.1), використовуючи JK-тригер з бібліотеки елементів (див. лабораторну роботу № 3).

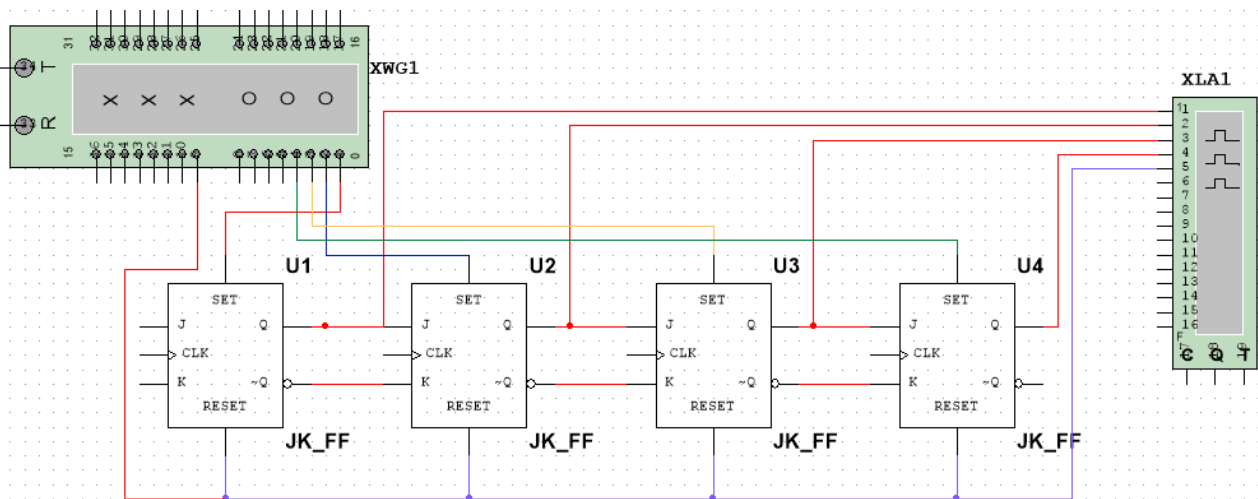


Рисунок 4.1

Встановити регістр у нульовий стан, для чого подати на входи *Reset* всіх тригерів логічну одиницю.

Виконати запис двійкового коду числа N до регістру (де *N* – номер варіанта), для чого подати на входи *Set* відповідний набір логічних нулів «0» та одиниць «1».

На часовій діаграмі (рис. 4.2) показано приклад запису коду $N = 1110_2 = 14_{10} = E_{16}$ в регістр і його скидання.

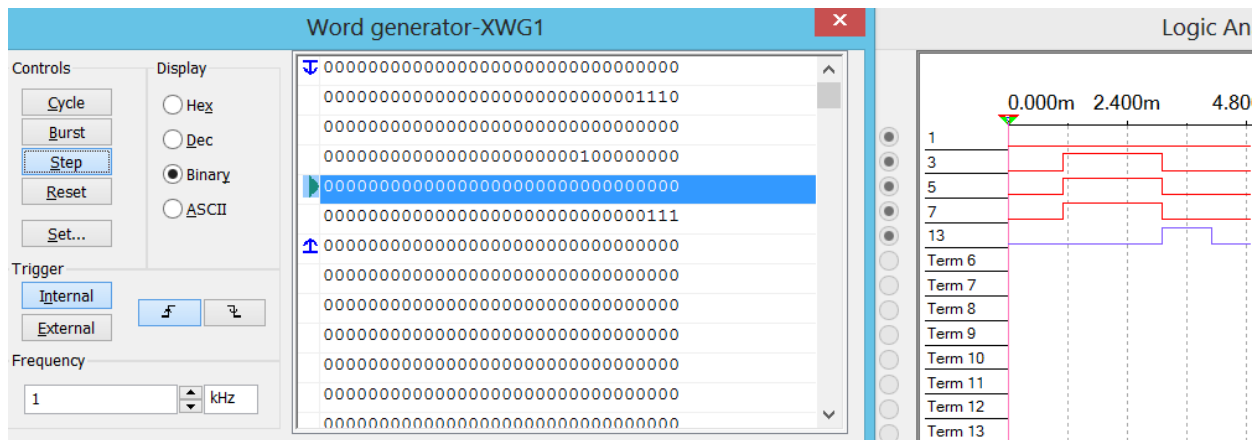


Рисунок 4.2

Зібрати схему макроса SCH чотирьохрозрядного послідовного регістра (рис. 4.3).

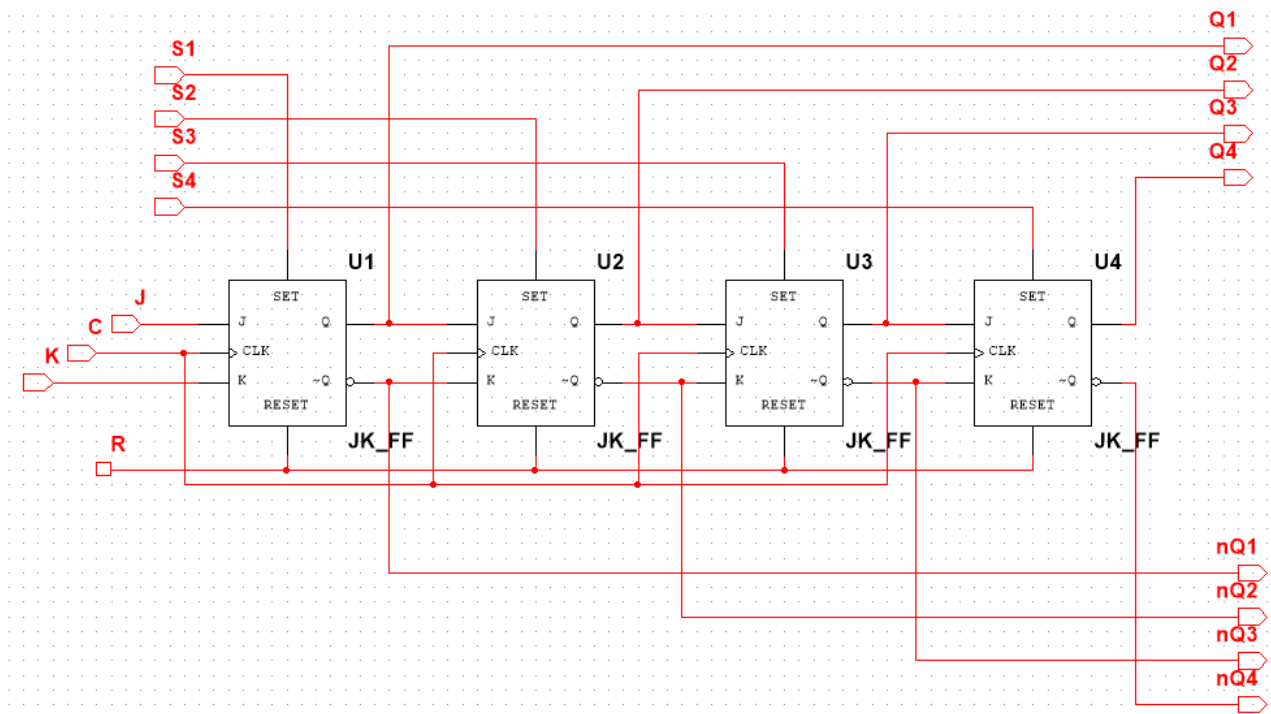


Рисунок 4.3 – Схема макроса SCH

Дослідити роботу послідовного регістру в режимі запису послідовних кодів

Побудувати на базі макроса SCH послідовний восьмирозрядний регістр. Для цього необхідно з'єднати послідовно два таких макроса, як показано на рис. 4.4.

Побудувати схему дослідження роботи восьмирозрядного регістра (рис. 4.4) і виконати попереднє налаштування ГС і ЛА.

Запустити процес моделювання. Спочатку за допомогою ГС записати в перший макрос через його входи J і K послідовний код N (де N – номер варіанта) молодшими розрядами вперед, а потім перезаписати цей код у другий макрос. Для виконання таких дій необхідно за допомогою ГС, крім задання послідовного коду, організувати також наявність синхронізуючих сигналів. В якості цих сигналів використовуємо тактові сигнали на виході R генератора слів, які супроводжують кожний біт послідовного коду (рис. 4.4).

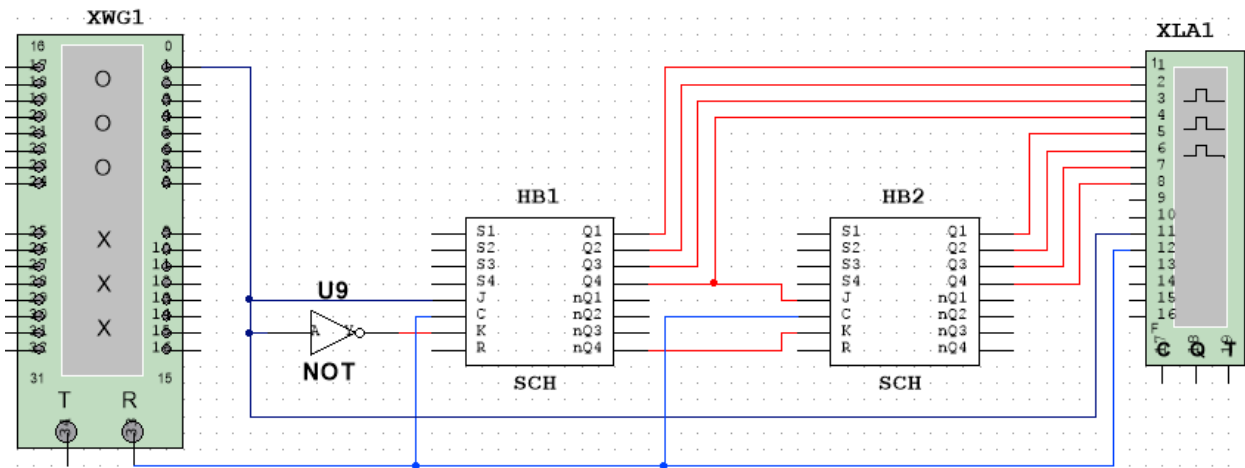


Рисунок 4.4 – Схема дослідження послідовного восьмирозрядного регістру

Приклад перезапису коду з одного чотирьохрозрядного регістра до іншого показано на часовій діаграмі, яка наведена на рис. 4.5.

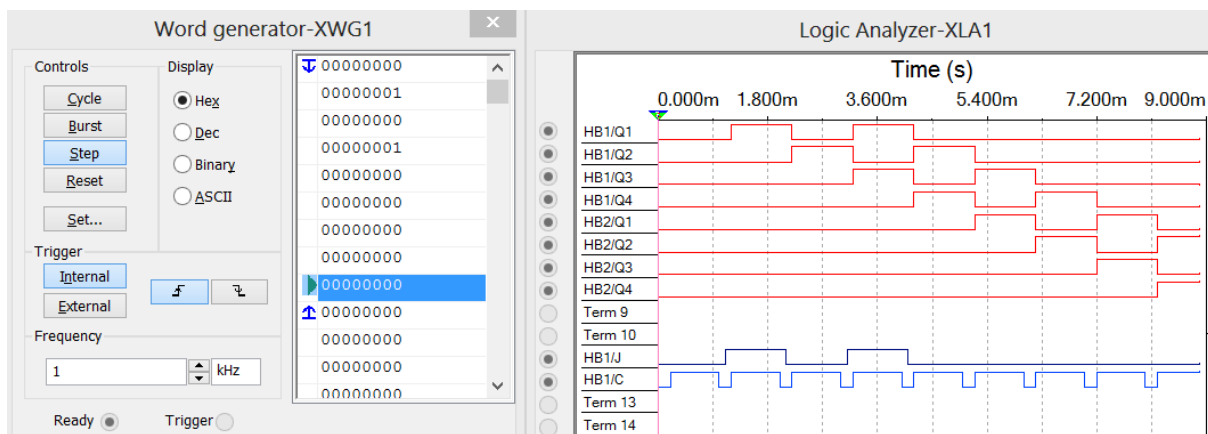


Рисунок 4.5

Зміст звіту

1. Тема і мета роботи.
2. Індивідуальне завдання.
3. Результати виконання дослідів (схеми, графіки, розрахунки та ін.) з описом, які прилади були використані, що в результаті отримали на графіках, порівняти теоретичні дані з результатами експериментів.
4. Загальні висновки по роботі.

Контрольні питання

1. Опишіть послідовність дій при запису паралельного коду у послідовний регістр.
2. Як здійснити перезапис даних з одного послідовного регістра в інший?
3. Скільки тактів потрібно для перезапису коду з одного регістра до другого?
4. Які типи тригерів можуть бути використані для побудови регістрів?
5. Призначення паралельних регістрів.
6. Способи організації зчитування інформації з виходів регістра.
7. Способи запису у послідовний регістр.
8. Наведіть умовне графічне позначення заданого викладачем регістра.

Лабораторна робота 5

ЛІЧИЛЬНИКИ

Мета роботи: отримати навички моделювання та аналізу схем лічильників за допомогою програми електронного моделювання Multisim.

Завдання: побудувати схему універсального лічильника на базі JK-тригерів та дослідити його роботу в різних режимах.

Порядок виконання роботи

Перед початком виконання досліджень треба ознайомитися з методичними матеріалами лекції на тему «Лічильники» та теоретичними відомостями з літератури [1 – 4, 7].

Дослідити роботу лічильника в режимі запису паралельних кодів.

Зібрати схему макроса однієї розрядної схеми лічильника (TTR), що складається з T-тригера, який побудовано на базі JK-тригера, та схеми керування, яка формує сигнал переносу (P) в наступний розряд лічильника. Керування режимами роботи лічильника здійснюється за допомогою сигналів SUM (режим додавання) і SUB (режим віднімання) (рис. 5.1).

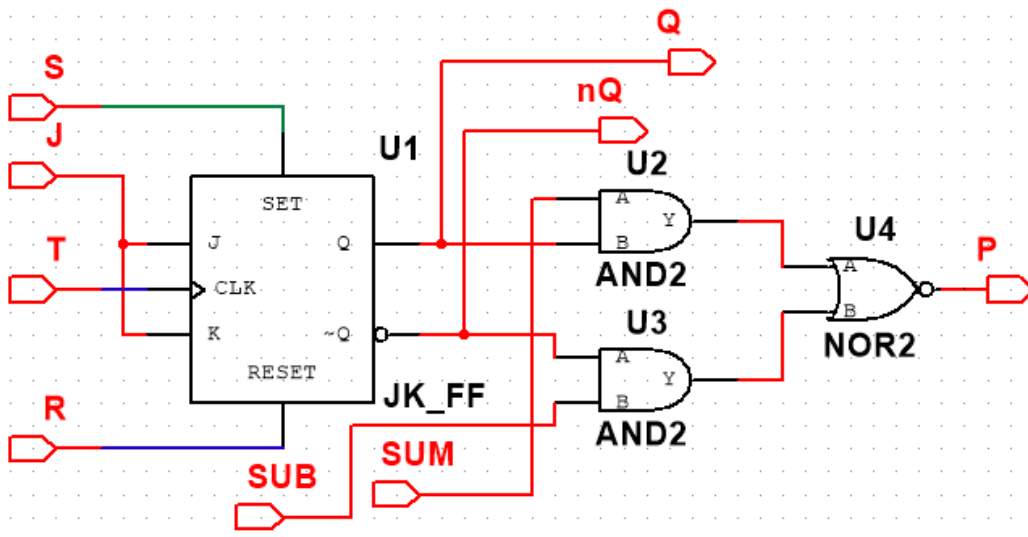


Рисунок 5.1 – Схема макроса TTR

Зібрати схему дослідження чотирьохрозрядного реверсивного лічильника, використовуючи макроси TTR (рис. 5.2).

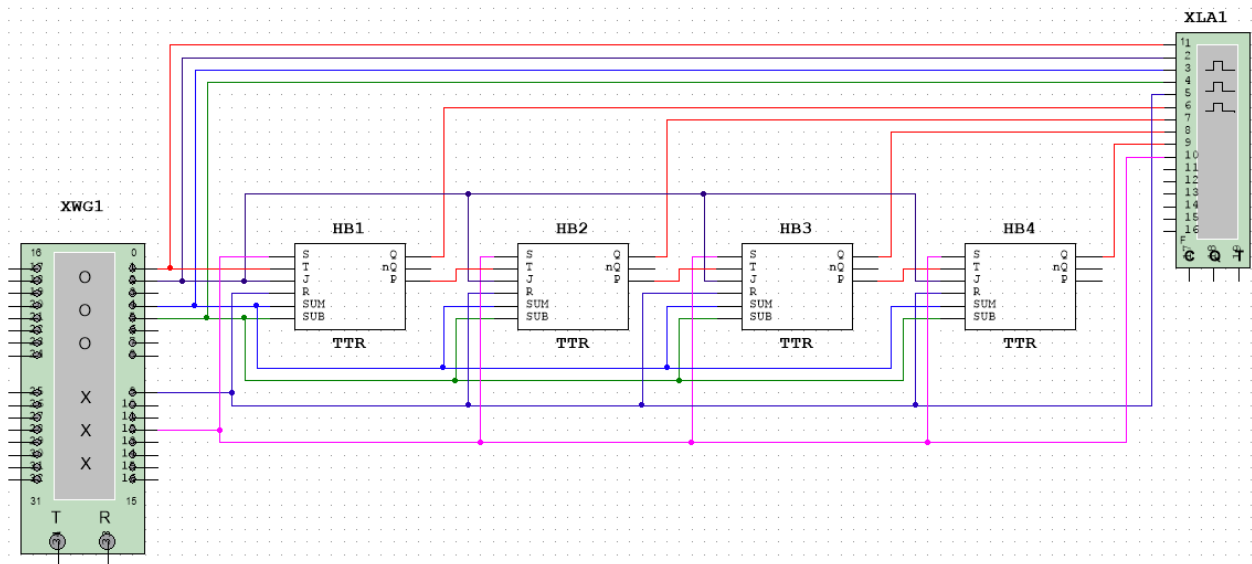


Рисунок 5.2 – Схема дослідження лічильника

Запустити процес моделювання.

Встановити лічильник у нуль за допомогою ГС, для чого на R-входи макросів TTR подати «1», а на S-входи – «0». Встановили лічильник в одиницю за допомогою ГС, для чого на R-входи макросів TTR подати «0», а на S-входи – «1». Пояснити отримані часові діаграми (рис. 5.3).

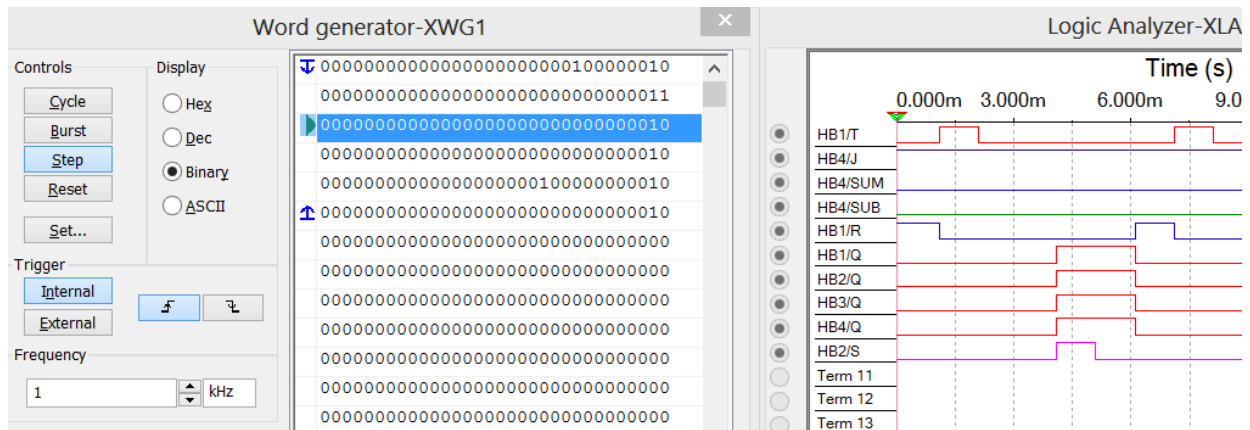


Рисунок 5.3 – Часові діаграми роботи лічильника в режимах встановлення в «0» та «1»

Дослідити роботу лічильника в режимах додавання та віднімання (рис. 5.4), подаючи на входи SUM і SUB макроса TTR відповідні сигнали. Пояснити отримані часові діаграми (рис. 5.5 – 5.6).

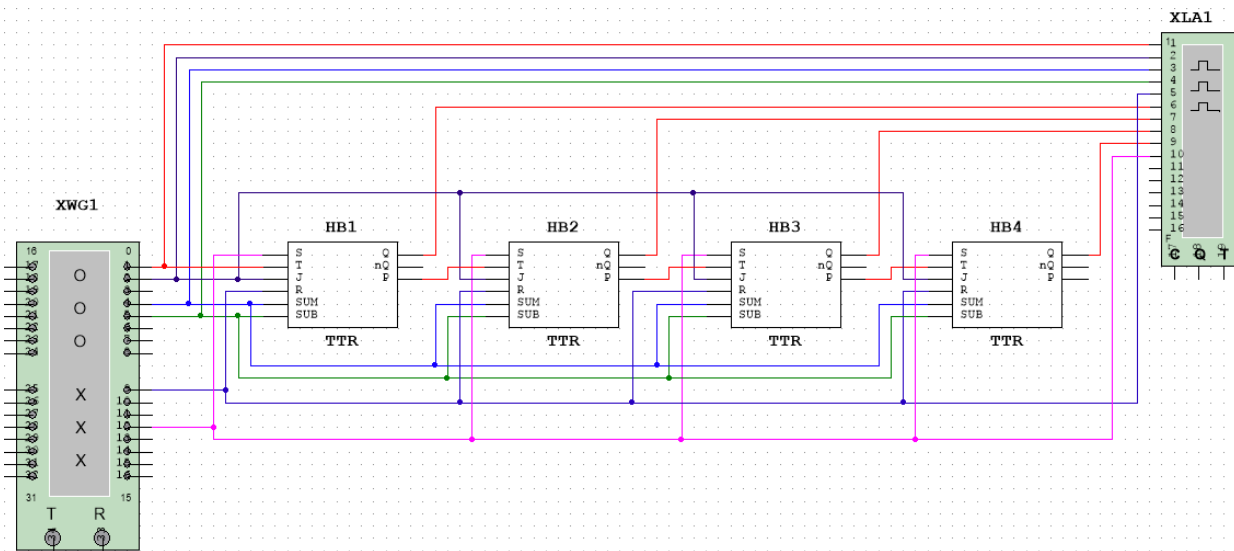


Рисунок 5.4 – Схема дослідження лічильника

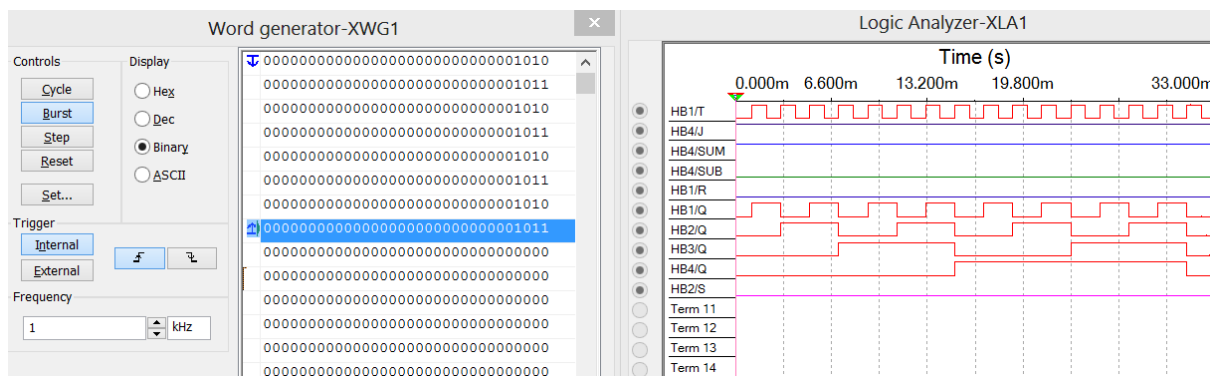


Рисунок 5.5 – Часові діаграми роботи лічильника в режимі додавання

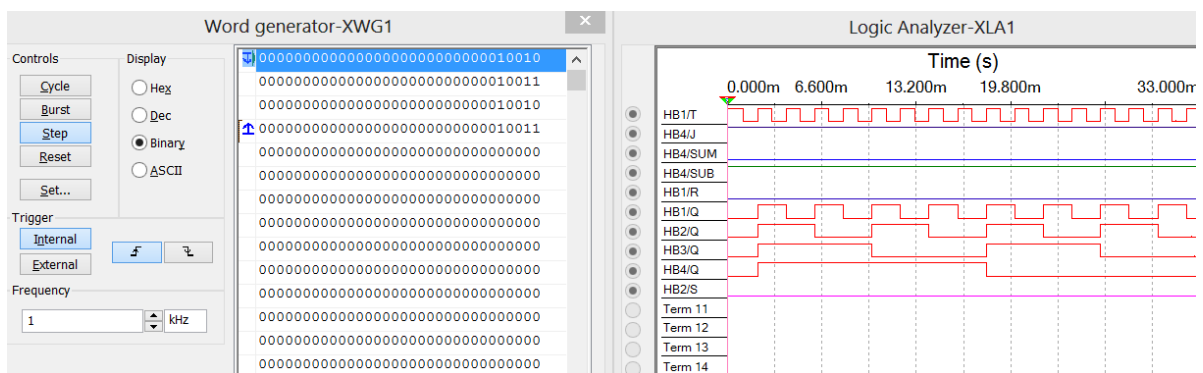


Рисунок 5.6 – Часові діаграми роботи лічильника в режимі віднімання

Зміст звіту

1. Тема і мета роботи.
2. Індивідуальне завдання.

3. Результати виконання дослідів (схеми, графіки, розрахунки та ін.) з описом, які прилади були використані, що в результаті отримали на графіках, порівняти теоретичні дані з результатами експериментів.

4. Загальні висновки по роботі.

Контрольні питання

1. На яких тригерах будуються лічильники?

2. Що таке реверсивний лічильник?

3. Що таке універсальний лічильник?

4. Чому в асинхронних лічильниках не можна змінювати режим рахунку (додавання, віднімання) у процесі роботи? У яких лічильниках це можливо?

5. Як змінюється значення коду на прямих і інверсних виходах лічильника при різних режимах роботи (додавання, віднімання) з подачею кожного нового імпульсу на його рахунковий вхід?

6. Як встановити лічильник в «0» та «1»?

7. Чим визначається швидкодія лічильника, що досліджується?

8. Наведіть умовне графічне позначення заданого викладачем лічильника.

9. Наведіть часові діаграми заданого викладачем лічильника.

Лабораторна робота 6

ДЕШИФРАТОРИ

Мета роботи: отримати навички моделювання та аналізу схем дешифраторів за допомогою програми електронного моделювання Multisim.

Завдання: побудувати дешифратор заданої розмірності на основі базових дешифраторів меншої розмірності та дослідити його роботу у статичному та динамічному режимах.

Порядок виконання роботи

Перед початком виконання досліджень треба ознайомитися з методичними матеріалами лекції на тему «Дешифратори і шифратори» та теоретичними відомостями з літератури [1 – 4, 7]. Дешифратори (декодери) перетворюють вхідні n -розрядні двійкові коди в вихідні позиційні коди «1 із N » ($N = 2^n$ – розрядність коду на виході дешифратора). Двійковий код на вході визначає номер позиції N у вихідному коді в якій буде «1». У всіх інших позиціях будуть «0», якщо вихідний код прямий, і навпаки, якщо код інверсний. Тобто, код на вході дешифратора являється адресом позиції «1» або «0» у вихідному коді на його виходах. На рис. 6.1 наведені умовні графічні позначення мікросхеми 74LS155, яка має в своєму складі два дешифратора з розмірністю «2 → 4», які об'єднані інформаційними входами X1 (A) і X2 (B), а також має два входи дозволу роботи кожного дешифратора E0 (1G') і E1(2G').

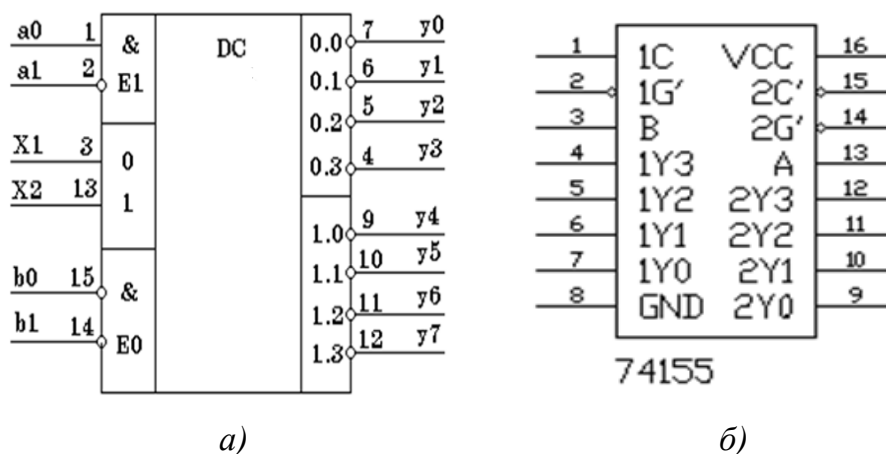


Рисунок 6.1 – Умовне графічне позначення мікросхеми 74LS155 в стандарті ДСТУ (а) і в програмі Multisim (б)

Дослідити роботу дешифратора в статичному та динамічному режимах.

Побудуємо на базі мікросхеми 74LS155 дешифратор з розмірністю «3 → 8».

Особливістю організації входів дозволу роботи E0 і E1 є наявність на них двовходових кон'юнкторів, що дозволяє легко з двох дешифраторів мікросхеми організувати повний дешифратор на 8 виходів. Для утворення додаткового третього інформаційного входу X3 заданого дешифратора з розмірністю «3 → 8» необхідно об'єднати входи a0 і b1. Об'єднавши входи a1 і b0, одержимо вхід дозволу роботи дешифратора E з активним нульовим рівнем (рис. 6.2).

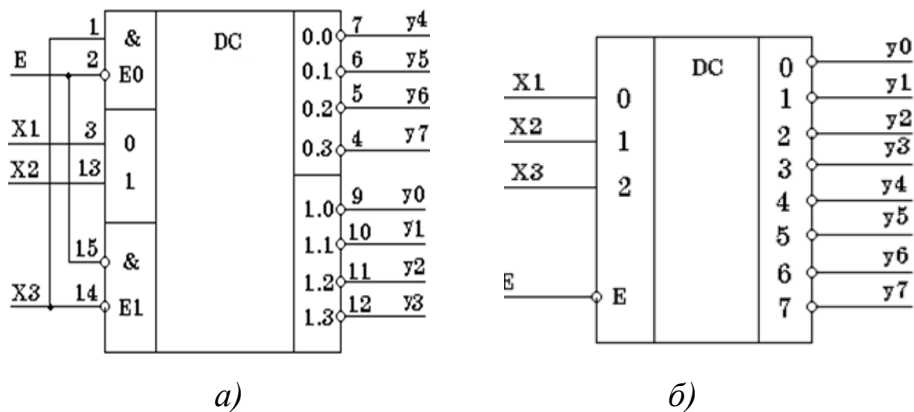


Рисунок 6.2 – Схема перетворення дешифратора 74LS155 в дешифратор типу 3 → 8 (а) і його УГП (б)

Записуємо теоретичну ТС заданого дешифратора у відповідності зі схемою, яка наведена на рис. 6.2, б.

Створюємо схему макроса заданого дешифратора розмірністю «3 → 8» на основі мікросхеми 74LS155 у відповідності зі схемою, яка наведена на рис. 6.2, а та зберігаємо макрос під іменем ID4_8 (рис. 6.3).

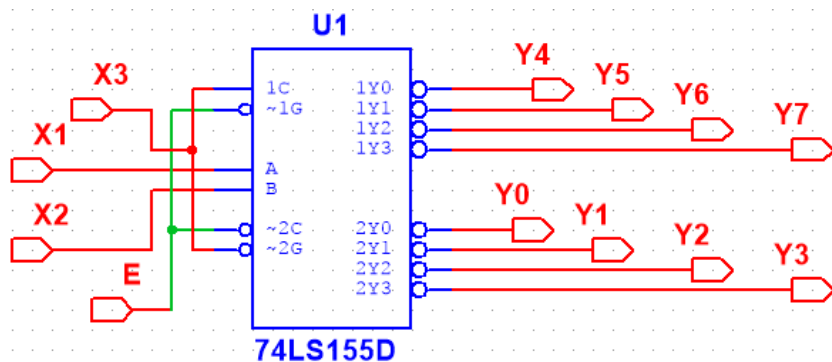


Рисунок 6.3 – Схема макроса ID4_8

Збираємо на основі макросу ID4_8 схему дослідження заданого дешифратора розмірністю «3 → 8» у відповідності з рис. 6.4 і досліджуємо її роботу у статичному та динамічному режимах.

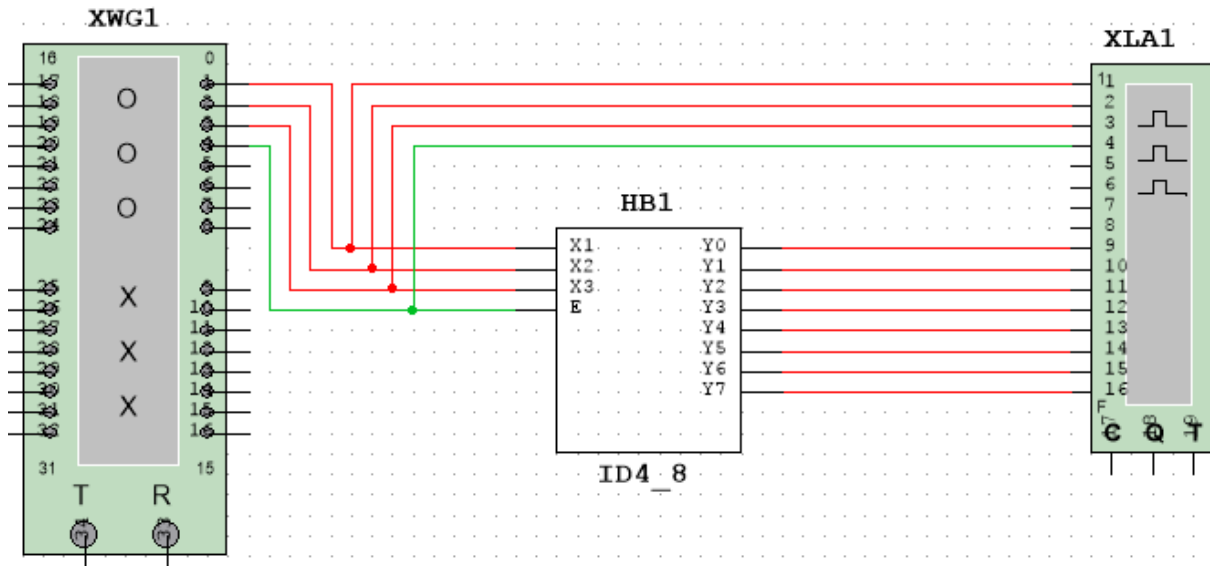


Рисунок 6.4 – Схема дослідження роботи заданого дешифратора

Запускаємо процес моделювання. При подачі на входи схеми різних комбінацій вхідних сигналів від ГС, на екрані ЛА (рис. 6.5) можна побачити часові діаграми, які відображають роботу схеми в динаміці. Змінюючи час розгортки ЛА добиваємося того, щоб на екрані можна було побачити мінімум один цикл роботи схеми. Для виділення циклу роботи або вимірювання часових параметрів сигналів користуємося червоним і синім маркерами.

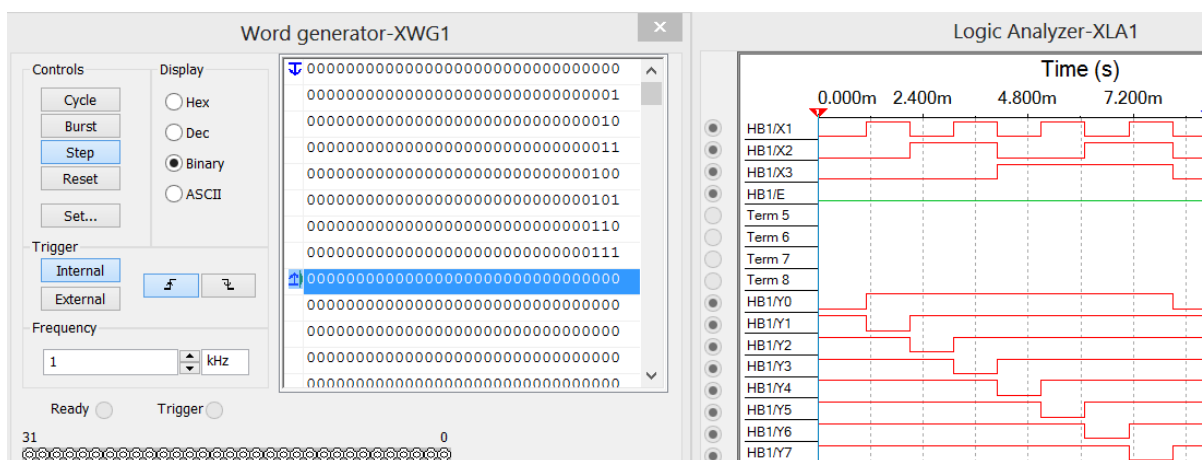


Рисунок 6.5 – Часові діаграми сигналів на вході і виході заданого дешифратора

Аналізуємо одержані на рис. 6.5 часові діаграми, порівнюємо їх з теоретичною ТС і робимо висновки.

Зміст звіту

1. Тема і мета роботи.
2. Індивідуальне завдання.
3. Результати виконання дослідів (схеми, графіки, розрахунки та ін.) з описом, які прилади були використані, що в результаті отримали на графіках, порівняти теоретичні дані з результатами експериментів.
4. Загальні висновки по роботі.

Контрольні питання

1. Які пристрої називаються дешифраторами?
2. Які є відмінності між дешифраторами з прямими та інверсними виходами.
3. Запишіть ТС повного дешифратора з розмірністю, яка задана викладачем.
4. Наведіть умовне графічне позначення заданого викладачем дешифратора та його часові діаграми.
5. Як побудувати дешифратор великої розмірності на базі дешифраторів меншої розмірності?

Лабораторна робота 7

ФОРМУВАЧІ СИГНАЛІВ

Мета роботи: отримати навички моделювання та аналізу схем формувачів прямокутних імпульсних сигналів за допомогою програми електронного моделювання Multisim.

Завдання: ознайомитися з принципами побудови і функціонування схем формувачів прямокутних імпульсних сигналів та дослідити їх роботу.

Порядок виконання роботи

Перед початком виконання досліджень треба ознайомитися з методичними матеріалами лекції на тему «Імпульсні пристрої на базі цифрових інтегральних схем» та теоретичними відомостями з літератури [1 – 4, 7].

Дослідити елемент затримки сигналів на основі інтегруючих RC-ланцюгів.

Зібрати схему дослідження елемента затримки, яка наведена на рис. 7.1.

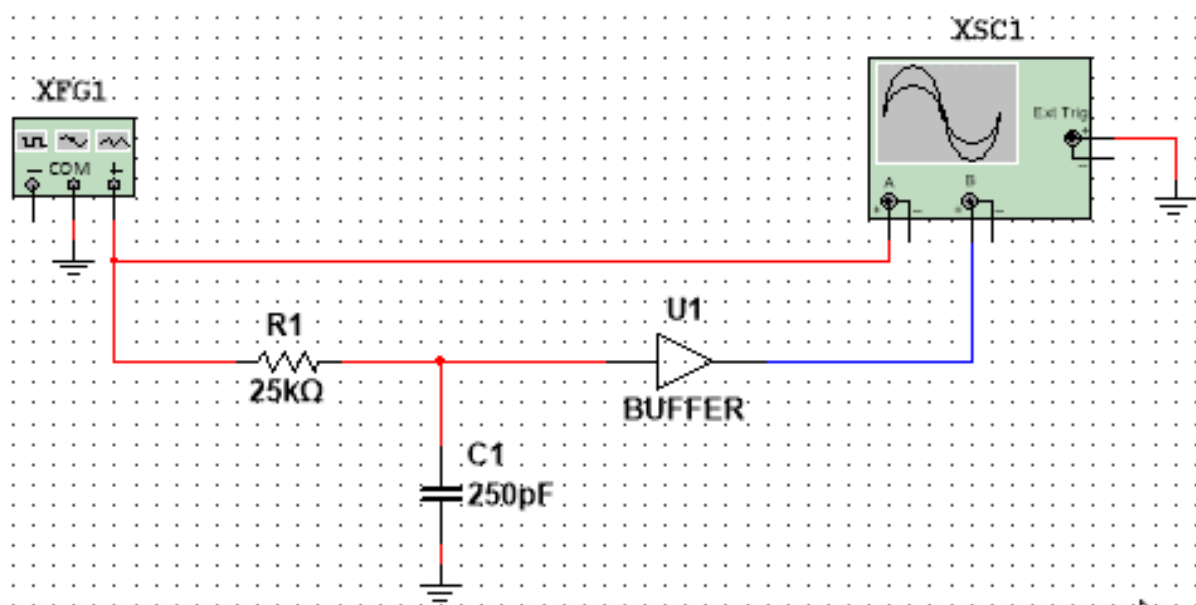


Рисунок 7.1 – Схема дослідження елемента затримки

Здійснити попереднє налаштування ГС та осцилографа (рис.7.2 - 7.3).

На виході ГС задати прямокутні імпульси з наступними параметрами:
Amplitude = 4 V, Duty cycle = 50 %, Frequency = 10 kHz.

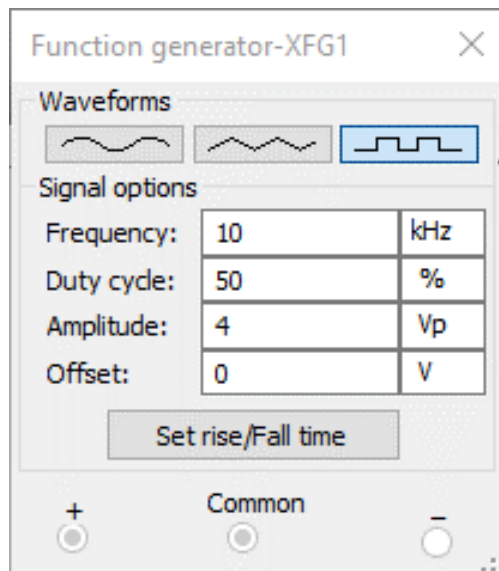


Рисунок 7.2 – Налаштування ГС

Задати наступні параметри елементів схеми затримки згідно індивідуального завдання: $R1 = (5 + N)$ кОм, $C1 = (50 + 10*N)$ пФ, де N – номер варіанту.

Запустити процес моделювання та зняти осцилограми у контрольних точках досліджуваної схеми (рис. 7.3 – 7.4), які показують, як здійснюється затримка вхідних сигналів.

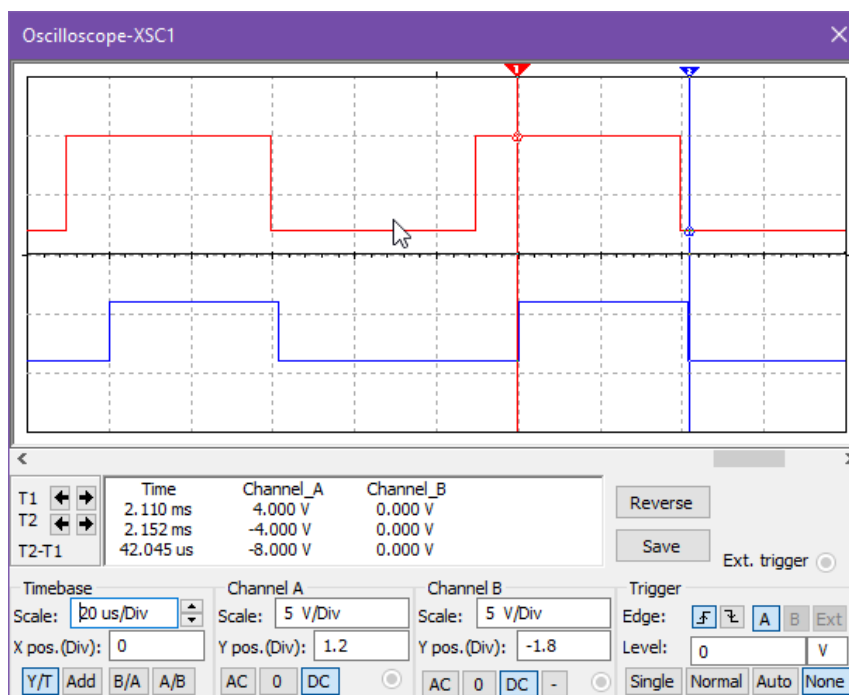


Рисунок 7.3 – Часові діаграми сигналів на вході і виході елемента затримки

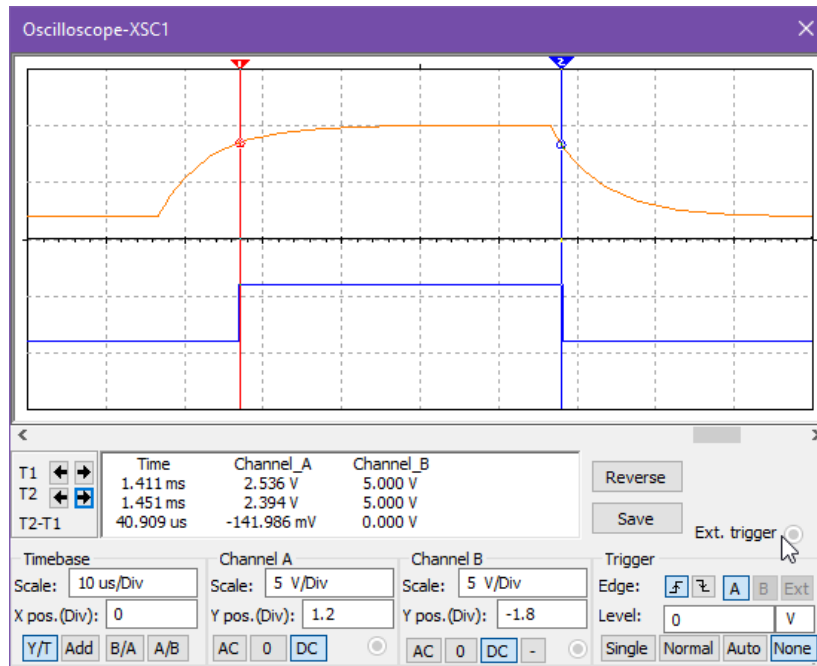


Рисунок 7.4 – Часові діаграми сигналів на конденсаторі і виході елемента затримки

Змінюючи постійну часу $\tau = R1 \cdot C1$ за рахунок зміни величини ємності конденсатора $C1$, зафіксуйте у звіті, як змінюється час затримки (t_3) від зміни $C1$ та знайдіть цьому пояснення.

Дослідити схему формувача імпульсів по задньому фронту вхідного сигналу.

Зібрати схему дослідження, яка наведена на рис. 7.5.

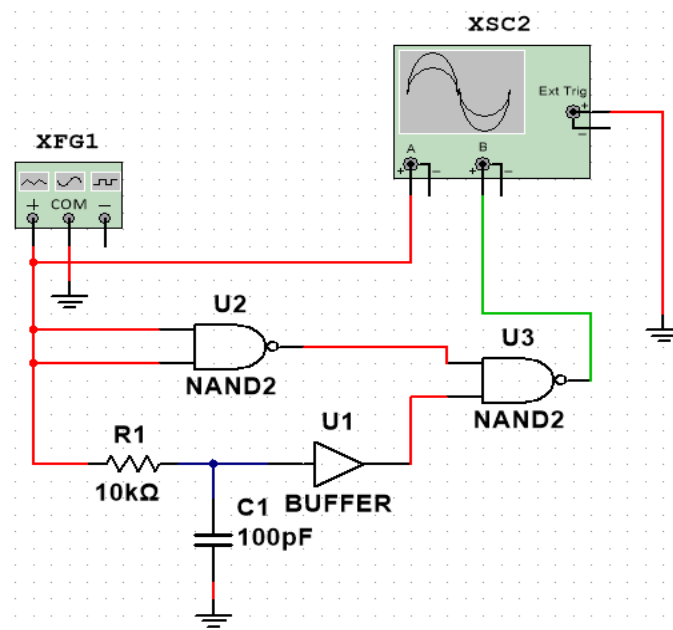


Рисунок 7.5 – Схема дослідження формувача імпульсів по задньому фронту

Запустити процес моделювання та зняти осцилограми у контрольних точках досліджуваної схеми, які показують, як здійснюється формування коротких імпульсів по задньому фронту вхідних сигналів (рис. 7.6).

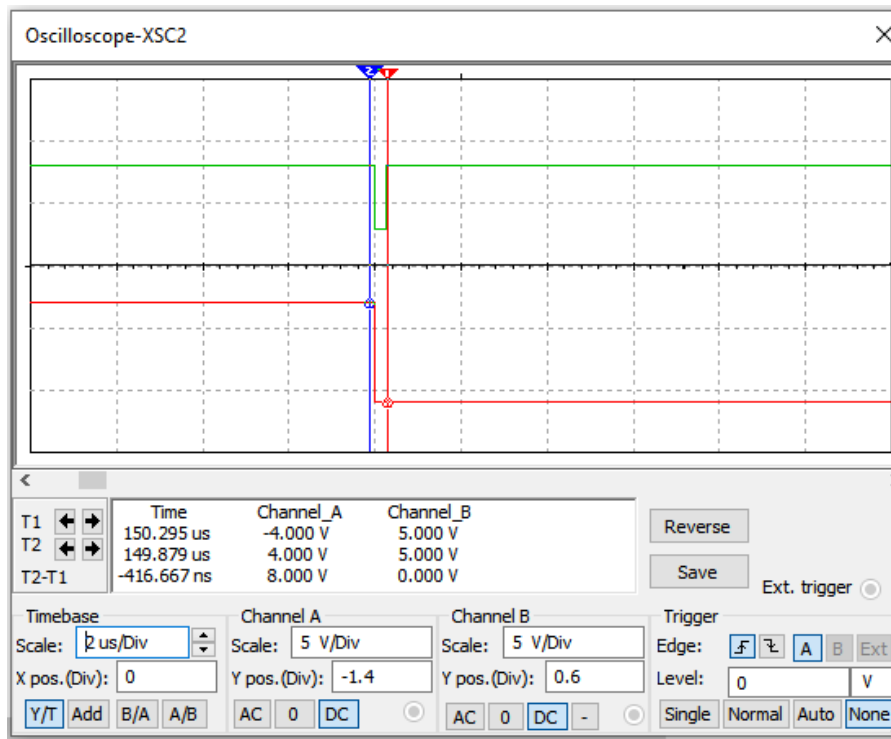


Рисунок 7.6 – Часові діаграма сигналів на вході і виході формувача

Змінюючи постійну часу $\tau = R1 \cdot C1$, за рахунок зміни величини ємності конденсатора $C1$, зафіксуйте у звіті, як змінюється довжина формуємих імпульсів (t_i) від зміни $C1$ та знайдіть цьому пояснення.

Перевірити працездатність формувача при зменшенні тривалості вхідних сигналів. Для цього, зменшуючи тривалість вхідних імпульсів за рахунок зміни скважності (Duty cyde), визначити та занести у звіт мінімальну тривалість імпульсів, при якій форма вихідного імпульсу не змінюється. Вказати, до чого призводить подальше зменшення тривалості вхідних імпульсів.

Дослідити схему формувача імпульсів по передньому фронту вхідного сигналу.

Зібрати схему дослідження, яка наведена на рис. 7.7.

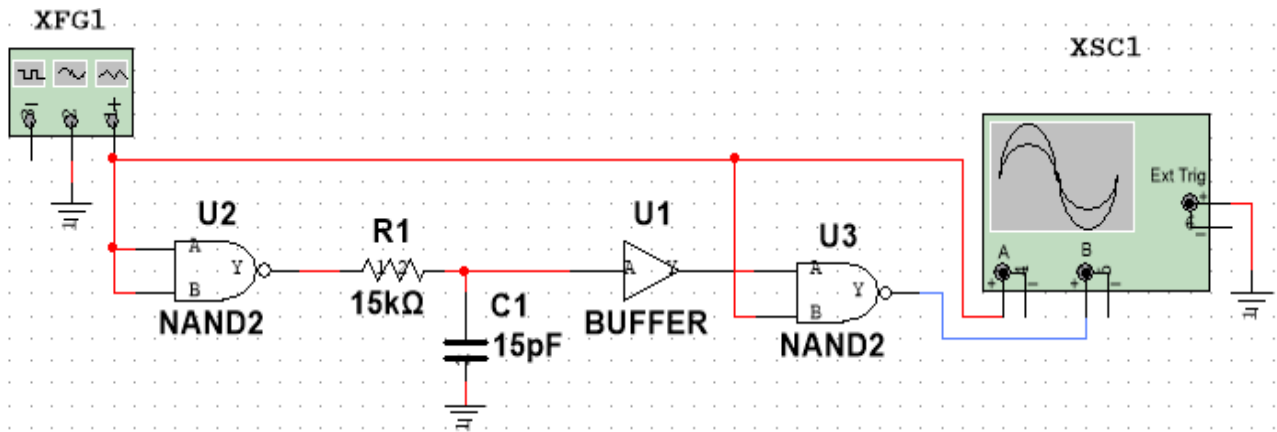


Рисунок 7.7 – Схема дослідження формувача імпульсів по передньому фронту

Здійняти попереднє налаштування ГС та осцилографа. На виході ГС задати прямокутні імпульси з наступними параметрами: Amplitude = 4 V, Duty cycle = 50 %, Frequency = 1 MHz.

Запустити процес моделювання та зняти осцилограми у контрольних точках досліджуваної схеми, які показують як здійснюється формування коротких імпульсів по передньому фронту входних сигналів (рис. 7.10).

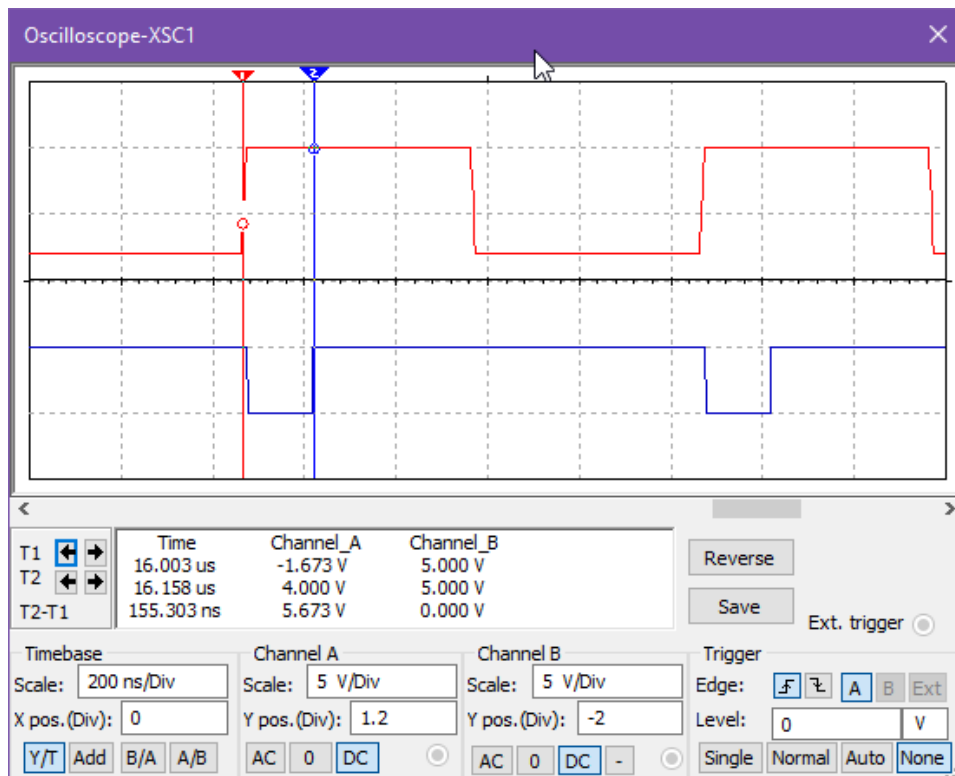


Рисунок 7.10 – Часові діаграми сигналів на вході і виході формувача

Змінюючи постійну часу $\tau = R1 \cdot C1$, за рахунок зміни величини ємності конденсатора $C1$, зафіксуйте у звіті як змінюється довжина формуємих імпульсів (t_i) від зміни $C1$ та знайдіть цьому пояснення.

Перевірити працездатність формувача при зменшенні тривалості вхідних імпульсів. Для цього, зменшуючи тривалість імпульсів за рахунок зміни скважності (Duty cycle), визначити та занести у звіт мінімальну тривалість імпульсів, при якій форма вихідного імпульсу не змінюється. Вказати, до чого призводить подальше зменшення тривалості вхідних імпульсів.

Зміст звіту

1. Тема і мета роботи.
2. Індивідуальне завдання.
3. Результати виконання дослідів (схеми, графіки, розрахунки та ін.) з описом, які прилади були використані, що в результаті отримали на графіках, порівняти теоретичні дані з результатами експериментів.
4. Загальні висновки по роботі.

Контрольні питання

1. Принцип дії елемента затримки з інтегруючим RC-ланцюгом.
2. Принцип дії та часові діаграми роботи схем формувачів імпульсів, що досліджуються.
3. Що означає поняття «пороговий рівень сигналу на вході ЛЕ?»
4. Принцип формування коротких імпульсів з використанням інтегруючих RC-ланцюгів?
5. Якими елементами схем формувачів задається довжина імпульсів на їх виходах?
6. Як повинні співвідноситися довжини імпульсів на входах і виходах схем формувачів?
7. Можна сформувати вихідний імпульс з довжиною, яка більша довжини вхідного імпульса?

Лабораторна робота 8

ГЕНЕРАТОРИ СИГНАЛІВ

Мета роботи: отримати навички моделювання та аналізу функціональних схем генераторів прямокутних імпульсних сигналів за допомогою програми електронного моделювання Multisim.

Завдання: ознайомитися з принципами побудови і функціонування схем генераторів прямокутних імпульсних сигналів та дослідити їх роботу.

Порядок виконання роботи

Перед початком виконання досліджень треба ознайомитися з методичними матеріалами лекції на тему «Імпульсні пристрої на базі цифрових інтегральних схем» та теоретичними відомостями з літератури [1 – 4, 7].

Дослідити схему ГС на основі RS-тригерів, яка наведена на рис. 8.1. В якості RS-тригерів взяти в бібліотеці програми Multisim їх ідеальні моделі SR_FF (рис. 8.2).

Запустити процес моделювання та зняти осцилограми у контрольних точках досліджуваної схеми (рис. 8.3), які показують як здійснюється генерація прямокутних сигналів.

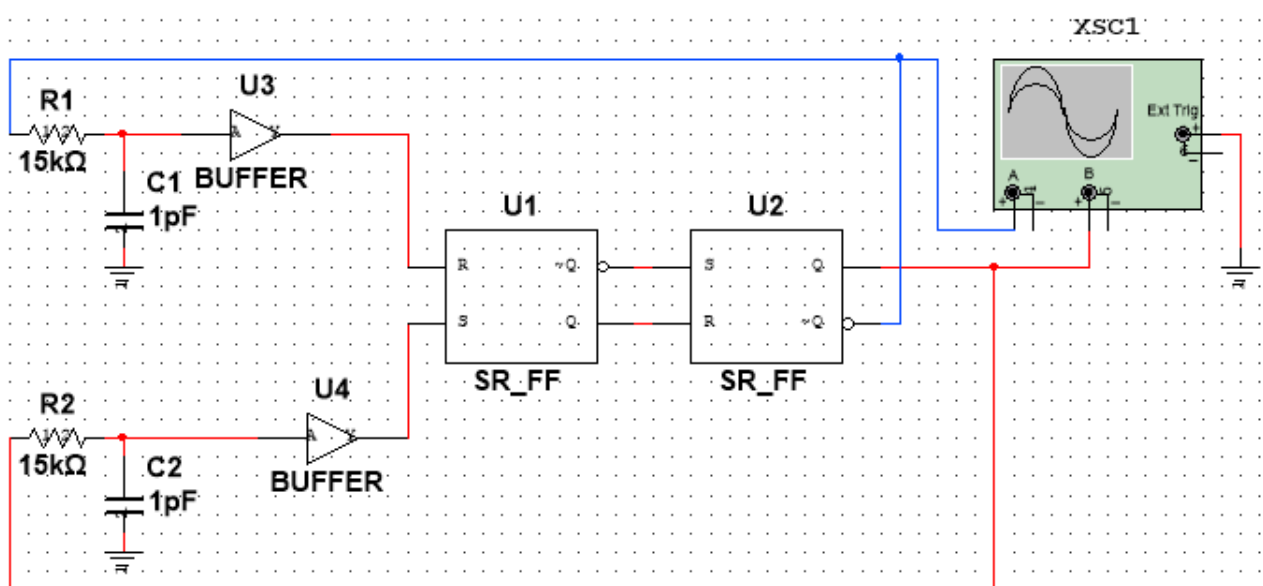


Рисунок 8.1 – Схема дослідження генератора сигналів

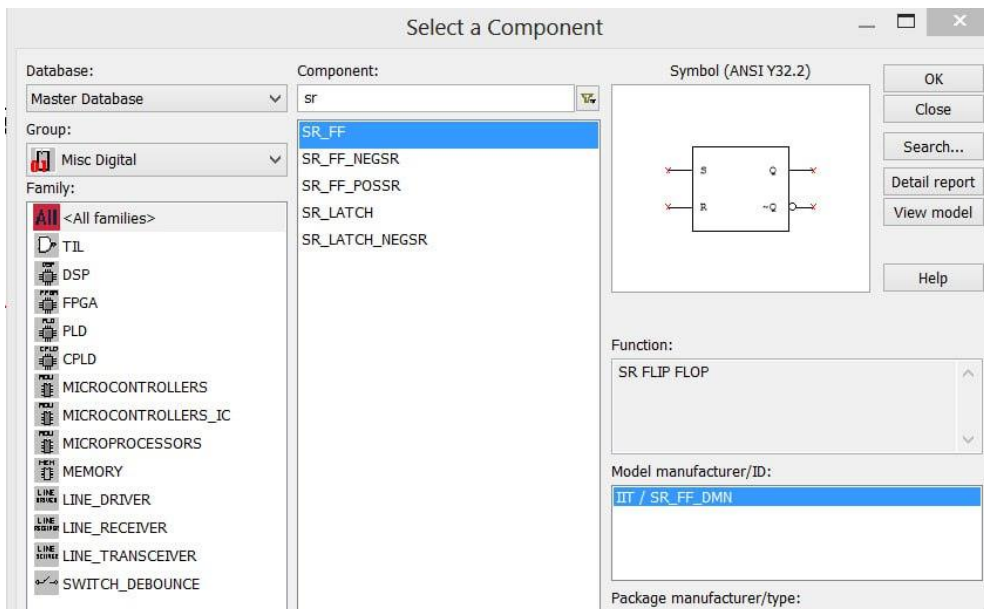


Рисунок 8.2 – Вибір в бібліотеці Multisim ідеальної моделі RS-тригера

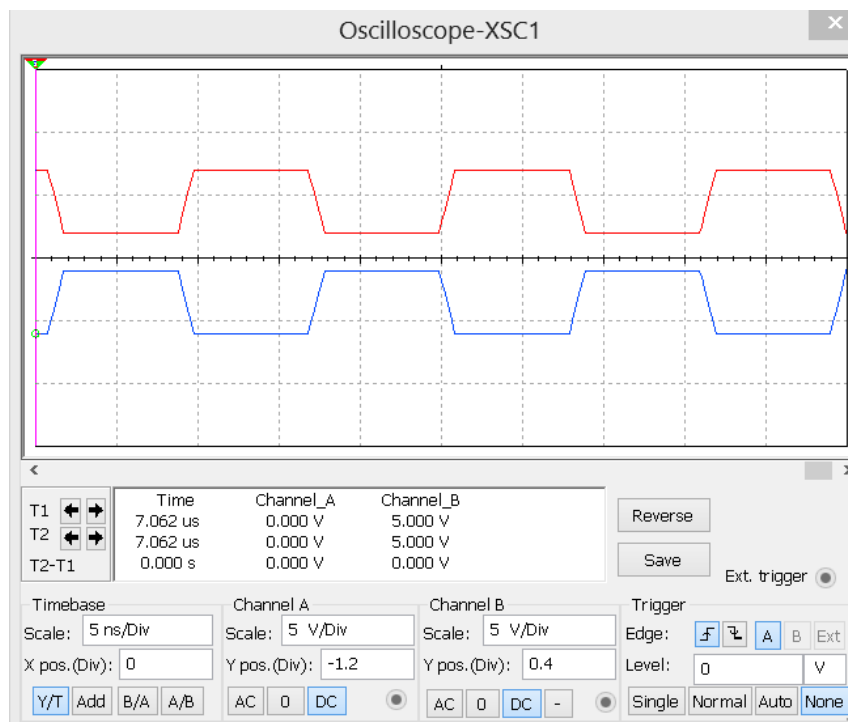


Рисунок 8.3 – Часові діаграми на виходах генератора

Змінюючи ємність конденсаторів C1 та C2 в елементах затримки, встановити, до яких змін сигналів на виході схеми це призводить.

Виконувати це в такій послідовності:

– змінюємо величину ємності конденсатора C1;

- змінюємо величину ємності конденсатора C_2 ;
- одноразово змінюємо величини ємностей конденсаторів C_1 та C_2 таким чином, щоб постійні часу $\tau_1 = R_1 \cdot C_1$ та $\tau_2 = R_2 \cdot C_2$ були при цьому однакові.

Результати експериментів зафіксуйте у звіті, проаналізуйте їх та дайте пояснення.

Зміст звіту

1. Тема і мета роботи.
2. Індивідуальне завдання.
3. Результати виконання дослідів (схеми, графіки, розрахунки та ін.) з описом, які прилади були використані, що в результаті отримали на графіках, порівняти теоретичні дані з результатами експериментів.
4. Загальні висновки по роботі.

Контрольні питання

1. Методи побудови генераторів імпульсів на базі елементів затримки на RC-ланцюгах.
2. Принципи керування генераторами імпульсів.
3. Назвіть параметри прямокутних імпульсів.
4. Назвіть причини спотворення форми прямокутного сигналу, що генерується. Вкажіть способи покращення форми сигналу.
5. Назвіть недоліки генераторів прямокутних імпульсів на ЛЕ з затримкою на RC-ланцюгах.

Список літератури

1. Цифрова схемотехніка. Моделювання та аналіз [Електронний ресурс]: навчальний посібник для студентів спеціальності 171 «Електроніка» / В. В. Макаренко, В. М. Співак. – Київ: КПІ ім. Ігоря Сікорського, 2021. – 490 с.
2. Мікропроцесори та цифрова електроніка [Електронний ресурс]: навчальний посібник для студентів спеціальності 141 «Електроенергетика, електротехніка та електромеханіка» / К. К. Побєдаш, В. А. Святненко. – Київ: КПІ ім. Ігоря Сікорського, 2021. – 120 с.
3. Схемотехніка: пристрої цифрової електроніки [Електронний ресурс]: у 2 т.: підручник для студентів, що навчаються за спеціальністю «Електроніка». / В. М. Рябенський, В. Я. Жуйков, Ю. С. Ямненко, А. В. Заграничний. – Київ: НТУУ «КПІ», 2016. – 399 с.
4. Електроніка та мікросхемотехніка: підручник / С. О. Квітка. – Мелітополь: Видавничо-поліграфічний центр «Люкс», 2019. – 223 с.
5. Quartus II Version 7.2 Handbook / Altera Corporation, 2007. – Vol. 1. – 714 P.
6. VHDL Tutorial / Peter J. Asbenden: Elsevier Science, 2004. – 84 P.
7. Electronics Workbench. Multisim 9 Simulation and Capture. User Guide / National Instruments Corporation, 2006. – 794 P.
8. СТЗВО-ХПІ-3.01-2021. Текстові документи у сфері навчального процесу. Загальні вимоги до виконання. – Харків: НТУ «ХПІ», 2021. – 47 с.

ЗМІСТ

Вступ	3
Лабораторна робота 1. Аналіз комбінаційних схем на логічних елементах..	5
Лабораторна робота 2. RS-тригери	9
Лабораторна робота 3. Синхронні D, JK, T-тригери	15
Лабораторна робота 4. Регістри	21
Лабораторна робота 5. Лічильники	25
Лабораторна робота 6. Дешифратори	29
Лабораторна робота 7. Формувачі сигналів	33
Лабораторна робота 8. Генератори сигналів	39
Список літератури	42

Навчальне видання

Методичні вказівки до виконання лабораторних робіт
з навчальної дисципліни «Комп'ютерна схемотехніка»
для студентів денної та заочної форми навчання
за спеціальністю «Комп'ютерна інженерія»

Укладачі:

СКОРОДЄЛОВ Володимир Васильович,
ГЕЙКО Геннадій Вікторович,
КОЛОМІЙЦЕВ Олексій Володимирович

Відповідальний за випуск проф. Олександр ЗАКОВОРОТНИЙ
Роботу до видання рекомендував проф. Микола ЗАПОЛОВСЬКИЙ

В авторській редакції

План 2024 р., поз. 127.
Підп. до друку 13.03.2024. Формат 60x84 1/16.
Папір офсет. Друк ризографічний. Ум. друк. арк. 0,8.

Видавничий центр НТУ «ХП»,
вул. Кирпичова, 2, м. Харків, 61002
Свідоцтво суб'єкта видавничої справи ДК № 5478 від 21.08.2017 р.

Електронна версія